

产品名称	CLM920 CV9 CAT1 模块硬件使用指南
页数	54
版本	V1.2
日期	2023/11/20

CLM920 CV9 CAT1 模块硬件使用指南

V1.2



Shanghai YUGE Information Technology co., LTD

All rights reserved



修订历史

文档版本	发布日期	更改说明	作者
V1.0	2023/10/27	初稿	David
V1.1	2023/11/20	更新模块相关描述	David
V1.2	2024/11/18	添加频段、协议、以及灯管脚说明	David



目 录

第 1 章 引言	9
第 2 章 模块综述	10
2.1 模块简介	10
2.2 模块特性	10
2.3 模块功能	12
第 3 章 接口应用描述	14
3.1 本章概述	14
3.2 模块接口	15
3.2.1 模块管脚分布图	15
3.2.2 管脚定义	16
3.3 工作模式	22
3.3.1 正常模式	23
3.3.2 飞行模式	23
3.3.3 休眠模式	23
3.4 电源接口	24
3.4.1 引脚介绍	24
3.4.2 电源参考电路	24
3.5 开机/关机	25
3.5.1 开机	25
3.5.2 关机	27
3.6 复位	27
3.7 USB 接口	28
3.8 USB_BOOT 功能(紧急下载模式)	29
3.9 UART 接口	29
3.9.1 主串口	31
3.9.1.1 主串口特点	31
3.9.1.2 主串口连接方式	31
3.9.2 调试串口&辅助串口	32
3.9.3 串口电平转换	32
3.10 USIM 接口	33



3.11 ADC 接口	34
3.12 网络状态指示	35
3.13 STATUS 接口	36
3.14 PCM 和 I2C 接口*	36
3.15 射频接口	38
第 4 章 总体技术指标	40
4.1 本章概述	40
4.2 工作频段	40
4.3 传导测试数据	40
4.3.1 传导接收灵敏度	40
4.3.2 传导发射功率	41
第 5 章 接口电气特性	42
5.1 本章概述	42
5.2 极限工作条件	42
5.3 接口工作状态特性	42
5.4 模块功耗范围	43
5.5 ESD 特性	44
5.6 环境可靠性	45
第 6 章 结构及机械特性	46
6.1 本章概述	46
6.2 外观	46
6.3 机械尺寸	47
第 7 章 存储、生产和包装	50
7.1 本章概述	50
7.2 存储条件	50
7.3 生产焊接	50
7.4 包装规格	51
第 8 章 附录	54
8.1 本章概述	54
8.2 缩略语	54



图片索引

图 2-1 CLM920 CV9 模块功能框图.....	13
图 3-1 CLM920 CV9 模块管脚分布图 (TOP 透视)	15
图 3-2 电源推荐设计	25
图 3-3 突发传输状态下电源要求	25
图 3-4 开集驱动开/关机参考电路图	26
图 3-5 开/关机按键参考电路图	26
图 3-6 开机时序参考图.....	26
图 3-7 关机参考时序图(不断电).....	27
图 3-8 开集驱动 RESET 复位参考电路图.....	28
图 3-9 RESET 按键参考电路图.....	28
图 3-10 模块内部 RESET_N 时序参考图	28
图 3-11 USB_BOOT SW 参考电路图.....	29
图 3-12 三线制串口连接参考电路图.....	31
图 3-13 硬件流控的连接方式参考电路图	32
图 3-14 调试/辅助连接参考电路图.....	32
图 3-15 电平转换芯片参考电路图.....	32
图 3-16 三极管电平转换参考电路图.....	33
图 3-17 USIM 接口示意图.....	34
图 3-18 网络模式指示接口示意图.....	36
图 3-19 网络状态指示接口示意图	36
图 3-20 模块 STATUS 参考电路图.....	36
图 3-21 PCM&I2C 接口参考电路图.....	37
图 3-22 天线匹配电路.....	38
图 6-1 CLM920 CV9 外观图.....	46
图 6-2 模块正视图与侧视图(单位: 毫米).....	47



图 6-3 模块底视图（单位：毫米）	48
图 6-4 模块推荐封装(单位：毫米).....	49
图 7-1 回流焊温度曲线图	51
图 7-2 载带尺寸图	52
图 7-3 卷带规格尺寸描述(依实物为准，仅供参考)（单位：MM）	52
图 7-4 胶盘尺寸图	52



表格索引

表 2-1 模块频段列表	10
表 2-2 关键特性	10
表 3-1 管脚定义	16
表 3-2 IO 参数定义	18
表 3-3 管脚描述	18
表 3-4 模块工作模式	22
表 3-5 休眠管脚定义	23
表 3-6 电源管脚定义	24
表 3-7 开关机管脚定义	25
表 3-8 复位管脚定义	27
表 3-9 USB 接口描述	28
表 3-10 USB 接口描述	29
表 3-11 串口管脚定义	30
表 3-12 USIM 接口描述	33
表 3-13 ADC 接口描述	34
表 3-14 网络状态指示接口描述	35
表 3-15 模块网络状态指示	35
表 3-16 PCM 和 I2C 接口描述	37
表 3-17 天线接口管脚定义	38
表 3-18 天线接口管脚定义	39
表 4-1 模块射频频段	40
表 4-2 传导接收灵敏度	40
表 4-3 4G 射频发射功率指标	41
表 5-1 CLM920 CV9 模块电平	42
表 5-2 CLM920 CV9 模块接口工作状态	42



表 5-3 CLM920 CV9 模块功耗情况	43
表 5-4 CLM920 CV9 ESD 性能参数（温度：25℃，湿度：45%）	44
表 5-5 环境可靠性	45
表 8-1 术语缩写	54



第 1 章 引言

本档是无线解决方案产品 CLM920 CV9 LCC+LGA 封装 CAT1 模块硬件接口手册，旨在描述该模块方案产品的硬件组成及功能特点、应用接口定义及使用说明，电气性能和机械特性等。结合本档和其他应用文档，用户可以快速使用该模块来设计无线应用方案。



第 2 章 模块综述

2.1 模块简介

CLM920 CV9 是一款小尺寸，高性能，超低功耗的 CAT1 数据传输模块。模块支持 3GPP R13 CAT1，支持 LTE-FDD 和 LTE-TDD 网络数据连接通信协议，支持 PCM（但不支持 VoLTE 语音）。

CLM920 CV9 设计为片式模块，采用 LCC+LGA 贴片封装，其中 LCC 引脚 48 个，LGA 引脚 61 个。模块尺寸只有 17.7mm x 15.8mm x 2.4mm。CLM920 CV9 小身材，大应用，其和主流的 GSM 和 NB-IOT 模块尺寸相同，能满足几乎所有 M2M 应用需求。

CLM920 CV9 模块可以应用在以下场合：

- ✧ 自动化领域
- ✧ 智能计算
- ✧ 跟踪系统
- ✧ 安防系统
- ✧ 路由器
- ✧ 无线 POS 机
- ✧ 移动计算设备
- ✧ 共享单车、云喇叭等

2.2 模块特性

表2-1 模块频段列表

网络制式	支持频段
LTE-FDD	Band 1/3/5/8
LTE-TDD	Band 34/38/39/40/41

表2-2 关键特性

特性	描述
物理特性	<ul style="list-style-type: none"> ✧ 尺寸：(17.7±0.1)mmX(15.8±0.1)mmX(2.4±0.2)mm ✧ 重量：约 2.0g ✧ 器件均符合 EU RoHS 标准
固定方式	LCC+LGA 封装，贴片固定



工作电压	3.4V - 4.5V 典型电压 3.8V
发射功率	◇ LTE: Class 3(23dBm±2dB)
数据业务	◇ LTE-FDD: 最大下行速率 10Mbps, 最大上行速率 5Mbps ◇ LTE-TDD: 最大下行速率 8Mbps, 最大上行速率 3Mbps
网络协议	◇ 支持 TCP/UDP/PPP/HTTP/NITZ/CMUX/RNDIS/NTP/ MQTT/HTTPS/PING 协议
短信业务	◇ 文本与 PDU 模式 ◇ 点对点短消息业务收发 ◇ 短消息小区广播 ◇ SMS 短信息存储: (U)SIM 卡 ◇ 支持 SGS 接口短信息业务(IMS 短信息业务*)
(U)SIM 卡接口	◇ 支持 USIM/SIM 卡: 1.8V/3.0V
PCM 接口	外接 Codec 芯片: ◇ 支持 1 路数字音频 PCM 接口 ◇ 支持短帧模式(模块为主设备) ◇ 支持 16 位线性编码格式
I2C 接口	支持标准模式最大速率 100Kbps, 高速模式下可达 400Kbps
串口	AT 串口 (MAIN_UART) ◇ 用于 AT 命令及 UART 数据传输 ◇ 波特率最大为 921600bps, 默认 115200bps ◇ 支持 RTS 和 CTS 硬件流控(模块内部已交叉, 外部直连) Debug 调试串口(DBG_UART) ◇ 用于软件调试输出部分日志 ◇ 波特率: 115200bps (默认) 辅助串口(AUX_UART) ◇ 用于与外部设备串口数据传输 ◇ 波特率: 115200bps (默认)
AT 命令	◇ 符合 3GPP TS 27.007、3GPP TS 27.005 定义的命令 ◇ 增强型 AT Command
USB 接口	◇ 兼容 USB2.0(只支持从模式), 数据传输率最大达 480Mbps ◇ 用于 AT 命令、数据传输、软件调试及升级 ◇ USB 虚拟串口驱动: 支持 Linux2.6~5.4, Windows7/8/10, Android4.0-8.0 等操作系统下使用



功能按键接口	◇ 开机/关机、复位接口
天线接口	◇ MAIN×1, 特征阻抗 50 欧姆
定位功能	◇ 支持 Wi-Fi Scan 定位*, 与 4G LTE 共用天线
网络指示	◇ NET_MODE 和 NET_STATUS 指示注册网络状态
软件升级	◇ 可通过 USB2.0 接口或者 FOTA 升级
温度范围	◇ 正常工作温度-30°C to + 75°C ◇ 极限工作温度-40°C to + 85°C ◇ 存储温度-45°C to + 90°C

NOTE

- ◇ 当温度在 -40°C~ -30°C 或 +75°C~ +85°C 范围时，模块射频个别指标可能会略微超出 3GPP 标准范围。模块仍能保持正常工作状态，射频频谱、网络基本不受影响。当温度恢复至正常工作温度范围时，模块各项指标仍能符合 3GPP 规范要求。
- ◇ * 表示该功能在开发中，下同。

2.3 模块功能

CLM920 CV9 模块主要包含以下电路单元：

- ◇ 基带射频处理单元
- ◇ 电源管理单元
- ◇ 模块接口单元

CLM920 CV9 模块功能框图如下所示：

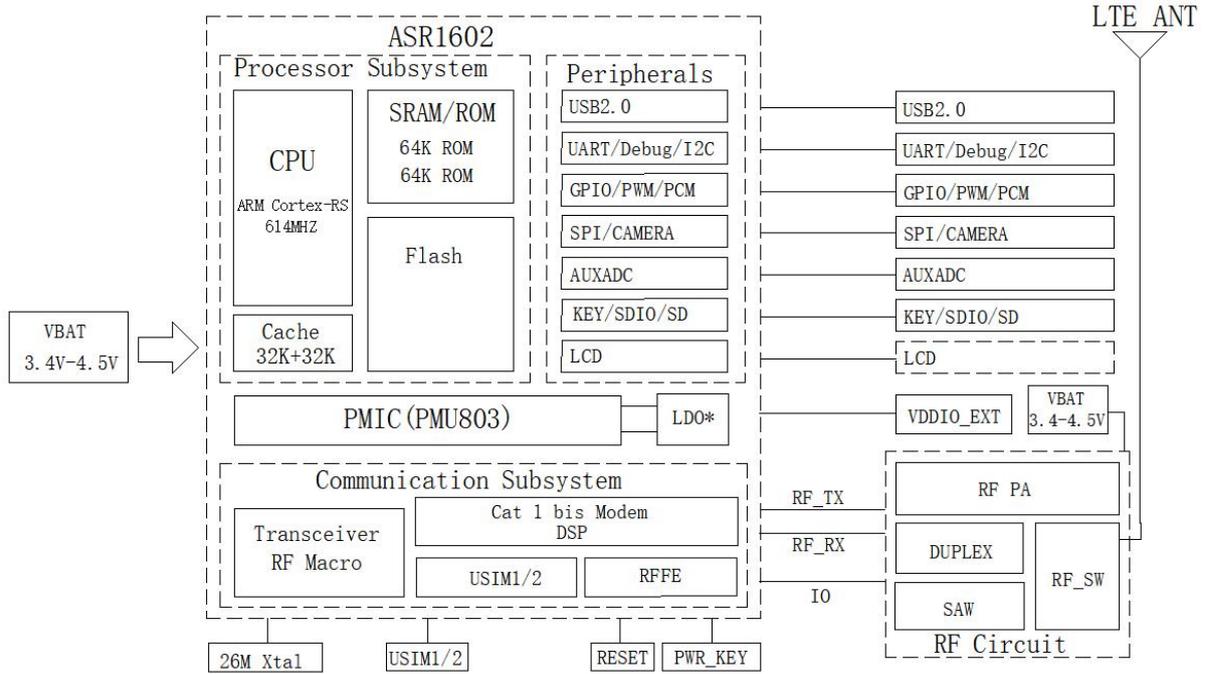


图 2-1 CLM920 CV9 模块功能框图



第 3 章 接口应用描述

3.1 本章概述

本章主要描述该模块的接口定义和应用。包含以下几部分：

- ◇ POWER 接口
- ◇ UART 接口
- ◇ USIM 卡接口
- ◇ GPIO 接口*
- ◇ RF 接口
- ◇ USB 接口
- ◇ 工作状态显示接口
- ◇ PCM 接口*
- ◇ ADC 接口
- ◇ I2C 接口
- ◇ 开/关机接口
- ◇ 复位接口
- ◇ RESERVED 接口



3.2 模块接口

3.2.1 模块管脚分布图

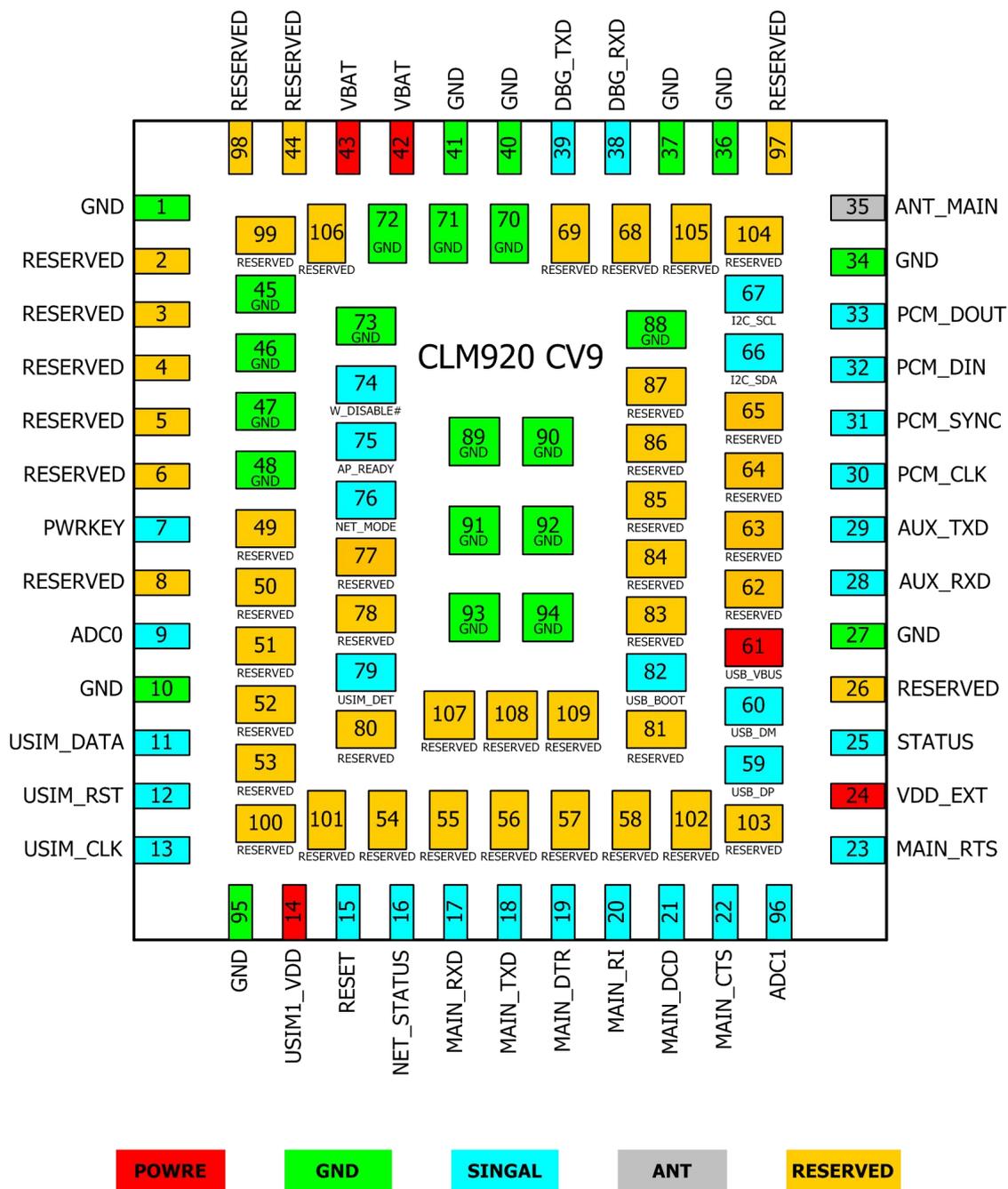


图 3-1 CLM920 CV9 模块管脚分布图 (TOP 透视)

NOTE

✧ 模块屏蔽盖有斜口处理标注为 1 脚位置，管脚定义参照上图描述；



- ✧ 模块底部 89-94 中心方形焊盘为 GND 连接到设备地网络，可用于散热考虑；
- ✧ MAIN_RTS/MAIN_CTS 已交叉处理，外部可直连；
- ✧ 所有 RESERVED 的 Pin 脚需悬空。

3.2.2 管脚定义

CLM920 CV9 模块是 LGA 接口模块，其管脚定义如下表所示：

表3-1 管脚定义

引脚序号	引脚名称	引脚序号	引脚名称
1	GND	2	RESERVED
3	RESERVED	4	RESERVED
5	RESERVED	6	RESERVED
7	PWRKEY	8	RESERVED
9	ADC0	10	GND
11	USIM_DATA	12	USIM_RST
13	USIM_CLK	14	USIM_VDD
15	RESET	16	NET_STATUS
17	MAIN_RXD	18	MAIN_TXD
19	MAIN_DTR	20	MAIN_RI
21	MAIN_DCD	22	MAIN_CTS
23	MAIN_RTS	24	VDD_EXT
25	STATUS	26	RESERVED
27	GND	28	AUX_RXD
29	AUX_TXD	30	PCM_CLK
31	PCM_SYNC	32	PCM_DIN
33	PCM_DOUT	34	GND
35	ANT_MAIN	36	GND
37	GND	38	DBG_RXD
39	DBG_TXD	40	GND
41	GND	42	VBAT
43	VBAT	44	RESERVED



45	GND	46	GND
47	GND	48	GND
49	RESERVED	50	RESERVED
51	RESERVED	52	RESERVED
53	RESERVED	54	RESERVED
55	RESERVED	56	RESERVED
57	RESERVED	58	RESERVED
59	USB_DP	60	USB_DM
61	USB_VBUS	62	RESERVED
63	RESERVED	64	RESERVED
65	RESERVED	66	I2C_SDA
67	I2C_SCL	68	RESERVED
69	RESERVED	70	GND
71	GND	72	GND
73	GND	74	W_DISABLE#
75	AP_READY	76	NET_MODE
77	RESERVED	78	RESERVED
79	USIM_DET	80	RESERVED
81	RESERVED	82	USB_BOOT
83	RESERVED	84	RESERVED
85	RESERVED	86	RESERVED
87	RESERVED	88	GND
89	GND	90	GND
91	GND	92	GND
93	GND	94	GND
95	GND	96	ADC1
97	RESERVED	98	RESERVED
99	RESERVED	100	RESERVED
101	RESERVED	102	RESERVED
103	RESERVED	104	RESERVED
105	RESERVED	106	RESERVED
107	RESERVED	108	RESERVED



109	RESERVED		
-----	----------	--	--

表3-2 IO参数定义

符号标志	描述
AI	模拟输入
AO	模拟输出
AIO	模拟输入/输出
DI	数字输入
DO	数字输出
DIO	数字输入输出双向信号
PI	电源输入
PO	电源输出
IO	输入输出双向信号
SI	施密特输入信号
OD	开漏输出信号
OC	开集输出信号
BOD	开漏输入输出双向信号
BOC	开集输入输出双向信号
RF	射频信号
OL	输出低电平
OH	输出高电平
Z	高阻态
Float	浮空
PU	默认上拉
PD	默认下拉
VIH	高电平输入电压
VIL	低电平输入电压
VOH	高电平输出电压
VOL	低电平输出电压

表3-3 管脚描述



电源				
管脚号	管脚定义	IO	功能描述	备注
24	VDD_EXT	PO	1.8V 电压输出	可为外部 GPIO 提供上拉($I_{max} < 50mA$), 不用则悬空
42, 43	VBAT	PI	模块电源输入	外部电源需要提供最少 2A 电流
开关机、复位				
管脚号	管脚定义	IO	功能描述	备注
7	PWRKEY	DI	模块开关机, 低有效	
15	RESET	DI	模块复位, 低有效	1.8V, 不用则悬空
AT 串口				
管脚号	管脚定义	IO	功能描述	备注
17	MAIN_RXD	DI	接收数据	1.8V 电平, 不用则悬空
18	MAIN_TXD	DO	发送数据	1.8V 电平, 不用则悬空
22	MAIN_CTS	DI	清除发送	1.8V 电平, 不用则悬空
23	MAIN_RTS	DO	请求发送	1.8V 电平, 不用则悬空
19	MAIN_DTR	DI	数据终端准备就绪	1.8V 电平, 不用则悬空
21	MAIN_DCD	DO	载波检测	1.8V 电平, 不用则悬空
20	MAIN_RI	DO	串口振铃	1.8V 电平, 不用则悬空
辅助串口				
28	AUX_RXD	DI	接收数据	1.8V 电平, 不用则悬空
29	AUX_TXD	DO	发送数据	1.8V 电平, 不用则悬空
Debug 串口				
38	DBG_RXD	DI	调试串口接收	1.8V 电平, 不用则悬空
39	DBG_TXD	DO	调试串口发送	1.8V 电平, 不用则悬空
SIM 接口				
管脚号	管脚定义	IO	功能描述	备注
14	USIM_VDD	IO	PO	自动识别 1.8V 或 3V
11	USIM_DATA	DO	DIO	
13	USIM_CLK	DO	DO	
12	USIM_RST	PO	DO	



79	USIM_DET	DI	DI	
PCM/I2C 接口				
管脚号	管脚定义	IO	功能描述	备注
66	I2C_SDA	OD	I2C 数据	外部需 1.8V 上拉，不用则悬空
67	I2C_SCL	OD	I2C 时钟	
30	PCM_CLK	DO	PCM 时钟	1.8V 电平。
31	PCM_SYNC	DO	PCM 帧同步	模块为主设备时为输出，模块为从设备时为输入，不用则悬空
32	PCM_DIN	DI	PCM 数据输入	
33	PCM_DOUT	DO	PCM 数据输出	
USB				
管脚号	管脚定义	IO	功能描述	备注
61	USB_VBUS	PI	USB 插入检测脚	5V，无供电能力，支持 USB 插入检测
59	USB_DP	AIO	USB 差分数据 D+	
60	USB_DM	AIO	USB 差分数据 D-	
ADC 接口				
管脚号	模块管脚定义	IO	功能描述	备注
9	ADC0	AI	12bits 通用模数转换	输入范围 0~1.2V
96	ADC1	AI	12bits 通用模数转换	输入范围 0~1.2V
状态指示				
管脚号	管脚定义	IO	功能描述	备注
16	NET_STATUS	DO	网络状态指示	1.8V，不用则悬空
25	STATUS	DO	模块状态指示	1.8V，不用则悬空
76	NET_MODE	DO	模块注册网络制式指示	1.8V，不用则悬空
射频接口				
管脚号	模块管脚定义	IO	功能描述	备注
35	ANT_MAIN	RF	主天线	50 欧姆特性阻抗
PCM/I2C 接口				
管脚号	模块管脚定义	IO	功能描述	备注
66	I2C_SDA	OD	I2C 数据	外部需 1.8V 上拉，不用则悬空
67	I2C_SCL	OD	I2C 时钟	



30	PCM_CLK	DO	PCM 时钟	模块为主设备时为输出, 模块为从设备时为输入, 不用则悬空
31	PCM_SYNC	DO	PCM 帧同步	
32	PCM_DIN	DI	PCM 数据输入	
33	PCM_DOUT	DO	PCM 数据输出	

其他接口

管脚号	管脚定义	IO	功能描述	备注
74	W_DISABLE#*	DI	飞行模式控制	默认上拉, 低电平模块可设为飞行模式, 不用则悬空
75	AP_READY*	DI	检测主控休眠状态	
82	USB_BOOT	DI	强制下载	1.8V, 不用则悬空

GND

管脚号	模块管脚定义	IO	功能描述	备注
1,10,27,34,36,37,40,41,45~48,70~73,88~91,5	GND		地	

预留管脚

管脚号	模块管脚定义	IO	功能描述	备注
2-6,8,26,44,49-58,62-65,68,69,77,78,80,81,83-87,97-109	RESERVED			不用则悬空

NOTE

✧ 该模块一般 IO 引脚电平为 1.8V(除 USIM 外, USIM 卡引脚电平支持 1.8V 和 3.0V)。



- ✧ RESERVED 表示功能暂未定义，建议做悬空处理。
- ✧ 输入输出方向定义的前提是模块作为主设备。

3.3 工作模式

模块的各种工作模式：

表3-4 模块工作模式

工作模式	描述	备注
正常模式	TALK/DATA 模式	数据传输中或语音通话中； 模块功耗取决于当地网络状态。
	IDLE 模式	模块完成启动，且注册上网络，收发数据、语音和短信均可交互。
低功耗模式	SLEEP 休眠模式	在模块没有任务处理，符合休眠条件下，模块自动进入休眠模式，此时模块功耗较低。
	最少功能模式	AT+CFUN=0 命令将模块进入最少功能模式*，此时模块射频和 USIM 卡都不工作，URAT 可以通讯。
	飞行模式	AT+CFUN=4 命令将模块进入飞行模式(RF 射频不工作)。
PSM	深度睡眠模式	PSM 业务模式为：终端非业务期间深度休眠，不接收下行数据，只有终端主动发送上行数据（MO Data）时可接收 IoT 物联网平台缓存的下行数据，适合终端设备功耗低对下行数据无时延要求的业务。（详细操作参考模块 AT 指令说明书）
关机模式	VBAT 与电源连接，但未开机	模块停止给基带/射频芯片供电，软件程序不工作；建议关闭总电源。

NOTE

- ✧ 休眠模式和唤醒方式参考 3.3.4；
- ✧ PSM 业务模式需要 4G PSM 业务运营商支持。



3.3.1 正常模式

模块开机后，软硬件功能正常运行，模块可通过有效 USIM 卡注册运营商 LTE 移动网络，且可收/发数据、语音业务，各功能接口正常数据通讯，各增值业务功能正常运行。

NOTE

◇ 部分物联网卡(类似 DRX 时间及低功耗功能业务)需要咨询当地运营商开通业务。

3.3.2 飞行模式

当模块进入飞行模式时，RF 射频功能关闭，而且所有与射频相关的 AT 命令不可访问。

可使用 W_DISABLE#引脚(默认上拉)，外部置低可将模块进入飞行模式。(通过发送 AT 指令可开启该功能，操作可参考相应型号模块的 AT 指令说明书)

可通过发送 AT 指令方式使模块进入/退出飞行模式及返回全功能模式：

- AT+CFUN=0 模块进入最少功能模式（仅系统工作，RF 及 SIM 不工作）；
- AT+CFUN=1 全功能模式（开机默认），当进入最小功能模式也可通过此命令恢复全功能模式；
- AT+CFUN=4 关闭 RF 射频功能（飞行模式）；
- AT+CFUN? 可查询模块当前状态。

3.3.3 休眠模式

模块工作在正常模式下，UART 串口无数据通信、没有进行搜索网络、USB 端口拔出，全部满足才有可能进入休眠模式，若有一项不满足模块不会进行休眠模式。休眠后，仅能通过内部 RTC 时钟唤醒和拉低 PWRKEY 唤醒。模块进入休眠时的功耗将会降到非常低，但大部分进程会暂停运行。

模块支持 PSM 模式，在 PSM 模式时，终端会定时主动发送上行数据（MO Data）此时也可以接收 IoT 物联网平台缓存的下行数据。在处理这些网络业务之外的时间中，终端可以进入休眠模式，因此 PSM 模式可以在保证低功耗的同时继续附着网络信息，可接收短信、TCP/UDP 数据等。

表3-5 休眠管脚定义



引脚名	引脚号	IO	功能	备注
MAIN_DTR	19	DI	休眠模式控制，要求模块休眠时需要保持低电平	不用则悬空
AP_READY	75	DI	模块检测外部 MCU 休眠状态，默认低电平	不用则悬空

NOTE

✧ PSM 模式需基站支持。

3.4 电源接口

本节简要介绍模块电源引脚。

3.4.1 引脚介绍

CLM920 CV9 模块电源接口定义如下：

表3-6 电源管脚定义

管脚号	名称	I/O	描述	最小值	典型电压	最大值
42, 43	VBAT	PI	模块电源	3.4V	3.8V	4.5V
1,10,27,34,36,37,40,41, 45-48,70-73,88-95	GND					

3.4.2 电源参考电路

为保证更好的电源供电性能，请参考以下注意事项和电路设计图。

- ✧ 为保证模块正常工作，系统电源需保持在 3.4V ~ 4.5V（典型 3.8V）范围内。
- ✧ 在突发脉冲阶段内，电源必须能够提供高的峰值电流，保证电压不会跌落到模块最低工作电压，模块在最大发射功率等级下，模块峰值电流会达到 1.2A，这会引入 VBAT 端电压的跌落。为确保模块能够稳定正常工作，建议模块 VBAT 端的最大跌落电压不应超过 400mV。
- ✧ 为保证 VBAT 电压不会跌落到 3.4V 以下，在 VBAT 输入端，建议并联一个低 ESR(ESR=0.7Ω)的 100uF 的钽电容，以及 100nF、33pF、10pF 滤波电容(0402 封装)，TVS 器件选型可参考：参考 5.4 ESD 特性要求，VBAT 输入端参考电路如下图所示。并且建议 VBAT 的 PCB 走线尽量短且足够宽，减小 VBAT 走线的等效阻抗，确保

在最大发射功率时大电流下不会产生太大的电压跌落。PCB 设计时建议 VBAT 电源走线宽度不少于 1mm，并且走线越长，线宽需要加宽，换层需要多增加二个过孔以上。

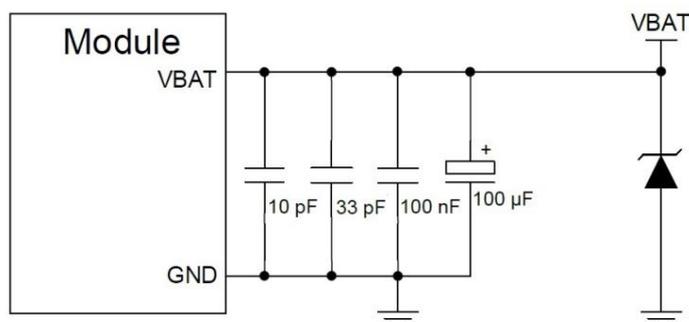


图 3-2 电源推荐设计

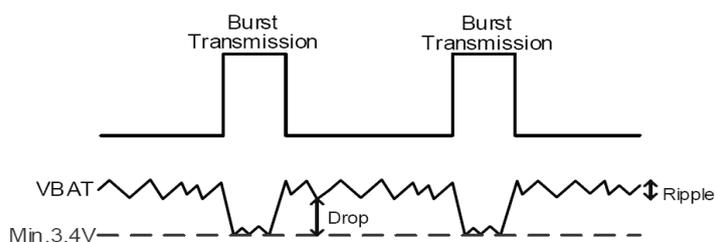


图 3-3 突发传输状态下电源要求

3.5 开机/关机

3.5.1 开机

模块可通过 PWRKEY 引脚置低电平可进行开机模式。

表3-7开关机管脚定义

引脚名	引脚号	IO	功能	DC 特性
PWRKEY	7	DI	开/关机功能，低电平有效	VIL max=0.3*Vcc VIH min=Vcc*0.7V

VBAT 上电后，PWRKEY 引脚可以启动模块，把 PWRKEY 引脚拉低持续 550ms 之后开机，开机成功后 PWRKEY 引脚可以释放（按键可松开），可以通过检测 VDD_EXT 引脚的电平来判别模块是否开机，模块开机通过有效 USIM 卡登陆网络注册运行时长约

4-10S。推荐使用开集驱动电路来控制 PWRKEY 引脚。下图为参考电路：

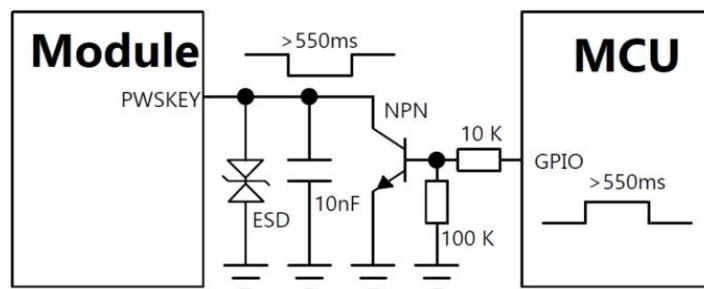


图 3-4 开集驱动开/关机参考电路图

另一种控制 PWRKEY 引脚的方法是直接使用一个按钮开关。按钮附近需放置一个 TVS 器件用于防静电保护。

下图为参考电路：

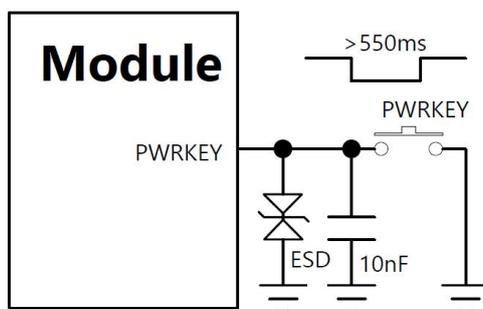


图 3-5 开/关机按键参考电路图

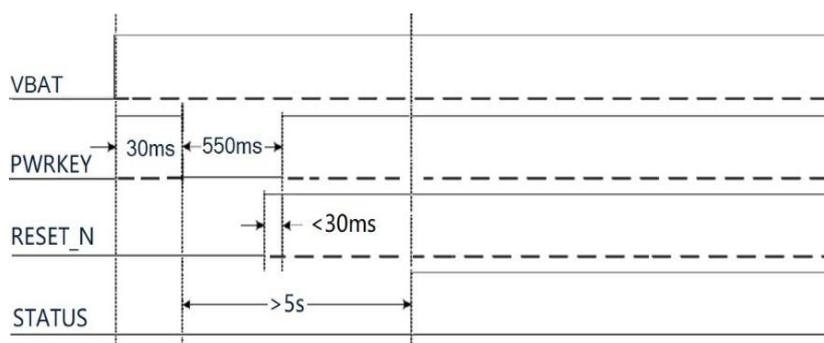


图 3-6 开机时序参考图

NOTE

- ✧ 若需要上电自动开机功能，并且不需要关机，可将 PWERKEY 引脚通过一个约 4.7K 电阻接 GND 方式，通过外部供电给模块，模块会进行上电自动开机功能，要关机时，需要将供电电源关闭。此时模块仅能通过内部 RTC 时钟唤醒。

3.5.2 关机

模块通过 PWRKEY 功能引脚持续拉低 3s 以上（按键后可松开）进行关机（尽可能通过 PWRKEY 功能引脚进行关机）。关机过程中，模块需要注销 4G LTE 网络，注销时间与当前网络状态有关，以确保在完全断电之前让软件保存好重要数据。若因网络故障或 USIM 业务需重置，建议关机后过 10 分钟通过上位机操作模块重启。模块关机之后，进入关机模式，无法执行进一步的 AT 命令。关机模式可以用 VDD_EXT 或 STATUS 输出端口电平输出电平来判断，低电平指示模块已进入关机模式。

通过以下的方式可以关闭模块：

- 正常关机：PWRKEY 引脚持续拉低约 1s（按键后可松开）后，模块将执行关机流程；
- AT 指令关机：使用：AT\$MYPOWEROFF 可将模块关机；
- 电源断电：通过外部关闭 VBAT 输入电源后，模块直接不工作。

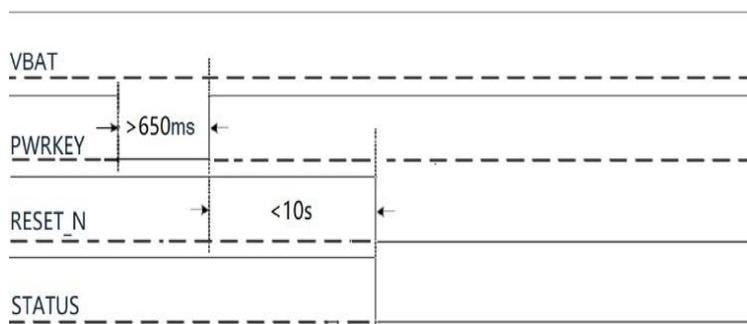


图 3-7 关机参考时序图(不断电)

3.6 复位

模块有 RESET_N 引脚来控制对模块进行复位操作，定义如下表：

表3-8 复位管脚定义

引脚名	引脚号	IO	功能	DC 特性
RESET_N	15	DI	复位引脚，低电平有效，复位时间>300ms	VIL max=0.36V VIH min=1.26V

模块可以通过拉低 RESET_N 引脚大于 300ms 后释放（按键可松开），来实现模块复位重启。推荐使用开集驱动电路来控制 RESET_N 引脚。下图为参考电路：

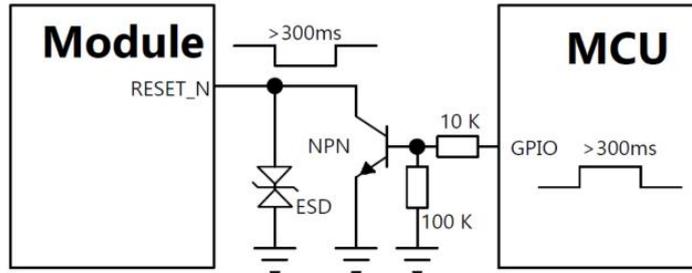


图 3-8 开集驱动 RESET 复位参考电路图

另一种控制 RESET_N 引脚是直接使用一个按钮开关。按钮附近需放置一个 TVS 器件用于防静电保护。下图为参考电路：

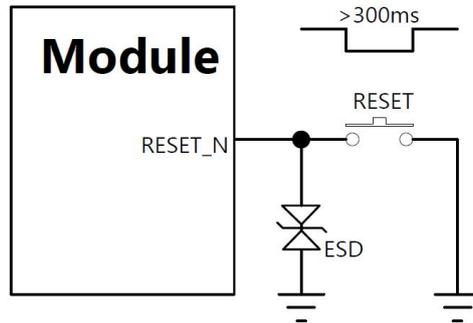


图 3-9 RESET 按键参考电路图

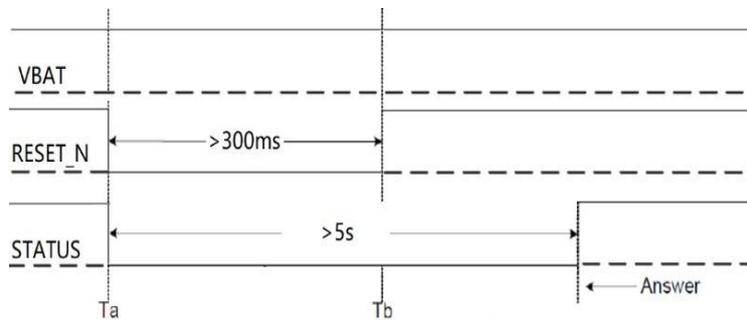


图 3-10 模块内部 RESET_N 时序参考图

3.7 USB 接口

CLM920 CV9 模块支持 USB2.0 高速接口，兼容 USB2.0/USB1.1 协议，接口速率最大支持 480Mbps，只支持从模式，USB 输入/输出信号兼容 USB2.0 接口规范。该接口可用于 AT 命令传送、数据传输、软件调试和固件升级。接口定义如下表所示。

表3-9 USB 接口描述

管脚号	信号名称	IO	描述
59	USB_DP	AIO	USB 总线差分正信号



60	USB_DM	AIO	USB 总线差分负信号
61	USB_VBUS	PI	USB 插入检测, 典型值 5V (最小值 3V, 最大值 5.25V)

在 USB 接口的电路设计中, 为了确保 USB 的性能, 在电路设计中建议遵循以下设计原则:

- ✧ USB 数据走线周围需要包地处理, 走线要按 90Ω 的差分阻抗线;
- ✧ USB 数据线上 ESD 器件选寄生电容不要超过 2pF, 尽量靠近 USB 的接口放置;
- ✧ 不要在晶体、振荡器、磁性装置和 RF 信号下面走 USB 线, 建议走内层且上下左右包地;
- ✧ 若产品需要软件升级, 需要将 USB 接口连通 MICRO USB 插座, 结合 USB_BOOT 功能控制。

3.8 USB_BOOT 功能(紧急下载模式)

模块支持 USB_BOOT (紧急下载模式), 开机前下拉 USB_BOOT 功能引脚, 开机后模块将进入紧急下载模式, 在此模式下, 模块可通过 USB 接口选择下载串口端口配合升级软件程序进行固件的升级, 详细操作与 FAE 交流。

表3-10 USB 接口描述

引脚名	引脚号	IO	描述	特性
USB_BOOT	82	DI	紧急下载模式启动	1.8V 电压域, 低电平有效

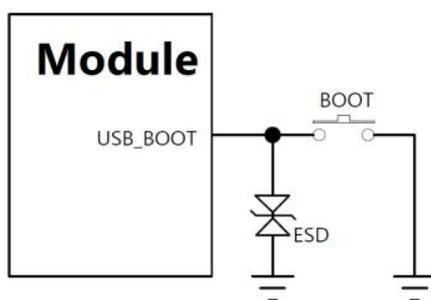


图 3-11 USB_BOOT SW 参考电路图

3.9 UART 接口

CLM920 CV9 模块提供多种类型 UART 接口, 用于 AT 命令通信、软件调试、日志



打印等。

主串口 MAIN_UART、调试串口 DBG_UART 及辅助串口 AUX_UART 数据通讯电平均为 1.8V。三组串口默认波特率均为 115200bps。

表3-11 串口管脚定义

引脚名	引脚号	I/O	描述	参数	最小值	典型值	最大值
MAIN_RXD	17	DI	接收数据	VIH	1.2	-	1.98
				VIL	-0.3	-	0.6
MAIN_TXD	18	DO	发送数据	VOH	1.35	-	-
				VOL	0	-	0.45
MAIN_DTR	19	DI	数据终端准备就绪	VIH	1.2	-	1.98
				VIL	-0.3	-	0.6
MAIN_RI	20	DO	串口振铃	VOH	1.35	-	-
				VOL	0	-	0.45
MAIN_DCD	21	DO	载波检测	VOH	1.35	-	-
				VOL	0	-	0.45
MAIN_CTS	22	DO	清除发送	VOH	1.35	-	-
				VOL	0	-	0.45
MAIN_RTS	23	DI	请求发送	VIH	1.2	-	1.98
				VIL	-0.3	-	0.6
AUX_RXD	28	DI	接收数据	VIH	1.2	-	1.98
				VIL	-0.3	-	0.6
AUX_TXD	29	DO	发送数据	VOH	1.35	-	-
				VOL	0	-	0.45
DBG_RXD	38	DI	调试串口接收	VIH	1.2	-	1.98
				VIL	-0.3	-	0.6
DBG_TXD	39	DO	调试串口发送	VOH	1.35	-	-
				VOL	0	-	0.45

3.9.1 主串口

3.9.1.1 主串口特点

- 包括数据线TXD和RXD，硬件流控控制线RTS和CTS；
- 8个数据位，无奇偶校验，一个停止位；
- 硬件流控默认关闭；
- 具备模块唤醒功能；
- 支持做Modem设备。

3.9.1.2 主串口连接方式

AT串口的连接方式较为灵活，如下是两种常用的连接方式。

三线制的串口请参考如下的连接方式：

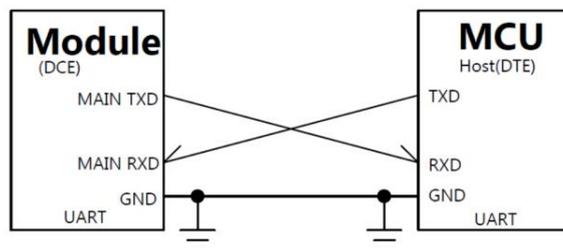


图 3-12 三线制串口连接参考电路图

带硬件流控的串口连接请参考如下电路连接，此连接方式可提高大数据量传输的可靠性，防止数据丢失。

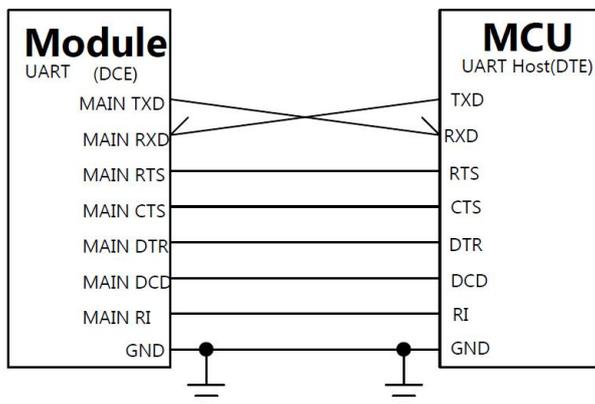


图 3-13 硬件流控的连接方式参考电路图

3.9.2 调试串口&辅助串口

- 数据线：包括：DBG_TXD和DBG_RXD及AUX_TXD和AUX_RXD；
- Debug端口仅用作软件调试,抓取运行日志；
- AUX可用于外部串口通信端口。

DBG/AUX串口连线参考如下方式连接：

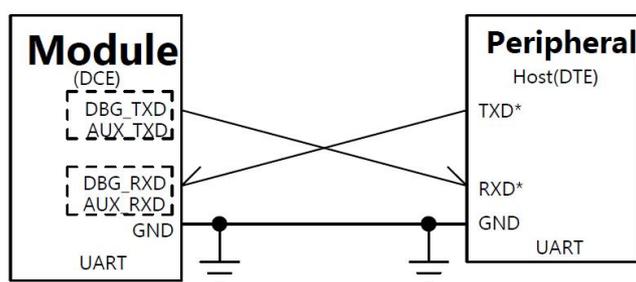


图 3-14 调试/辅助连接参考电路图

3.9.3 串口电平转换

模块的UART数据通讯电平均为1.8V，如果外设电平为3.3V电平时，需进行电平转换。可使用电平转换芯片。

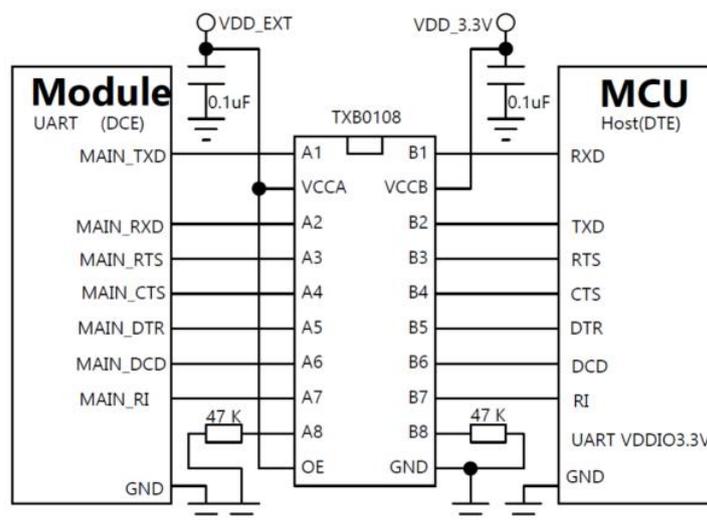


图 3-15 电平转换芯片参考电路图

串口或GPIO进行电平转换时，也可使用三极管电平转换电路（波特率不超过460800bps）。

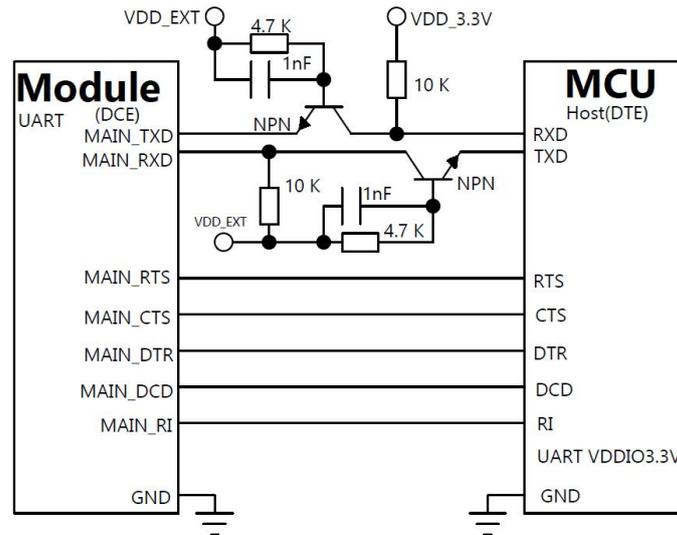


图 3-16 三极管电平转换参考电路图

3.10 USIM 接口

CLM920 CV9 模块提供 1 路 USIM 接口,符合 ISO7816 标准,支持 1.8V/3V SIM 卡,支持热插拔功能。

如不使用 USIM_DET 引脚功能,建议通过软件指令关闭该功能。

表3-12 USIM接口描述

引脚名	引脚号	I/O	描述	参数	最小值	典型值	最大值	备注
USIM_DATA	11	DIO	(U)SIM 卡数据 信号	VOH	1.35/2.4	-	-	
				VOL	-	-	0.45/0.45	
				VIH	1.2/2.0	-	-	
				VIL	-	-	0.6/0.8	
USIM_RST	12	DO	(U)SIM 卡复位 信号	VOH	1.35/2.4	-	-	USIM_VDD =1.8V/3.0V
				VOL	-	-	0.45/0.45	
USIM_CLK	13	DO	(U)SIM 卡时钟 信号	VOH	1.35/2.4	-	-	
				VOL	-	-	0.45/0.45	
USIM_VDD	14	PO	(U)SIM	-	1.7	1.8	1.9	USIM_VDD



			卡供电					=1.8V
				VOL	2.7	3.0	3.05	USIM_VDD =3.0V
USIM_DET	79	DI	(U)SIM 卡检测 信号	VIH	1.2	1.8	1.98	不用则悬空
				VIL	-0.3	0	0.6	

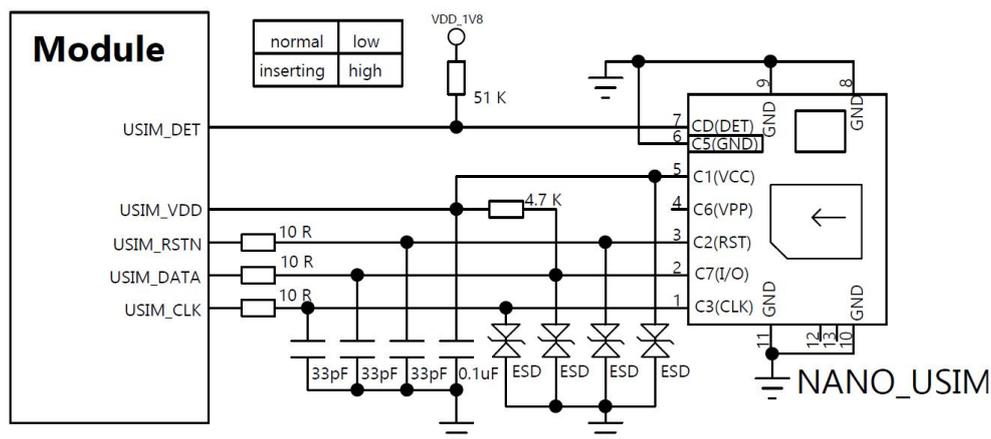


图 3-17 USIM 接口示意图

- ✧ USIM 卡信号线布线远离 RF、时钟及 DC-DC 电源走线；
- ✧ USIM 卡座与模块距离摆件不能太远，越近越好，尽量保证 USIM 卡信号线布线不超过 20cm；USIM_VDD 的布线宽度不小于 0.5mm，且在 USIM_VDD 与 GND 之间的旁路电路不超过 1uF，并靠近 SIM 卡座摆放；
- ✧ 为了防止可能存在的 USIM_CLK 信号对 USIM_DATA 信号的串扰，两者布线不要太靠近，在两条走线之间增加地屏蔽。USIM_RST 信号也需要地保护；
- ✧ 为了保证良好的 ESD 保护，建议加 ESD 器件，USIM 卡的外围电路必须尽量靠近 USIM 卡座摆放。选择 ESD 器件寄生电容不大于 10pF。在模块和 USIM 卡之间需要串联 10Ω 的电阻并联约 33pF 电容用以抑制杂散 EMI，增强 ESD 防护。

3.11 ADC 接口

CLM920 CV9 模块提供 2 路 ADC 接口，分辨率 12bits。

表3-13 ADC接口描述

引脚名	引脚号	I/O	描述	参数	最小值	典型值	最大值	备注
-----	-----	-----	----	----	-----	-----	-----	----



ADC0	9	AI	ADC 模数转 换接口	-	0	-	1.2	不用则悬空
ADC1	96	AI	ADC 模数转 换接口	-	0	-	1.2	不用则悬空

ADC 接口设计建议如下：

- ✧ ADC 接口不能直接接入任何输入电压,建议通过分压电路接入外部电压；
- ✧ 提高 ADC 测量精度需要在布线时将 ADC 包地处理。

3.12 网络状态指示

CLM920 CV9 模块提供网络制式及状态指示功能 NET_MODE 和 NET_STATUS 引脚用于指示网络状态,引脚定义如下表：

表3-14 网络状态指示接口描述

引脚名	引脚号	I/O	描述	备注
NET_STATUS	16	DI/DO	网络状态指示	不用则悬空
NET_MODE	76	DO	注册网络制式指示	不用则悬空

表3-15 模块网络状态指示

引脚名	LED 状态	状态
NET_MODE	常亮（高电平）	未注册网络
	常灭（低电平）	关机或休眠状态
NET_STATUS	通话中	高电平
	数据传输状态	快闪（125ms 高/125ms 低）
	待机状态	慢闪（1800ms 高/200ms 低）
	搜网状态	慢闪（200ms 高/1800ms 低）

模块网络状态指示接口示意图如下。

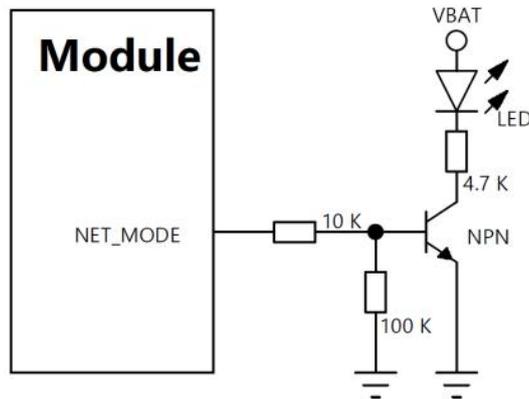


图 3-18 网络模式指示接口示意图

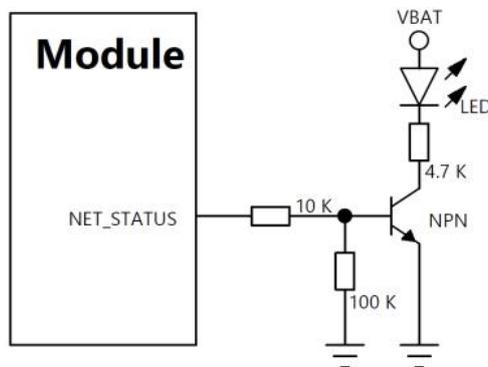


图 3-19 网络状态指示接口示意图

3.13 STATUS 接口

STATUS 输出端口用于指示模块的工作状态，属于开漏输出引脚。可将引脚与设备使用 LED 指示参考电路。当模块开机前几秒为低电平，正常开机后，STATUS 输出高电平，反之变为高阻状态。

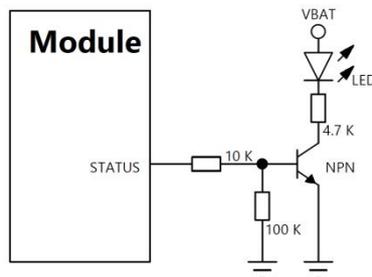


图 3-20 模块 STATUS 参考电路图

3.14 PCM 和 I2C 接口*

模块的 I2C 接口用于外接传感器等外部采集设备，使用时，需要外部通过 4.7K 电



阻上拉至 1.8V 电平，仅支持主设备模式，标准模式下速率最高 100kbps，高速模式下可达 400kbps，最高速率可支持 3.5Mbps。

PCM 接口参考的电平均是 1.8V。可通过软件配置时钟和接口模式，默认为：PCM_CLK=2.048M,PCM_SYNC=8k。

表3-16 PCM和I2C接口描述

引脚名	引脚号	I/O	描述	备注
I2C_SDA	66	OD	I2C 串行数据	需要外部 4.7K 电阻上拉至 1.8V 电平，不用则悬空
I2C_SCL	67	OD	I2C 串行时钟	
PCM_SYNC	31	IO	PCM 帧同步	模块为主设备时，引脚为输出信号，从设备时为输入信号；不用则悬空
PCM_DIN	32	DI	PCM 数据输入	不用则悬空
PCM_DOUT	33	DO	PCM 数据输出	
PCM_CLK	30	IO	PCM 时钟	

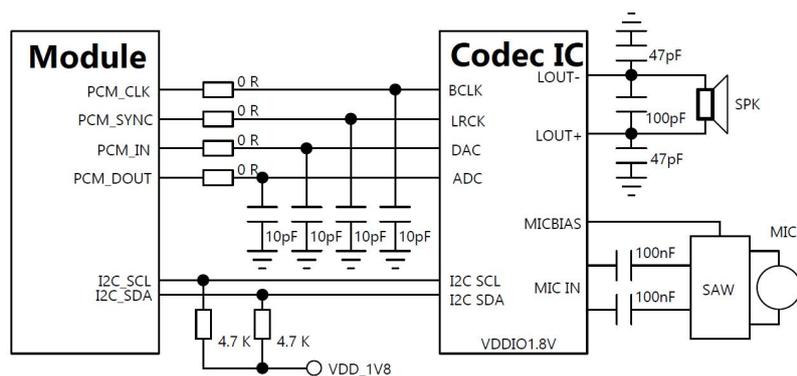


图 3-21 PCM&I2C 接口参考电路图

- 部分功能及不同CODEC芯片需要待开发中，操作可参考相应型号模块的AT指令说明书；
- PCM数据线可增加RC(R=0 Ω,C=10pF)电路；
- 使用驻极体麦克风及PCB设计可参考上述章节：3.9模拟音频接口。

3.15 射频接口

CLM920 CV9 模块提供一路主天线接口，负责模块射频信号的接收和发送。天线接口特性阻抗均为 50 欧姆。

表3-17 天线接口管脚定义

管脚号	信号名称	I/O 属性	描述	备注
35	ANT_MAIN	AIO	主集天线接口	50 欧姆特性阻抗

模块支持 Wi-Fi Scan 功能*，因其与 4G LTE 共用 ANT_MAIN 天线接口，故两种工作模式不能同时使用，且 Wi-Fi Scan 功能只接收不发送。

为方便天线调试需要在主板上增加 π 型匹配电路，走 50 欧姆阻抗线。电路如下图：

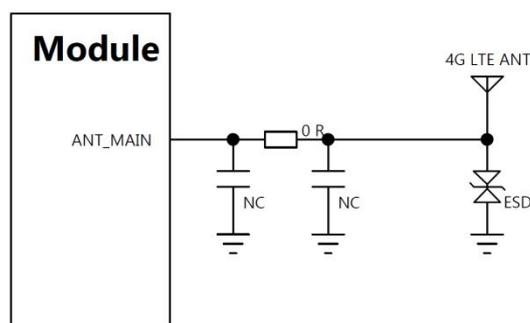


图 3-22 天线匹配电路

模块提供了一个 RF 焊盘(ANT_MAIN)接口供连接外部天线。底板上 RF 焊盘到天线连接器间射频走线应是共面波导线或微带线，其特性 RF 阻抗要在 50 Ω 范围。模块两个射频接口侧各有接地焊盘(需要与外部天线接地端完整联接)，以获取更好的接地性能。针对天线设计的一些建议：

- ✧ 为了更好的调节射频性能，建议预留 π 型网络匹配电路；
- ✧ 产品外壳不建议使用全金属材料封闭（需将 ANT_MAIN 天线引出来），4G LTE 天线(放置空旷区域)布局需远离电源、模拟信号、射频器件、金属屏蔽盖及选用内磁类型喇叭；
- ✧ 使用阻抗模拟计算工具对射频信号走线按 50 Ω RF 阻抗的线宽/线距来控制（走线参数可按 PCB 厂家根据 PCB 板材及叠层参数来调整）；



- ◇ RF 引脚到射频连接器之间的距离应尽可能短，避免直角走线，选用弧形走线，避免 RF 射频走线换层，参考地网络应完整，围绕 RF 射频信号线与参考地周边多加接地过孔连通各板层；
- ◇ RF 射频引脚所选用的 ESD 器件的结电容不超过 0.05pF；
- ◇ 选用射频连接器与模块射频天线接口可使用类似：U.FL-R-SMT 连接器与对应的 U.FL-LP-*** 线缆，详细参数与所提供天线厂商联系。

设计 RF 走线及 RF 线缆损耗需要谨慎设计。外接 4G 天线及线损满足如下要求：
(仅供参考)

表3-18 天线接口管脚定义

天线类型	要求	备注
4G LTE	输入阻抗:50Ω	/
	最大输入功率:5W	/
	VSWR:≤2	/
	效率:>30%	/
	RF 线缆插入损耗:<1dB LTE-FDD B5/B8	/
	RF 线缆插入损耗:<1.5dB LTE B1/B3/B34/B39	/
	RF 线缆插入损耗:<2dB LTE-TDD B38/B40/B41	/



第 4 章 总体技术指标

4.1 本章概述

CLM920 CV9 模块射频总体技术指标包含以下部分：

- ◇ 工作频段
- ◇ 测试数据
- ◇ 天线设计

4.2 工作频段

本节介绍模块工作频段信息。

表4-1 模块射频频段

频段	上行频率	下行频率	双工模式
LTE B1	1920MHz-1980MHz	2110MHz-2170MHz	FDD
LTE B3	1710MHz-1785MHz	1805MHz-1880MHz	FDD
LTE B5	824MHz-849MHz	869MHz-894MHz	FDD
LTE B8	880MHz-915MHz	925MHz-960MHz	FDD
LTE B34	2010MHz-2025MHz	2010MHz-2025MHz	TDD
LTE B38	2570MHz-2620MHz	2570MHz-2620MHz	TDD
LTE B39	1880MHz-1920MHz	1880MHz-1920MHz	TDD
LTE B40	2300MHz-2400MHz	2300MHz-2400MHz	TDD
LTE B41	2535MHz-2675MHz	2535MHz-2675MHz	TDD

4.3 传导测试数据

4.3.1 传导接收灵敏度

接收灵敏度指标是衡量模块接收机性能的重要参数。

表4-2 传导接收灵敏度

LTE 频段	主集测试值 (单位: dBm)	备注
LTE Band 1	99	FDD QPSK throughput > 95%, 10M



LTE Band 3	100	FDD QPSK throughput > 95%, 10M
LTE Band 5	100	FDD QPSK throughput > 95%, 10M
LTE Band 8	99	FDD QPSK throughput > 95%, 10M
LTE Band 34	101	TDD QPSK throughput > 95%, 10M
LTE Band 38	101	TDD QPSK throughput > 95%, 10M
LTE Band 39	101	TDD QPSK throughput > 95%, 10M
LTE Band 40	101	TDD QPSK throughput > 95%, 10M
LTE Band 41	100	TDD QPSK throughput > 95%, 10M

◇ 此数据为实验室测试数据，测试条件为环境温度 25℃，在实网情况下受网络环境影响，仅供参考。

4.3.2 传导发射功率

发射功率指标是衡量模块发射机性能的重要参数。

表4-3 4G射频发射功率指标

频段	最大值	最小值
LTE B1	23dBm±2dB	< -39dBm
LTE B3	23dBm±2dB	< -39dBm
LTE B5	23dBm±2dB	< -39dBm
LTE B8	23dBm±2dB	< -39dBm
LTE B34	23dBm±2dB	< -39dBm
LTE B38	23dBm±2dB	< -39dBm
LTE B39	23dBm±2dB	< -39dBm
LTE B40	23dBm±2dB	< -39dBm
LTE B41	23dBm±2dB	< -39dBm

◇ 此数据为实验室测试数据，测试条件为环境温度 25℃，在实网情况下受网络环境影响，仅供参考。



第 5 章 接口电气特性

5.1 本章概述

- ◇ 极限工作条件
- ◇ 工作和存储环境
- ◇ 电源特性
- ◇ 可靠性指标
- ◇ EMC 和 ESD 特性

5.2 极限工作条件

模块极限工作条件如下表所示，若超过极限条件，可能会对模块造成不可修复的损坏。

表5-1 CLM920 CV9模块电平

参数	描述	最小值	典型值	最大值	单位
VBAT	外部供电电压	3.4	3.8	4.5	V
	VBAT_RF 最大电流			1.2	A
VIO	数字 IO 的电平供电电压	-0.3	1.8	2.0	V
	关机模式供电电压	-0.25	0	0.25	V
USIM_VDD	模块输出 USIM 卡 2 工作直流电源	1.7/2.75	1.8/3.0	1.98/3.3	V
VDD_EXT	模块输出 1.8V 直流电源	1.7/2.75	1.8/3.0	1.98/3.3	V

- ◇ 最大电流仅供参考，实际电流值与应用环境有关。

5.3 接口工作状态特性

模块普通数字信号的逻辑电平，VL：逻辑低电平； VH：逻辑高电平。

表5-2 CLM920 CV9模块接口工作状态

标志	信号	最小	典型	最大	单位
VOH	数字输出	High	0.8*VDD	/	VDD
VOL		Low	GND	/	0.2*VDD



VIH	数字输入	High	0.7*VDD	/	VDD+0.3	
VIL		Low	-0.3	/	0.48	

5.4 模块功耗范围

模块各个工作模式下的功耗情况（受外部器件性能及网络环境影响，电流参数仅作参考），如需更多频段信息，请联系我们 FAE。

表5-3 CLM920 CV9模块功耗情况

模式	状态条件	典型值	单位
关机模式	模块从工作状态到关机	7	uA
PSM 深度休眠模式	需要 4G 网络运营商 PSM 业务支持	7	uA
休眠模式 (Sleep) (关闭 USB 端口)	飞行模式: AT+CFUN=4 (可通过 AT+CFUN=1 恢复)	0.8	mA
	最少功能模式: AT+CFUN=0(可通过 AT+CFUN=1 恢复)	0.7	mA
待机模式 (Idle) (受网络侧影响)	模块注册上网络, 没有数据、语言和短信 (DRX@1.28s, 关闭 USB 端口)	1	mA
	模块注册上网络, 没有数据、语言和短信 (DRX@1.28s,接 USB 数传)	20	mA
LTE 数传模式 RB_Power_23dBm(10M) (关闭 USB 端口)	LTE FDD B1 (50RB_Power_23dBm_10M)	550	mA
	LTE FDD B3 (50RB_Power_23dBm_10M)	490	mA
	LTE FDD B5 (50RB_Power_23dBm_10M)	500	mA
	LTE FDD B8 (50RB_Power_23dBm_10M)	460	mA
	LTE FDD B34 (50RB_Power_23dBm_10M)	240	mA



	LTE FDD B38 (50RB_Power_23dBm_10M)	230	mA
	LTE FDD B39 (50RB_Power_23dBm_10M)	220	mA
	LTE FDD B40 (50RB_Power_23dBm_10M)	230	mA
	LTE FDD B41 (50RB_Power_23dBm_10M)	230	mA

NOTE

◇ LTE 数传模式完成数据交互后自行进入待机模式。

5.5 ESD 特性

在模块应用中，由于人体静电、微电子间带电摩擦等产生的静电，通过各种途径放电给模块，可能会对模块造成一定的损坏，因此 ESD 防护应该受到重视。在研发、生产组装和测试等过程中，尤其在产品设计中，均应采取 ESD 防护措施。例如，在电路设计的接口处以及易受静电放电损伤或影响的地方，应增加静电保护，生产中应佩戴防静电手套等。

下表为模块重点引脚 ESD 耐受电压情况。

表5-4 CLM920 CV9 ESD性能参数（温度：25℃，湿度：45%）

测试端口	接触放电	空气放电	单位
VBAT, GND	4	8	KV
天线接口	4	8	KV
其他接口	1	8	KV

模块外接端口的ESD 设计可以参考如下部分：

- ◇ 高速信号接口：如 USB 接口等建议采用瞬态抑制二极管。
- ◇ 其他低速信号接口：如 USIM、I2C、SPI 及 UART 数据接口等可采用瞬态抑制二极管或压敏电阻。器件的特性推荐：箝位电压为 5.5V~14V（DC）；结电容小于 10pF；可以承受 14KV 的瞬间电压。
- ◇ 电源接口：如：模块的供电电源、SIM 卡电源等可采用瞬态抑制二极管或压敏电阻。器件的特性推荐：箝位电压为 10V~14V（DC）；最大峰值电流为 20A；可以承受



14KV 的瞬间电压。USB 插座的 5V 电源输入接口等容易引入浪涌、过冲,建议采用防浪涌 TVS。器件的特性推荐:反向关断电压:10V;击穿电压:13.5V typical;箝位电压 <17V。

✧ 在 PCB 设计时,可以在 PCB 的外框边沿铺 GND 铜来引导静电尽快释放至主地。

5.6 环境可靠性

环境可靠性要求:

表5-5 环境可靠性

测试项目	最小值	典型值	最大值	测试条件
正常工作范围	-35°C	25°C	75°C	环境温度工作状态下持续 24 小时
扩展温度范围	-40°C		85°C	环境温度工作状态下持续 24 小时
储存温度范围	-45°C		90°C	关机状态下持续 24 小时
	温度 85°C,湿度 95% RH,关机状态下持续 48 小时			

NOTE

- ✧ 正常工作范围:表示模块工作在正常温度范围时,模块的相关性能满足 LTE、3GPP 标准要求;
- ✧ 扩展温度范围:表示模块工作在此温度范围时,模块能够保持工作状态,具备短信、数据传输等功能,不会出现不可恢复的故障,射频频谱、网络基本不受影响,仅个别指标如输出功率等参数可能会超出 LTE、3GPP 标准的范围。当温度回归至正常工作温度范围时,模块的各项指标仍旧符合 LTE、3GPP 标准要求。

第 6 章 结构及机械特性

6.1 本章概述

- ✧ 外观
- ✧ 模块机械尺寸

6.2 外观

CLM920 CV9 模块为单面布局的 PCBA，外观图如下所示：



图 6-1 CLM920 CV9 外观图

备注：模块有两种 flash 可选，具体型号见下表：

型号名	区别描述
CLM920 CV9 S	采用主芯片 ASR1602S 其内置 4 MB pSRAM +4 MB QSPI flash
CLM920 CV9 C	采用主芯片 ASR1602C 其内置 4 MB pSRAM +2 MB QSPI flash



6.3 机械尺寸

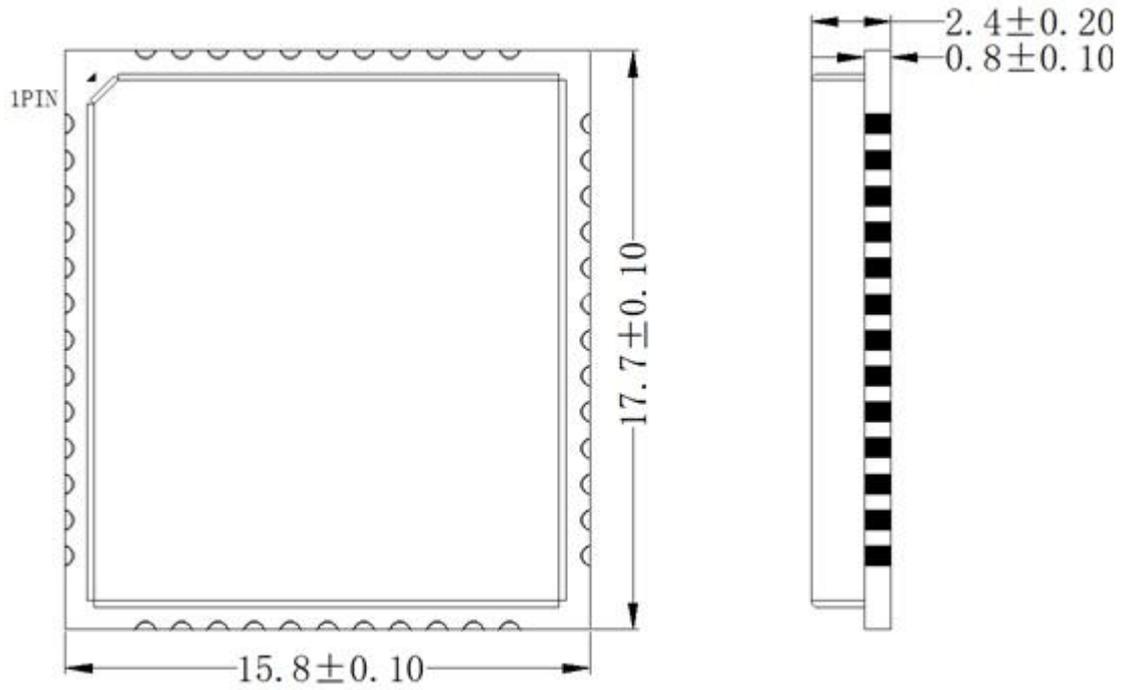


图 6-2 模块正视图与侧视图(单位：毫米)



第 7 章 存储、生产和包装

7.1 本章概述

- ◇ 存储条件
- ◇ 生产焊接
- ◇ 包装规格

7.2 存储条件

模块以卷带的形式包装，以真空密封袋箱式包装的形式出货，模块存储需遵循以下条件：

1. 环境温度 $23\pm 5^{\circ}\text{C}$ ，空气湿度为35~60%（RH）的情况下，模块在真空封袋中存放12个月。

2. 当真空密封袋打开后，若满足以下条件，模块可直接进行回流焊或其他高温流程：

- ◇ 模块存储空气湿度小于 10% RH；
- ◇ 模块环境温度 $23\pm 5^{\circ}\text{C}$ ，空气湿度小于 60% RH，在 168 小时内完成贴片；

3. 若模块处于如下条件，需要在贴片前进行烘烤：

- ◇ 当环境温度为 $23\pm 5^{\circ}\text{C}$ 时，湿度卡显示湿度大于 30% RH；
- ◇ 当真空密封袋打开后，模块环境温度 $23\pm 5^{\circ}\text{C}$ ，空气湿度小于 60% RH，但未能在 168 小时以内完成贴片；
- ◇ 当真空密封袋打开后，模块存储空气湿度大于 10% RH；
- ◇ 如果模块需要高温烘烤，请在 $125^{\circ}\text{C}\pm 5^{\circ}\text{C}$ ，烘烤 8 小时，烘烤后需 24 小时内完成焊接。

NOTE

- ◇ 模块的包装无法承受高温烘烤。因此在模块烘烤前，请移除模块包装或使用耐高温托盘承载模块。

7.3 生产焊接

模块的 LCC 半槽孔焊盘钢网开孔建议外扩 10%-30%，可以有助于半槽孔上锡，底



部的 LGA 地焊盘开孔必须内缩（约 50%面积），以免造成底部焊锡过厚，造成模块浮高。用印刷刮板在钢网板上印刷锡膏，使锡膏通过钢网板开口漏印到 PCB 板上，印刷刮板力度需调整合适，为保证模块印膏质量，模块焊盘部分对应的钢网厚度可在 0.1mm 或使用模块区域 0.2mm 加厚钢网。

推荐回流焊的温度为 $240\pm 5^{\circ}\text{C}$ ，不能超过 260°C ，温升斜率： $1^{\circ}\text{C}/\text{sec}\sim 3^{\circ}\text{C}/\text{sec}$ 。冷却降温斜率： $1^{\circ}\text{C}/\text{sec}\sim 4^{\circ}\text{C}/\text{sec}$ 。当客户产品有双面 SMT 工艺，PCB 板模块区域的表面处理建议使用沉金工艺，避免模块反复受热损坏，将 PCB 板第一面完成回流焊后再贴有模块的一面。推荐的炉温曲线图如下图所示：

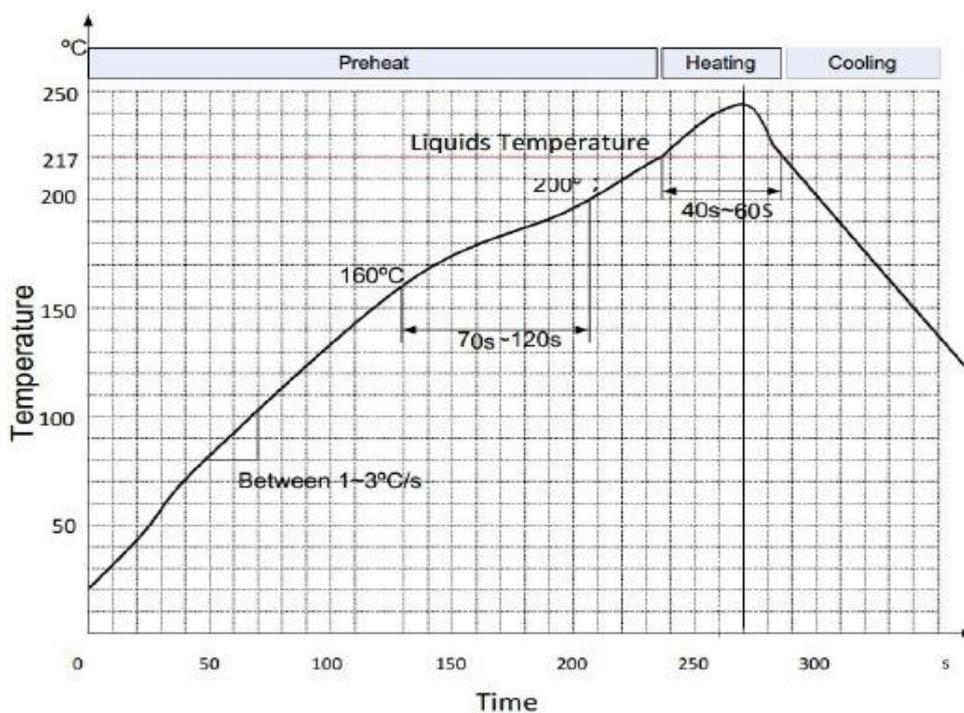


图 7-1 回流焊温度曲线图

NOTE

- 在生产焊接或者其它可能接触此模块的过程中，不得使用任何有机溶剂（如酒精，异丙醇，丙醇，三氯乙烯等）擦拭模块屏蔽罩及标签，否则可能造成屏蔽罩生锈及丢失标签信息。

7.4 包装规格

1、卷带包装方式：

模块用卷带包装，并用真空密封袋将其封装。卷带包装数：约 500PCS/卷，卷带直径 330 毫米，按实物为准，仅供参考。

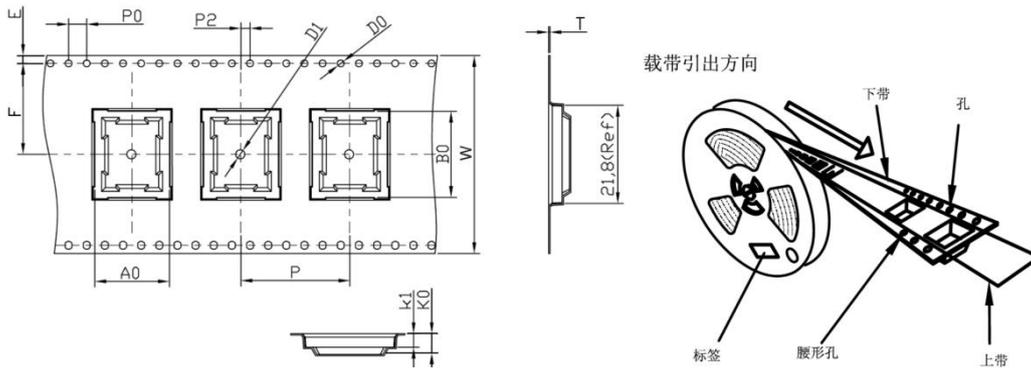


图 7-2 载带尺寸图

D	44.00	16.50	18.40	4.50	2.80	1.75	20.2	24.00	4.00	2.00	1.55	2.00	0.35
A	+0.30	+0.20	+0.12	+0.10	+0.10	+0.10	+0.10	+0.12	+0.12	+0.10	+0.10	+0.30	+0.05
T	-0.30	-0.12	-0.12	-0.10	-0.10	-0.10	-0.10	-0.12	-0.10	-0.10	-0.00	-0.00	-0.05
A	W	A₀	B₀	K₀	K₁	E	F	P	P₀	P₂	D₀	D₁	T

图 7-3 卷带规格尺寸描述(依实物为准, 仅供参考) (单位: mm)

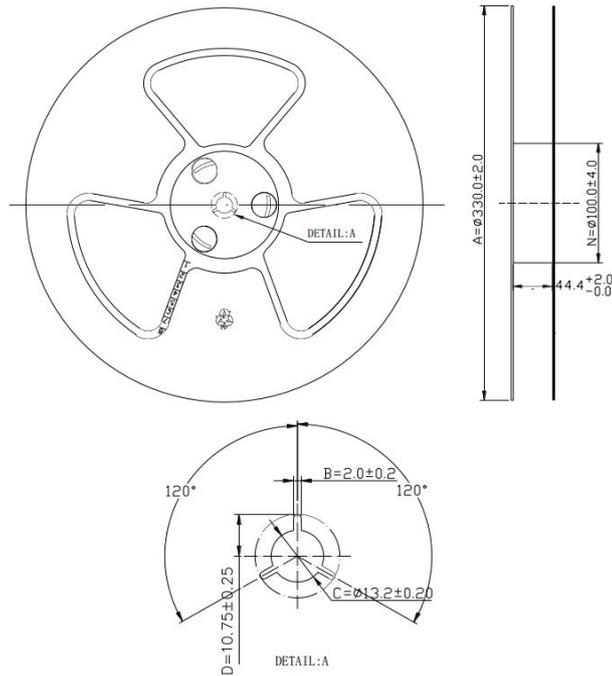


图 7-4 胶盘尺寸图

2、在进行包装方式, 应遵循如下原则:

- ◇ 每卡格边缘预留扣手位, 便于拿取产品;
- ◇ 产品与卡格的预留长、宽、高均≤3mm 间隙。避免产品置入卡格内松动, 增加运输过程中摩擦系数, 从而影响产品质量;



- ✧ 在进行材质选择时，标准包装（不抽真空）选用防静电吸塑托盘，真空包装（抽真空）选用防静电耐高温托盘。



第 8 章 附录

8.1 本章概述

◇ 缩略语

8.2 缩略语

表8-1 术语缩写

缩略语	全称
3GPP	3rd Generation Partnership Project
ADC	Analog to Digital Converter
AT	Attention
BPS	Bits Per Second
CTS	Clear To Send
DAC	Digital to Analog Converter
DCE	Data Communications Equipment (typically module)
DSR	Data Set Ready
DTE	Data Transportation Equipment (typically module)
DTR	Data Terminal Ready
ESD	Electrostatic Discharge
I/O	Input/Output
IMEI	International Mobile Equipment Identity
LCD	Liquid Crystal Display
PCB	Printed Circuit Board
PIFA	Planar Inverted-F Antennas
RF	Radio Frequency
RX	Receive Direction
SIM	Subscriber Identification Module
TX	Transmitting Direction
UART	Universal Asynchronous Receiver & Transmitter
URC	Unsolicited Result Code