

产品名称	CLM920_MV9 CAT1 模块硬件使用指南
页数	61
版本	V1.4（数传模块）
日期	2023/08/15

CLM920_MV9 CAT1 模块硬件使用指南

V1.4



Shanghai YUGE Information Technology co., LTD

All rights reserved



修订历史

文档版本	发布日期	更改说明	作者
V1.0	2022/6/28	初稿	David
V1.1	2023/4/12	更改管脚定义,模块开机部分参数, 串口设计图.	David
V1.2	2023/5/10	增加 CLM920_MV9 S/C/L 区别信息	David
V1.3	2023/6/19	更改 16,25 管脚定义,开机低电平宽度值, 图 3-15A 的内容。	David
V1.4	2023/8/15	更改图片、模块特性描述以及可靠性测试内容	David



目 录

第 1 章 引言	10
第 2 章 模块综述	11
2.1 模块简介	11
2.2 模块特性	11
2.3 模块功能	13
第 3 章 接口应用描述	15
3.1 本章概述	15
3.2 模块接口	16
3.2.1 模块管脚分布图	16
3.2.2 管脚定义	17
3.3 电源接口	22
3.3.1 电源设计	22
3.3.2 电源参考电路	23
3.3.3 VDD_EXT 电压输出	25
3.4 复位控制	25
3.5 模块开机	26
3.6 模块关机	29
3.7 强制下载	29
3.8 USB 接口	30
3.9 UART 接口	31
3.9.1 串口	31
3.9.2 调试串口	32
3.10 休眠唤醒接口	33
3.10.1 UART 接口通信方式	33
3.10.2 USB 接口通信方式	33
3.10.2.1 支持 USB 挂起与唤醒及 USB 远程唤醒功能	34
3.10.2.2 支持 USB 挂起与唤醒及 RI 信号唤醒功能	34
3.10.2.3 不支持 USB 挂起,模块休眠和唤醒功能	35
3.11 USIM 接口	36
3.11.1 USIM 卡参考电路	36



3.12 状态指示接口	37
3.13 PCM 数字语音接口	38
3.14 模拟语音接口	40
3.15 I2C 总线	41
3.16 ADC 接口	41
3.17 射频接口	41
3.17.1 天线匹配电路	42
3.17.2 射频走线参考	42
第 4 章 总体技术指标	44
4.1 本章概述	44
4.2 工作频率	44
4.3 射频传导测量	44
4.3.1 测试环境	44
4.3.2 测试标准	45
4.4 传导接收灵敏度和发射功率	45
4.5 天线要求	46
4.6 功耗特性	46
第 5 章 接口电气特性	48
5.1 本章概述	48
5.2 工作存储温度	48
5.3 模块 IO 电平	48
5.4 电源特性	48
5.5 静电特性	49
5.6 可靠性指标	49
第 6 章 结构及机械特性	51
6.1 本章概述	51
6.2 外观	51
6.3 机械尺寸	52
第 7 章 包装与生产	55
7.1 本章概述	55
7.2 模块包装与存储	55
7.3 生产焊接	55



第 8 章 附录	57
8.1 本章概述.....	57
8.2 缩略语.....	57
8.3 编码方式.....	58
8.4 使用安全与注意事项.....	61



图片索引

图 2-1 CLM920_MV9 模块功能框图	14
图 3-1 CLM920_MV9 模块管脚分布图 (TOP 透视)	16
图 3-2 供电电源设计	23
图 3-3 LDO 线性电源参考电路	24
图 3-4 DC 开关电源参考电路	24
图 3-5 PMOS 管控制电源开关参考电路	24
图 3-6 复位参考电路	25
图 3-7 复位时序图	26
图 3-8 开机时序图	27
图 3-9 开集驱动开机参考电路	28
图 3-10 按键开机参考电路	28
图 3-11 关机时序图	29
图 3-12 USB 连接设计电路图	30
图 3-13 串口设计图	32
图 3-14 电平转换芯片电路	32
图 3-15A UART 接口休眠唤醒硬件连接图	33
图 3-15B 支持 USB 远程唤醒功能硬件连接图	34
图 3-15C 支持 MAIN_RI 唤醒功能硬件连接图	35
图 3-15D 不支持 USB 挂起功能硬件连接图	35
图 3-16 USIM 设计电路图	36
图 3-17 网络状态指示灯电路图	38
图 3-18 PCM 短帧模式时序图	39
图 3-19 PCM 转模拟语音图	39
图 3-20 模拟语音电路图	40
图 3-21 I2C 接口参考电路图	41



图 3-22 天线匹配电路	42
图 3-23 微带线的完整结构	43
图 3-24 带状线的完整结构	43
图 3-25 参考地为第三层 PCB 微带传输线结构	43
图 6-1 CLM920_MV9 外观图	51
图 6-2 模块正视图与侧视图(单位: 毫米)	52
图 6-3 模块底视图 (单位: 毫米)	53
图 6-4 模块推荐封装(单位: 毫米)	54
图 7-1 回流焊温度曲线图	56



表格索引

表 2-1 模块频段列表	11
表 2-2 关键特性	11
表 3-1 管脚定义	17
表 3-2 IO 参数定义	18
表 3-3 管脚描述	18
表 3-4 电源管脚定义	22
表 3-5 电源设计说明	23
表 3-6 复位脚定义	25
表 3-7 复位方式	25
表 3-8 RESET 引脚参数	25
表 3-9 开关机管脚定义	26
表 3-10 开机时序参数	27
表 3-11 模块关机方式	29
表 3-12 USB_BOOT 接口管脚定义	30
表 3-13 USB 接口管脚定义	30
表 3-14 主串口信号定义	31
表 3-15 辅助串口接口定义	31
表 3-16 调试串口管脚定义	33
表 3-17 SIM 卡信号定义	36
表 3-18 状态指示管脚定义	37
表 3-19 模块运行状态指示	37
表 3-20 模块网络状态指示	37
表 3-21 PCM 管脚定义	38
表 3-22 PCM 具体参数	38
表 3-23 AUDIO 管脚定义	40



表 3-24 I2C 管脚定义	41
表 3-25 ADC 管脚定义	41
表 3-26 天线接口管脚定义	42
表 4-1 4G 频率表	44
表 4-2 测试仪器	44
表 4-3 4G 射频灵敏度指标	45
表 4-4 4G 射频发射功率指标	45
表 4-5 天线指标要求	46
表 4-6 三大运营商实网休眠与空闲功耗	46
表 4-7 LTE 数据传输功耗	46
表 5-1 CLM920_MV9 模块工作存储温度	48
表 5-2 CLM920_MV9 模块电气特性	48
表 5-3 CLM920_MV9 模块工作电压	48
表 5-4 CLM920_MV9 ESD 特性	49
表 5-5 CLM920_MV9 可靠性测试	49
表 7-1 回流工艺参数表	56
表 8-1 术语缩写	57
表 8-2 GPRS/EDGE 不同等级的时隙分配表	58
表 8-3 GPRS 最大速率	59
表 8-4 EDGE 最大速率	59
表 8-5 LTE-FDD DL 最大速率	59
表 8-6 LTE-FDD UL 最大速率	60



第 1 章 引言

本档是无线解决方案产品 CLM920_MV9 LGA 封装 CAT1 模块硬件接口手册，旨在描述该模块方案产品的硬件组成及功能特点、应用接口定义及使用说明，电气性能和机械特性等。结合本档和其他应用文档，用户可以快速使用该模块来设计无线应用方案。



第 2 章 模块综述

2.1 模块简介

CLM920_MV9 是一款小尺寸，高性能，超低功耗的 CAT1 数据传输模组。模组支持 LTE-FDD/LTE-TDD 网络数据连接通信协议，支持 3GPP R9 CAT1，支持 VoLTE 功能和语音服务，支持 WiFi SCAN 功能。

CLM920_MV9 设计为片式模组，采用 LGA 贴片封装，共有 72 个 LGA 引脚。模组尺寸只有：17.7mm x 15.8mm x 2.3mm；CLM920_MV9 小身材，大应用，其和主流的 GSM 和 NB-IoT 模组尺寸相同，能满足几乎所有 M2M 应用需求。

CLM920_MV9 模块可以应用在以下场合：

- ◇ 自动化领域
- ◇ 智能计算
- ◇ 跟踪系统
- ◇ 安防系统
- ◇ 路由器
- ◇ 无线 POS 机
- ◇ 移动计算设备
- ◇ 共享单车、云喇叭等

2.2 模块特性

表2-1模块频段列表

网络制式	支持频段
LTE-FDD	Band 1/3/5/8
LTE-TDD	Band 34/38/39/40/41

表2-2 关键特性

特性	描述
物理特性	17.7mm x 15.8mm x 2.3mm
固定方式	LGA 封装，贴片固定
工作电压	3.3V - 4.2V 典型电压 3.7V
省电电流	休眠电流 < 3mA



应用接口	USIM 接口	<ul style="list-style-type: none"> ◇ 支持两组 3.0V/1.8V USIM 卡, USIM1 支持热插拔功能
	USB 接口	<ul style="list-style-type: none"> ◇ 符合 USB2.0 规范(仅支持从模式), 数据传输速率最大到 480Mbps ◇ 用于 AT 命令、数据传输、软件调试和软件升级 ◇ USB 驱动支持 Windows/Linux/Android 等
	UART 接口	主串口(4 线): <ul style="list-style-type: none"> ◇ 用于 AT 命令和数据传输 ◇ 支持 RTS 和 CTS 硬件流控 ◇ 波特率最高支持 3.6Mbps, 默认为 115200bps 辅助串口(2 线): <ul style="list-style-type: none"> ◇ 用于与外设通讯 ◇ 默认波特率为 115200bps 调试串口(2 线): <ul style="list-style-type: none"> ◇ 用于调试信息输出, 打印模块日志 ◇ 默认波特率为 115200bps
	PCM 接口 (可选)	<ul style="list-style-type: none"> ◇ 数字音频, 外接 codec 芯片 ◇ 支持 16 位线性编码格式 ◇ 支持短帧模式,模块仅做主设备
	模拟语音接口 (可选)	<ul style="list-style-type: none"> ◇ 支持一组模拟语音输入和输出 ◇ 支持噪音抑制和回音消除
	I2C 接口 (可选)	<ul style="list-style-type: none"> ◇ 符合 I2C 总线协议 ◇ 高速模式最高可支持 3.4Mbps 速率
	ADC 接口	<ul style="list-style-type: none"> ◇ 支持 1 路 12 位采样 ADC ◇ 电压输入范围 0~1.2V
	状态指示	<ul style="list-style-type: none"> ◇ NET_STATUS 网络运行状态指示 ◇ STATUS 模块运行状态指示
	发射功率	<ul style="list-style-type: none"> ◇ LTE: Class 3(23dBm±2dB)
数据业务	<ul style="list-style-type: none"> ◇ LTE: DL 10Mbps,UL 5Mbps@20M 	
短消息 (SMS) (可选)	<ul style="list-style-type: none"> ◇ 文本与 PDU 模式 ◇ 点对点短信收发 ◇ 短消息小区广播 ◇ 短消息存储: 存储在 USIM 卡和 ME 中, 默认在 ME 中 	
WiFi Scan (可选)	<ul style="list-style-type: none"> ◇ 支持 WIFI 定位 	



AT 指令	<ul style="list-style-type: none"> ◇ 支持标准 AT 指令集(Hayes 3GPP TS 27.007 和 27.005) ◇ 具体查询 AT 指令集
网络协议	<ul style="list-style-type: none"> ◇ 支持 TCP/UDP/PPP/HTTP/NITZ/CMUX/RNDIS/NTP/ ◇ HTTPS/PING 协议
天线接口	◇ MAIN×1, 特征阻抗 50 欧姆
虚拟网卡	◇ 支持 USB 虚拟网卡
温度范围	<ul style="list-style-type: none"> ◇ 正常工作温度-30℃ to + 75℃ ◇ 极限工作温度-40℃ to + 85℃ ◇ 存储温度-40℃ to + 90℃
湿度	◇ RH5%~RH95%

NOTE

- ◇ 当温度在 -40℃~ -30℃或+75℃~ +85℃范围时，模块射频个别指标可能会略微超出 3GPP 标准范围。模块仍能保持正常工作状态，射频频谱、网络基本不受影响。当温度恢复至正常工作温度范围时，模块各项指标仍能符合 3GPP 规范要求。

2.3 模块功能

CLM920_MV9 模块主要包含以下电路单元：

- ◇ 基带射频处理单元
- ◇ 电源管理单元
- ◇ 模块接口单元



CLM920_MV9 模块功能框图如下所示：

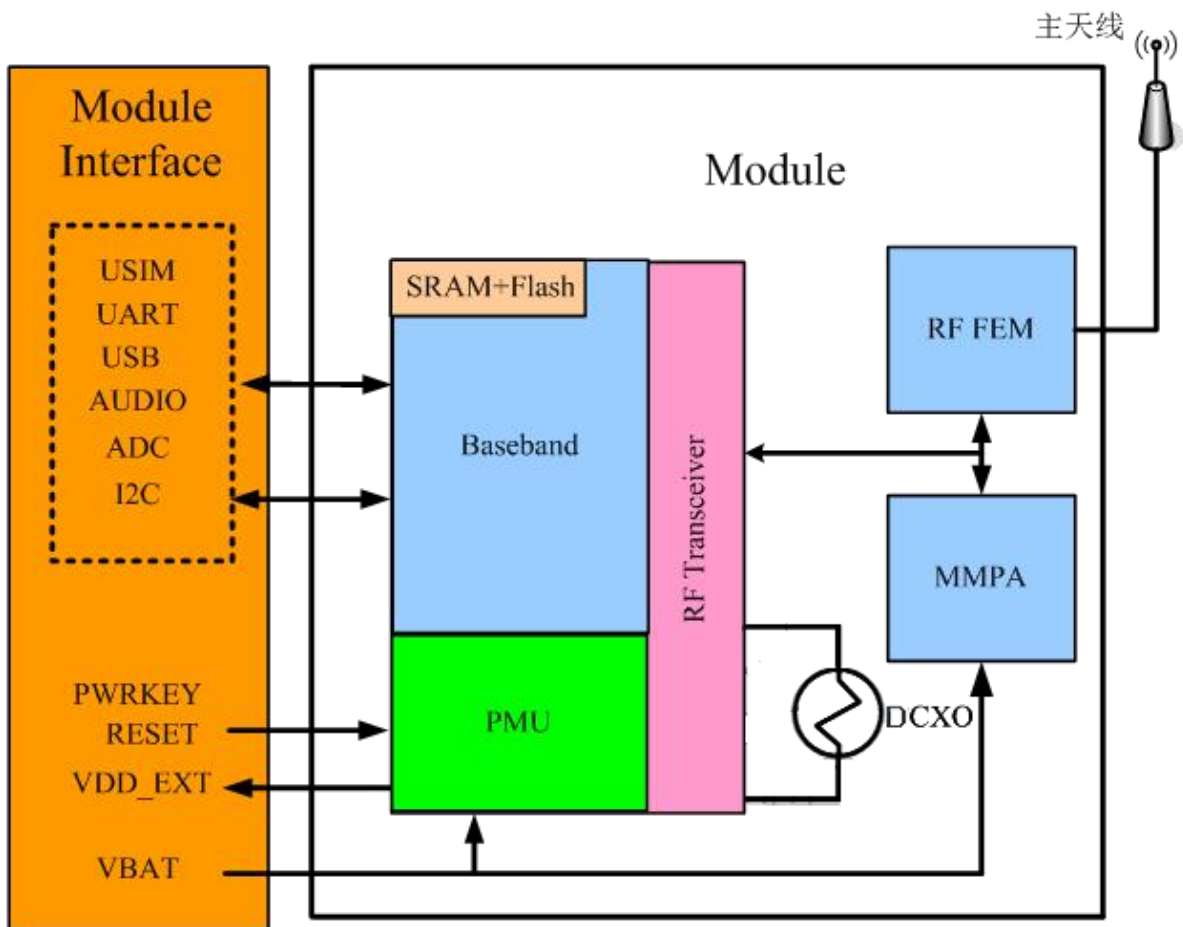


图 2-1 CLM920_MV9 模块功能框图



第 3 章 接口应用描述

3.1 本章概述

本章主要描述该模块的接口定义和应用。包含以下几部分：

- ◇ 模块管脚分布图
- ◇ 管脚定义
- ◇ 电源接口
- ◇ USB 接口
- ◇ USIM 接口
- ◇ UART 接口
- ◇ ADC 接口
- ◇ 状态指示接口
- ◇ 模拟语音接口
- ◇ 射频天线接口



3.2 模块接口

3.2.1 模块管脚分布图

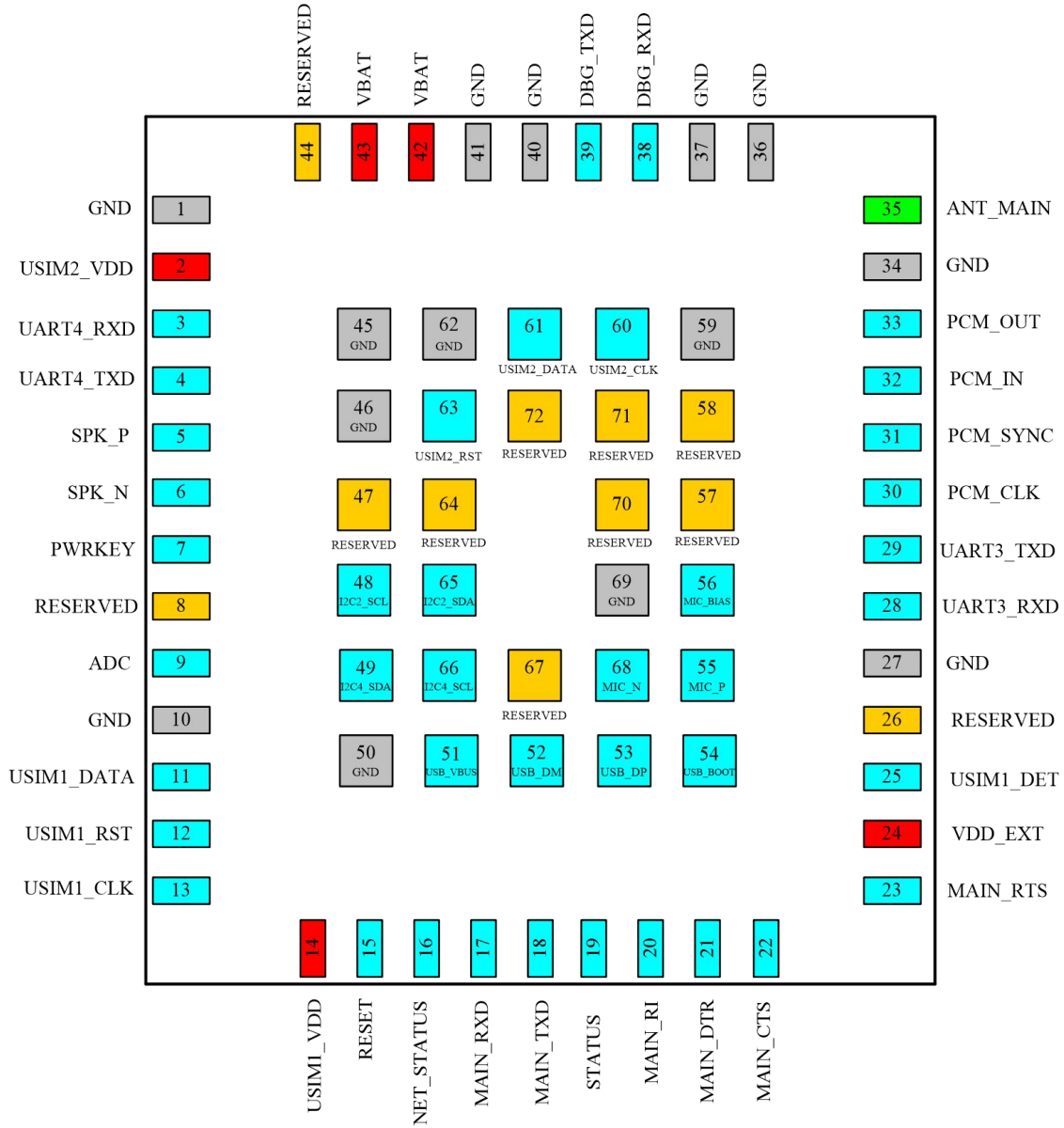


图 3-1 CLM920_MV9 模块管脚分布图（TOP 透视）

NOTE

✧ 所有 NC 和 RESERVED 的 Pin 脚需悬空。



◇ 模块 54 脚在模块成功开机前禁止下拉。

3.2.2 管脚定义

CLM920_MV9 模块是 LGA 接口模块，其管脚定义如下表所示：

表3-1 管脚定义

引脚序号	引脚名称	引脚序号	引脚名称
1	GND	2	USIM2_VDD
3	UART4_RXD	4	UART4_TXD
5	SPK_P	6	SPK_N
7	PWRKEY	8	RESERVED
9	ADC	10	GND
11	USIM1_DATA	12	USIM1_RST
13	USIM1_CLK	14	USIM1_VDD
15	RESET	16	NET_STATUS
17	MAIN_RXD	18	MAIN_TXD
19	STATUS	20	MAIN_RI
21	MAIN_DTR	22	MAIN_CTS
23	MAIN_RTS	24	VDD_EXT
25	USIM1_DET	26	RESERVED
27	GND	28	UART3_RXD
29	UART3_TXD	30	PCM_CLK
31	PCM_SYNC	32	PCM_IN
33	PCM_OUT	34	GND
35	ANT_MAIN	36	GND
37	GND	38	DBG_RXD
39	DBG_TXD	40	GND
41	GND	42	VBAT
43	VBAT	44	RESERVED
45	GND	46	GND
47	RESERVED	48	I2C2_SCL



49	I2C4_SDA	50	GND
51	USB_VBUS	52	USB_DM
53	USB_DP	54	USB_BOOT
55	MIC_P	56	MIC_BIAS
57	RESERVED	58	RESERVED
59	GND	60	USIM2_CLK
61	USIM2_DATA	62	GND
63	USIM2_RST	64	RESERVED
65	I2C2_SDA	66	I2C4_SCL
67	RESERVED	68	MIC_N
69	GND	70	RESERVED
71	RESERVED	72	RESERVED

表3-2 IO参数定义

符号标志	描述
IO	双向输入输出
PI	电源输入
PO	电源输出
AI	模拟输入
AO	模拟输出
AIO	模拟输入/输出
DI	数字输入
DO	数字输出
OD	漏级开路

表3-3 管脚描述

电源				
管脚号	管脚定义	IO	功能描述	备注
14	USIM1_VDD	PO	1.8V/3.0V 电压输出	
2	USIM2_VDD	PO	1.8V/3.0V 电压输出	
24	VDD_EXT	PO	1.8V 电压输出	可为外部 GPIO 提供上拉(最大负载电流为



				50mA); 不用请悬空
42, 43	VBAT	PI	模块电源输入	外部电源需要提供最少 2A 电流
51	USB_VBUS	PI	USB 电源输入	USB 插入检测
1, 10, 27, 34, 36, 37, 40, 41, 45, 46, 50, 59, 62, 69			GND	
模块状态指示接口				
管脚号	管脚定义	IO	功能描述	备注
16	NET_STATUS	DO	模块网络状态指示	
19	STATUS	DO	模块运行状态指示	
调试串口				
管脚号	管脚定义	IO	功能描述	备注
38	DBG_RXD	DI	调试串口数据接收	1.8V 电平,不用则悬空
39	DBG_TXD	DO	调试串口数据发送	1.8V 电平,不用则悬空
SIM 接口				
管脚号	管脚定义	IO	功能描述	备注
11	USIM1_DATA	IO	USIM 卡 1 数据信号线	需外部上拉 4.7K 电阻
12	USIM1_RST	DO	USIM 卡 1 复位信号线	
13	USIM1_CLK	DO	USIM 卡 1 时钟信号线	
14	USIM1_VDD	PO	USIM 卡 1 供电电源	1.8V 或 3V
25	USIM1_DET	DI	USIM 卡 1 热插拔检测	
2	USIM2_VDD	PO	USIM 卡 2 供电电源	1.8V 或 3V
60	USIM2_CLK	DO	USIM 卡 2 时钟信号线	
61	USIM2_DATA	IO	USIM 卡 2 数据信号线	需外部上拉 4.7K 电阻
63	USIM2_RST	DO	USIM 卡 2 复位信号线	
模块开关机与复位				
管脚号	管脚定义	IO	功能描述	备注
7	PWRKEY	DI	开关机信号	默认低电平开机
15	RESET	DI	模块复位信号	低电平有效
USB_BOOT 接口				



管脚号	管脚定义	IO	功能描述	备注
54	USB_BOOT	DI	强制下载启动	低电平有效
PCM 接口				
管脚号	管脚定义	IO	功能描述	备注
30	PCM_CLK	DO	PCM 时钟脉冲	1.8V 电平
31	PCM_SYNC	DO	PCM 帧同步信号	1.8V 电平
32	PCM_IN	DI	PCM 接收数据	1.8V 电平
33	PCM_OUT	DO	PCM 发送数据	1.8V 电平
AUDIO 接口				
管脚号	管脚定义	IO	功能描述	备注
5	SPK_P	AO	差分音频输出+	不用则悬空
6	SPK_N	AO	差分音频输出-	
55	MIC_P	AI	差分音频输入+	不用则悬空
68	MIC_N	AI	差分音频输入-	
56	MIC_BIAS	PO	MIC 偏置电压	不用则悬空
I2C 接口				
管脚号	管脚定义	IO	功能描述	备注
66	I2C4_SCL	DO	I2C 总线时钟	1.8V 电平； 内部无上拉,需外部上拉电阻,默认电阻为 4.7K.
49	I2C4_SDA	IO	I2C 总线数据	
48	I2C2_SCL	DO	I2C 总线时钟	1.8V 电平； 内部无上拉,需外部上拉电阻,默认电阻为 4.7K.
65	I2C2_SDA	IO	I2C 总线数据	
ADC 接口				
管脚号	模块管脚定义	IO	功能描述	备注
9	ADC	AI	12bits 通用模数转换	输入范围 0~1.2V
射频接口				
管脚号	模块管脚定义	IO	功能描述	备注
35	ANT_MAIN	AIO	主天线	50 欧姆特性阻抗
主串口				
管脚号	管脚定义	IO	功能描述	备注
17	MAIN_RXD	DI	主串口数据接收	1.8V 电平,不用则悬空



18	MAIN_TXD	DO	主串口数据发送	1.8V 电平,不用则悬空
22	MAIN_CTS	DI	DTE 请求发送	连接至 DTE 的 RTS. 1.8V 电平,不用则悬空
23	MAIN_RTS	DO	DTE 清除发送	连接至 DTE 的 CTS. 1.8V 电平,不用则悬空
辅助串口				
管脚号	管脚定义	IO	功能描述	备注
3	UART4_RXD	DI	辅助串口数据接收	1.8V 电平,不用则悬空
4	UART4_TXD	DO	辅助串口数据发送	1.8V 电平,不用则悬空
28	UART3_RXD	DI	辅助串口数据接收	1.8V 电平,不用则悬空
29	UART3_TXD	DO	辅助串口数据发送	1.8V 电平,不用则悬空
USB 接口				
管脚号	模块管脚定义	IO	功能描述	备注
51	USB_VBUS	PI	USB 插入检测	
52	USB_DM	IO	USB 总线差分负信号	90 欧姆差分阻抗
53	USB_DP	IO	USB 总线差分正信号	90 欧姆差分阻抗
中断唤醒接口				
管脚号	模块管脚定义	IO	功能描述	备注
20	MAIN_RI	DO	用于模块唤醒主机	1.8V 电平,不用则悬空
21	MAIN_DTR	DI	用于主机唤醒模块	1.8V 电平,不用则悬空
其他接口				
8,26,44 ,47,57, 58,64,6 7,70,71 ,72	RESERVED			不用则悬空

NOTE

- ✧ 该模块一般 IO 引脚电平为 1.8V(除 USIM 外, USIM 卡引脚电平支持 1.8V 和 3.0V)。



3.3 电源接口

CLM920_MV9 模块电源接口包含四部分：

- ✧ VBAT 为模块工作电源
- ✧ USIM_VDD 为 USIM 卡供电电源
- ✧ VDD_EXT 为 1.8V 输出电源
- ✧ USB_VBUS 为 USB 插入电源检测

3.3.1 电源设计

CLM920_MV9 模块电源接口定义如下：

表3-4 电源管脚定义

管脚号	名称	I/O	描述	最小值	典型电压	最大值
14	USIM1_VDD	PO	SIM 卡 1 电源	0V	1.8V/2.85V	1.98/3.3V
2	USIM2_VDD	PO	SIM 卡 2 电源	0V	1.8V/2.85V	1.98/3.3V
24	VDD_EXT	PO	1.8V 电压输出		1.8V	
42, 43	VBAT	PI	模块电源	3.3V	3.7V	4.2V
51	USB_VBUS	PI	USB 插入检测		5V	

当模块在最大功率发射时，可能会导致供电电源上有瞬时较大压降，造成电压过低或供电电流不足，模块可能会关机或重启。所以为减少模块工作时的电源波动，需采用低 ESR 值的稳压电容，VBAT 走线尽量短足够宽，以减小走线的等效阻抗。另为保证电稳定，建议在电源前端加 $V_{RWM}=4.7V$ 、低钳位电压和高峰值脉冲电流 I_{PP} 的 TVS 管。

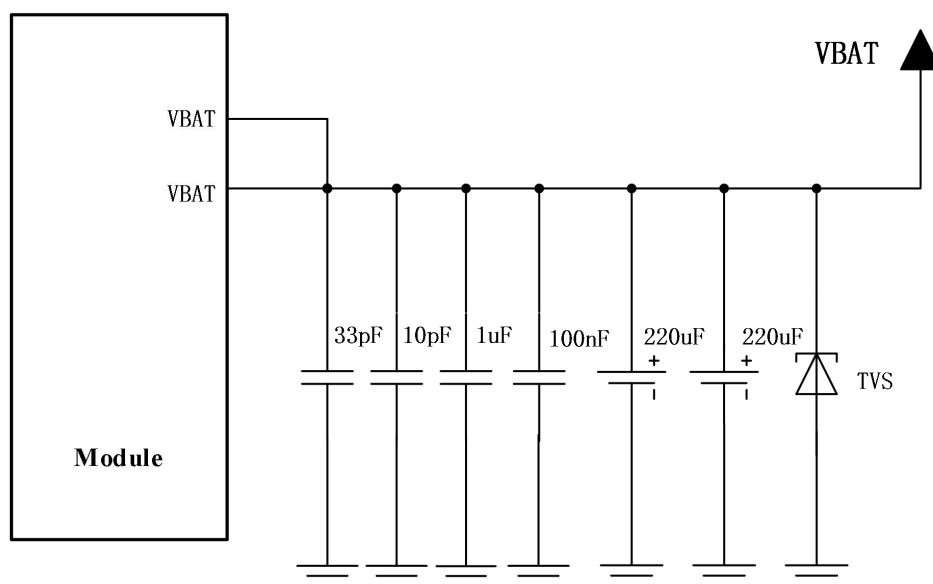


图 3-2 供电电源设计

表3-5 电源设计说明

推荐值	应用说明	备注
220uF	稳压电容	采用低 ESR 值电容，减少电源波动
WS4.5D3HV	低电容 TVS 管	避免电源浪涌或 ESD 破坏芯片
1uF, 100nF	滤波电容	滤除数字信号噪声的干扰
33pF, 10pF	滤波电容	滤除低频，中频段的射频干扰

3.3.2 电源参考电路

实际设计时，供电电源可使用开关 DC 电源或线性 LDO 电源来设计，再利用 PMOS 管来控制供电输入，以便能完全切断电源。两种设计电路都需要提供足够电流。具体参考以下电路设计：

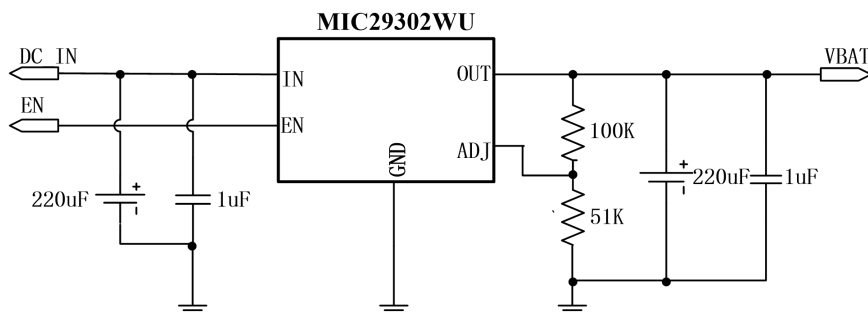


图 3-3 LDO 线性电源参考电路

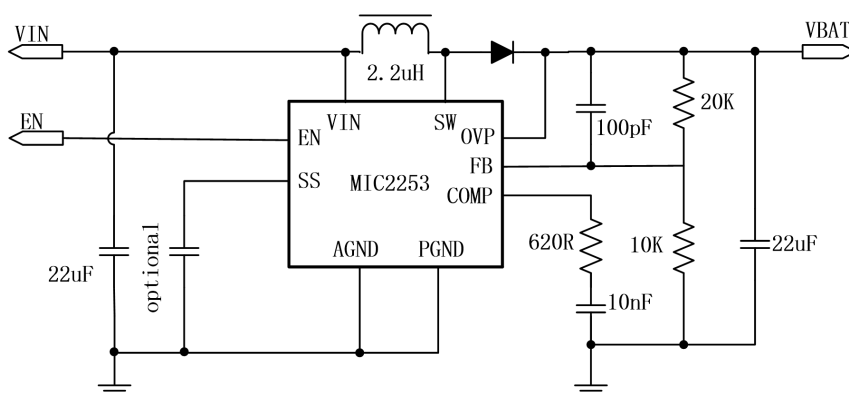


图 3-4 DC 开关电源参考电路

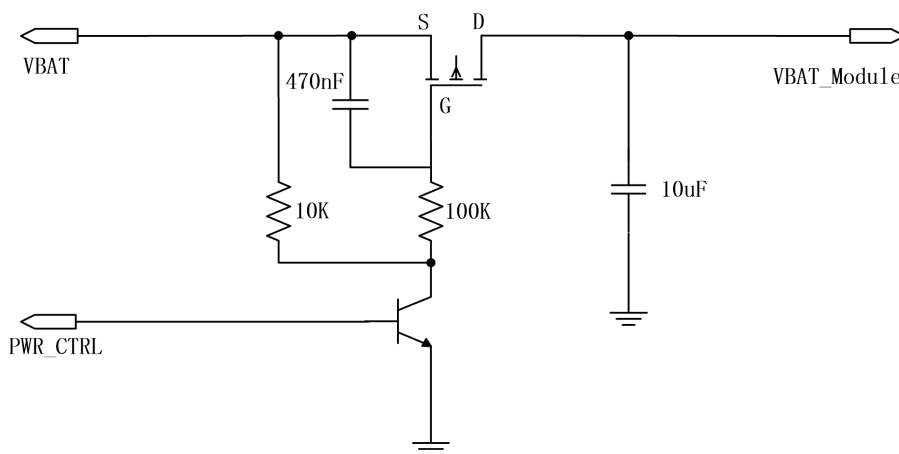


图 3-5 PMOS 管控制电源开关参考电路

NOTE

- ◇ 模块最低工作电压为 3.3V，由于传输数据或通话会产生峰值高达 2A 电流，导致电源电压上产生纹波压降，因此实际供电电压不得低于 3.3V。
- ◇ 由于模块电源管脚耗流较大，建议 PCB 走线尽量短且足够宽，减小 VBAT 走线的等效阻抗。
- ◇ 当模块处于异常状态时，建议通过断开电源关闭模块，再上电重启模块。

3.3.3 VDD_EXT 电压输出

CLM920_MV9 模块开机后会通过 PIN24 脚输出 1.8V 电压，该电压为模块的逻辑电平电压。外部主控可读取 VDD_EXT 的电压来判断模块是否开机。该电压也可供外部小电流 ($\leq 50\text{mA}$) 电路使用。例如：电平转换芯片，GPIO 上拉等。不用则保持悬空。

3.4 复位控制

CLM920_MV9 模块 PIN15 为复位管脚。应用端检测到模块异常，或软件无响应时，可以对模块进行复位，将此管脚拉低至少 300ms 即可完成复位。RESET 信号对于干扰比较敏感，可在该信号附近预留一个 10nF 电容，用于信号滤波，走线时远离射频干扰信号。

表3-6 复位脚定义

管脚	信号名称	I/O 属性	高电平值	描述
15	RESET	DI	1.8V \pm 0.3V	低电平有效

表3-7 复位方式

复位方式	复位方式
AT 命令复位	AT+CFUN=1,1
硬件复位	拉低 RESET 管脚至少 300ms 后释放可使模块复位

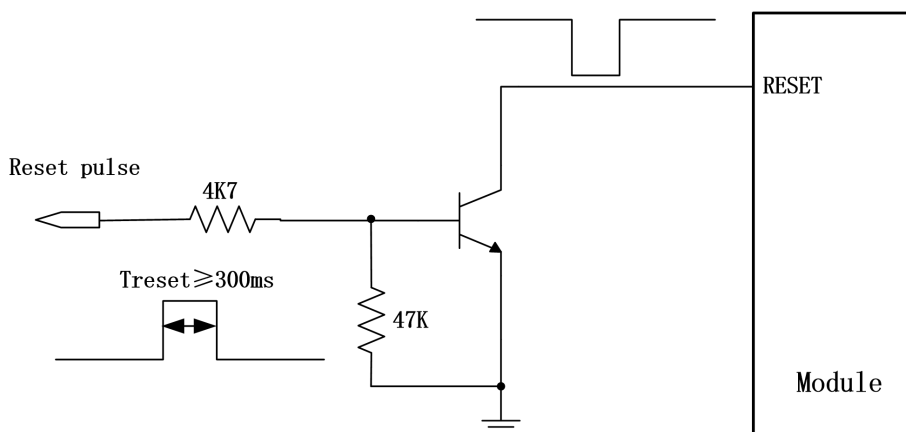


图 3-6 复位参考电路

表3-8 RESET引脚参数



符号	描述	最小值	典型值	最大值	单位
Treset	低电平脉冲宽度	300	300	-	ms
VIH	RESET 输入高电平电压	1.17	1.8	2.1	V
VIL	RESET 输入低电平电压	-0.3	0	0.8	V

RESET 时序如下：

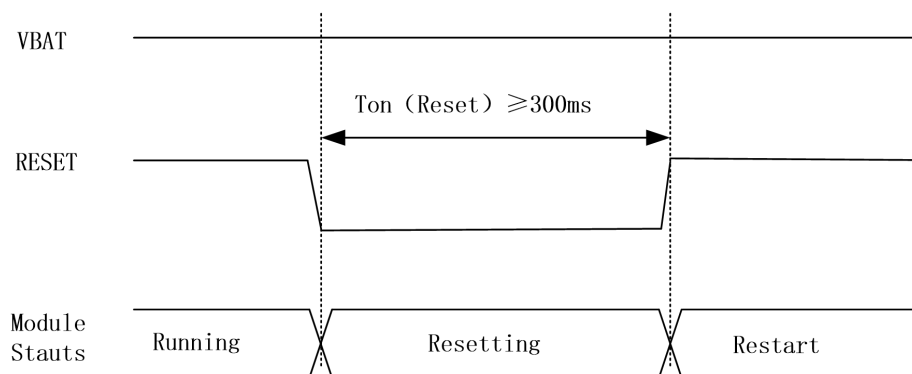


图 3-7 复位时序图

CLM920_MV9 模块支持 AT 命令复位，AT 指令为 AT+CFUN=1,1 即可重启模块。详细指令可查看 AT 指令集手册。

3.5 模块开机

CLM920_MV9 模块 PIN7 脚是开机脚，可通过拉低模块 PIN7 脚 PWRKEY 至少 700ms 开机，用户可通过查询 VDD_EXT 管脚的高低电平来判断模块是否开机。

表3-9 开关机管脚定义

管脚	信号名称	I/O 属性	高电平值	描述
7	PWRKEY	DI	VBAT	低电平有效

开机时序如下：

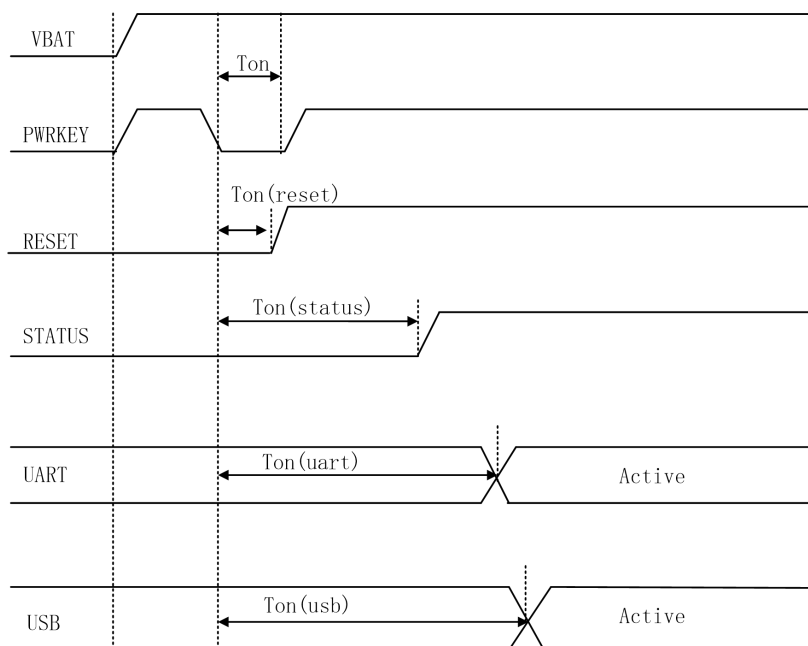


图 3-8 开机时序图

表3-10 开机时序参数

符号	描述	最小值	典型值	最大值	单位
Ton	开机低电平宽度	700	-	-	ms
Ton(status)	开机时间(据 status 状态判断)	7	-	-	s
Ton(usb)	开机时间(据 usb 状态判断)	10	-	-	s
VIH	PWRKEY 输入高电平	0.6	3.7	4.2	V
VIL	PWRKEY 输入低电平	-0.3	0	0.5	V

推荐使用开集驱动电路来控制 PWRKEY，在拉高基极电平至少 700ms 后释放，此时模块开机。也可以通过按钮进行开关机设计，按钮附近需要放置一个 TVS 管用于 ESD 保护。

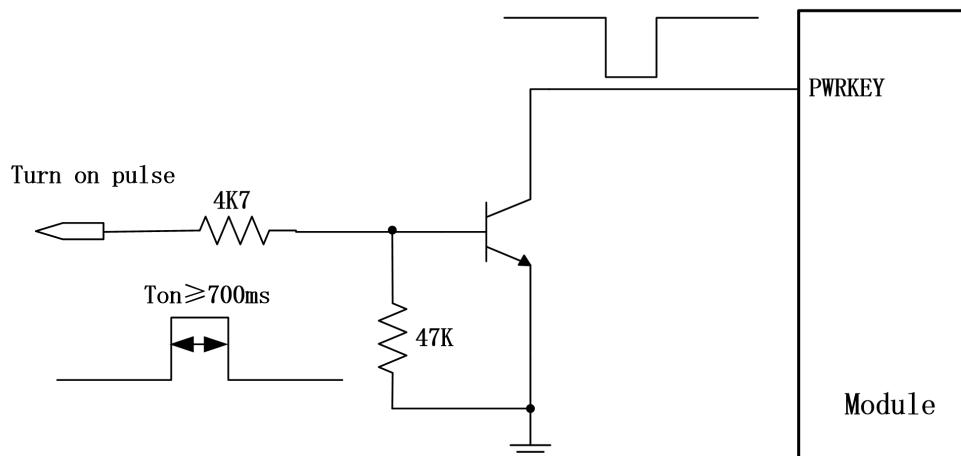


图 3-9 开集驱动开机参考电路

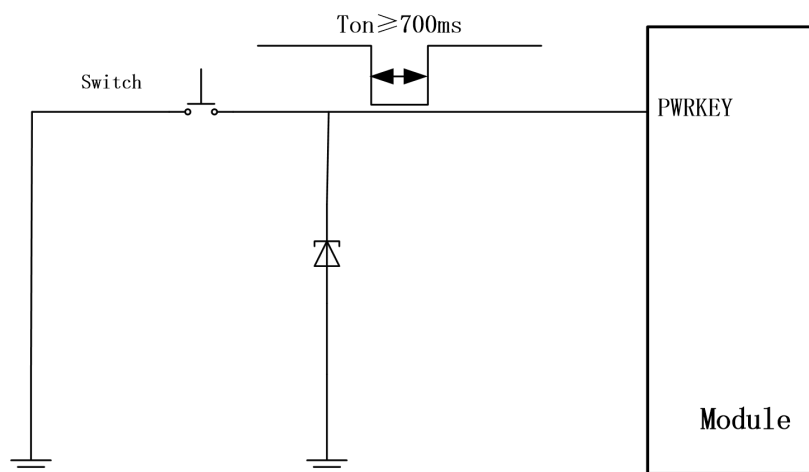


图 3-10 按键开机参考电路

NOTE

- ◇ 模块默认为低电平开机方式。
- ◇ 可通过将模块 PWRKEY 管脚直接下拉到地实现上电自动开机方式，下拉电阻建议 $4.7\text{K}\Omega$ 。此种开机方式不支持模块关机。
- ◇ 如需低脉冲开机方式，可与当地 FAE 联系获取支持。

3.6 模块关机

CLM920_MV9 模块支持以下三种关机方式。

表3-11 模块关机方式

关机方式	关机条件	描述
低电压关机	供电电压过低或异常掉电	模块没有进行正常的关机流程
硬件关机	拉低 PWRKEY 管脚大于 650ms	执行正常关机流程
AT 指令关机	AT 命令	软件关机

模块正常工作时，不要通过切断电源的方式来关机，有可能损坏模块 Flash 数据。建议通过开关机管脚或 AT 命令来执行关机流程。

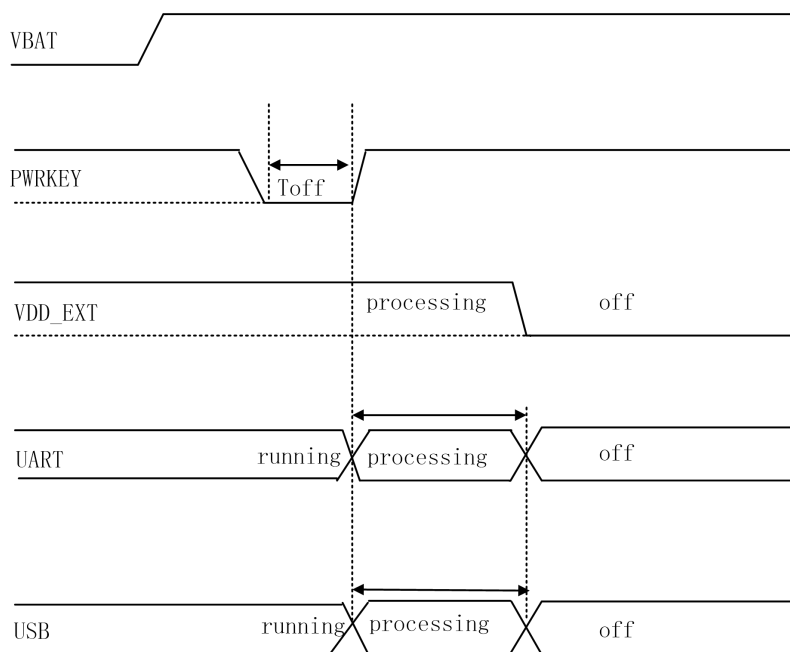


图 3-11 关机时序图

3.7 强制下载

CLM920_MV9 支持 USB_BOOT 功能。可在模块开机前将 USB_BOOT 拉至 GND，开机时模块将进入强制下载模式，此时可通过 USB 接口对模块进行软件升级。

表3-12 USB_BOOT接口管脚定义

管脚号	管脚定义	IO	功能描述
54	USB_BOOT	DI	强制下载启动

3.8 USB 接口

CLM920_MV9 模块支持一路 USB2.0 接口，支持从设备模式，不支持 USB 充电功能。USB 走线需遵从 USB2.0 协议规范，USB 接口定义如下：

表3-13 USB接口管脚定义

管脚号	信号名称	IO	描述
51	USB_VBUS	PI	USB 插入检测
52	USB_DM	IO	USB 差分信号-
53	USB_DP	IO	USB 差分信号+

模块作为 USB 从设备，支持 USB 休眠及唤醒机制。USB 接口应用参考电路如下：

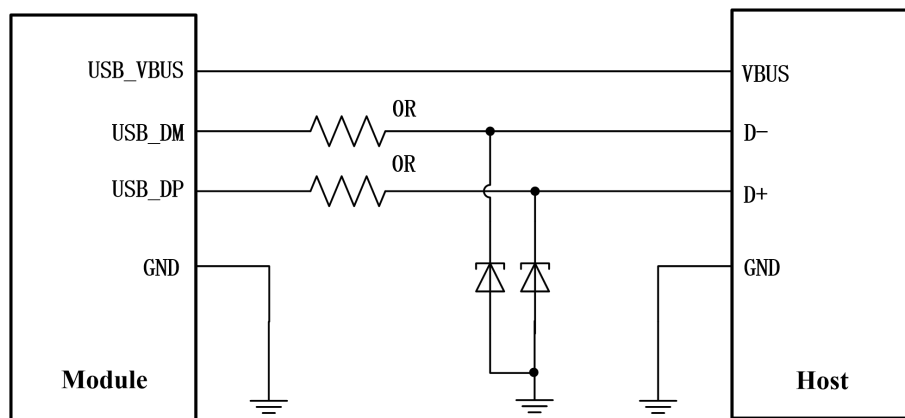


图 3-12 USB 连接设计电路图

NOTE

- ✧ USB 支持高速(480Mbps)和全速(12Mbps)模式，走线设计需要严格遵循 USB2.0 协议要求，注意对数据线的保护，差分走线，越短越好，尽可能远离高速信号或其他同频信号，控制阻抗为 $90\ \Omega$ 。
- ✧ 为提高 USB 接口的抗静电性能，建议数据线上增加 ESD 保护器件，保护器件的等



效电容值小于 1pF。建议在数据线上串联 0 欧姆电阻。

- ✧ 模块的 USB 接口对外不提供 USB 总线电源，模块只能作为从设备。
- ✧ USB 接口支持的功能有：软件下载升级、数据通讯、AT Command 等功能。

3.9 UART 接口

CLM920_MV9 模块提供四组 UART 接口。其中一组为主串口，一组为调试串口，两组为两线辅助串口。

3.9.1 串口

主串口：

该串口可实现 AT 交互指令，与外设数据交互等。

模块主串口波特率可设置 9600，19200，38400，57600，115200，230400，460800，921600bps 波特率等，默认为 115200bps。

主串口接口定义如下：

表3-14 主串口信号定义

管脚号	信号名称	属性	描述
17	MAIN_RXD	DI	主串口接收数据
18	MAIN_TXD	DO	主串口发送数据
22	MAIN_CTS	DI	DET 请求发送
23	MAIN_RTS	DO	DET 清除发送

辅助串口接口定义如下：

表3-15 辅助串口接口定义

管脚号	信号名称	属性	描述
3	UART4_RXD	DI	模块接收数据
4	UART4_TXD	DO	模块发送数据
28	UART3_RXD	DI	模块接收数据
29	UART3_TXD	DO	模块发送数据

使用串口功能时，可以参考以下连接方式：

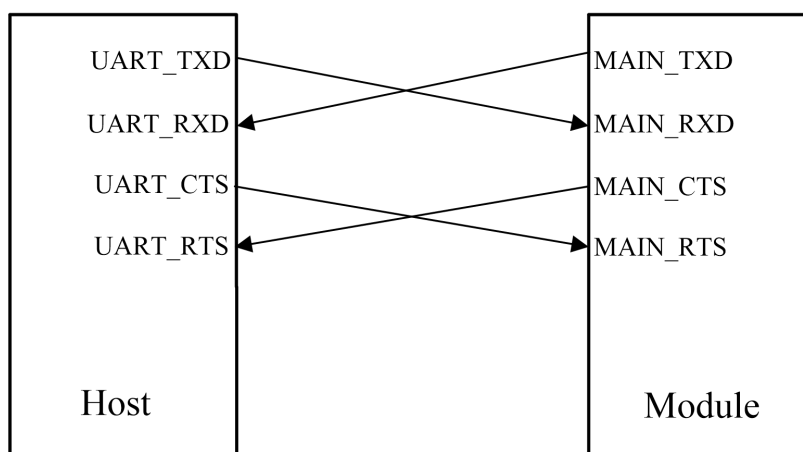


图 3-13 串口设计图

如果使用模块辅助串口跟 3.3V 电平的 MCU 相连，因为辅助串口的电平是 1.8V，则需要通过电平转换芯片来实现电平匹配，芯片连接方式可参考以下电路：

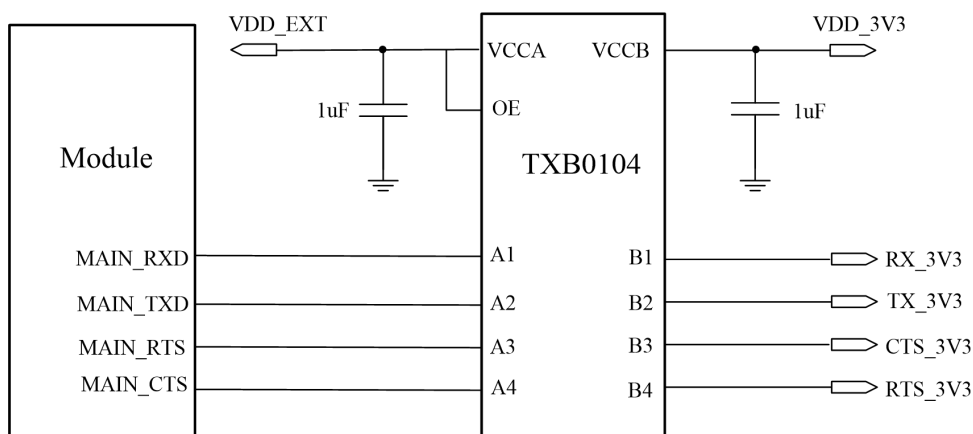


图 3-14 电平转换芯片电路

NOTE

✧ 需注意串口硬件流控 CTS、RTS 引脚输入输出方向。

3.9.2 调试串口

CLM920_MV9 模块提供 2 线 DEBUG 串口用做调试模块，调试串口支持 115200bps 波特率，用于 Linux 控制、log 打印，可以预留测试点，不用请保持悬空。

表3-16 调试串口管脚定义

管脚号	信号名称	属性	描述
38	DBG_RXD	DI	模块接收数据
39	DBG_TXD	DO	模块发送数据

3.10 休眠唤醒接口

CLM920_MV9 模块支持休眠唤醒功能，通过休眠可以降低模块的功耗。休眠唤醒的方式可以通过不同的接口通信方式来实现，详见以下内容。

3.10.1 UART 接口通信方式

主机和模块通过 UART 接口进行通信时，其休眠与唤醒硬件连接请参考下图：

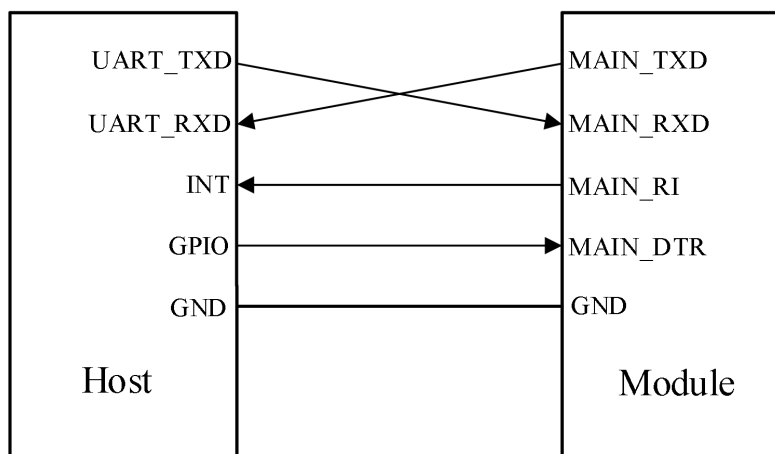


图 3-15A UART 接口休眠唤醒硬件连接图

同时满足以下两个条件：

- 1.MAIN_DTR 一直高电平或悬空，
- 2.执行 AT 指令：AT+QSCLK=1。模块则进入休眠模式。

通过主机拉低模块的 MAIN_DTR 来唤醒模块。当模块有 URC 需上报时，模块可以通过 MAIN_RI 唤醒主机。

3.10.2 USB 接口通信方式

主机和模块通过 USB 接口进行通信时，其休眠与唤醒又可分为以下三种情况：

3.10.2.1 支持 USB 挂起与唤醒及 USB 远程唤醒功能

主机支持 USB 挂起与唤醒及 USB 远程唤醒功能的硬件连接请参考下图：

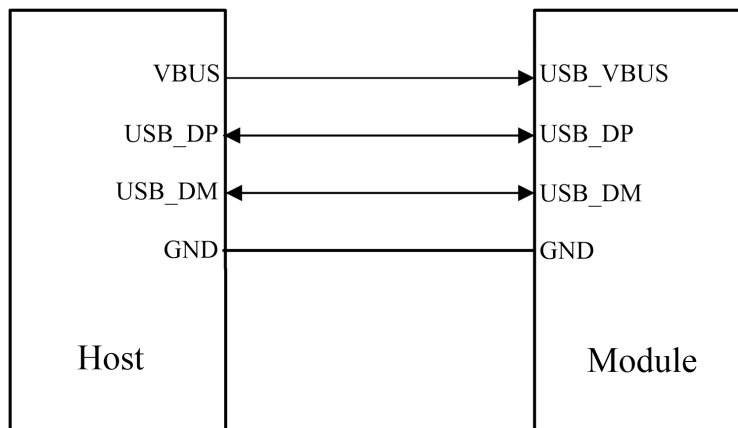


图 3-15B 支持 USB 远程唤醒功能硬件连接图

同时满足以下三个条件：

- 1.MAIN_DTR 一直高电平或悬空，
- 2.执行 AT 指令：AT+QSCLK=1，
- 3.连接到模块 USB 接口的主机的 USB 总线进入挂起状态。模块则进入休眠模式。

主机可以通过 USB 向模块发送数据来唤醒模块，当模块有 URC 需上报时，模块可以通过 USB 总线发送远程唤醒数据来唤醒主机。

3.10.2.2 支持 USB 挂起与唤醒及 RI 信号唤醒功能

如果主机支持 USB 挂起与唤醒但不支持 USB 远程唤醒功能，可通过模块 MAIN_RI 信号唤醒主机，具体硬件连接请参考下图：

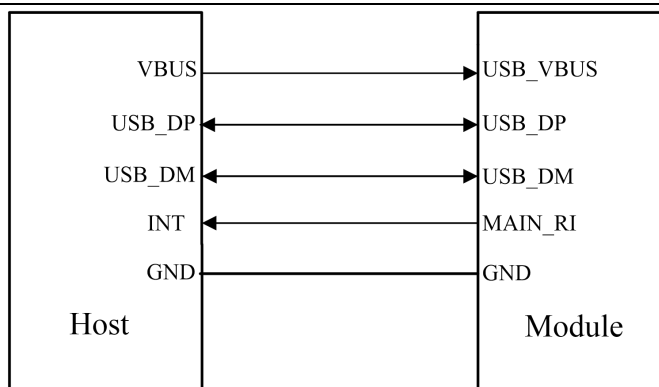


图 3-15C 支持 MAIN_RI 唤醒功能硬件连接图

同时满足以下三个条件：

- 1.MAIN_DTR 一直高电平或悬空，
- 2.执行 AT 指令：AT+QSCLK=1，
- 3.连接到模块 USB 接口的主机的 USB 总线进入挂起状态。模块则进入休眠模式。

主机可以通过 USB 向模块发送数据来唤醒模块，通过 AT 指令设置 MAIN_RI 工作模式后，当模块有 URC 需上报时，模块可以先通过 MAIN_RI 信号脚发送数据唤醒主机，主机被唤醒后再读取 URC。

3.10.2.3 不支持 USB 挂起,模块休眠和唤醒功能

如果主机不支持 USB 挂起，主机和模块之间的硬件连接请参考下图：

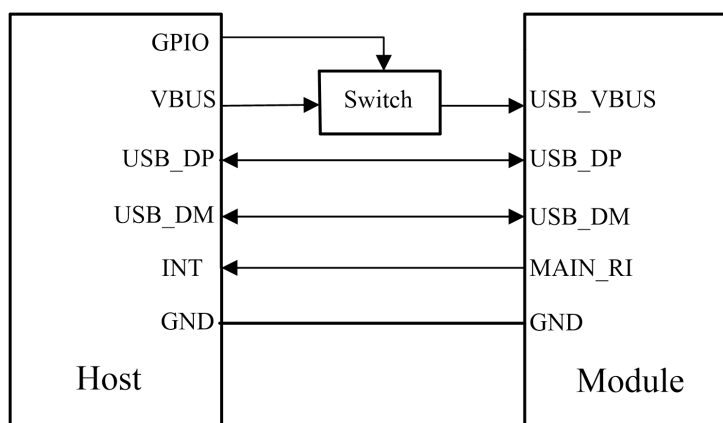


图 3-15D 不支持 USB 挂起功能硬件连接图

同时满足以下三个条件：

- 1.MAIN_DTR 一直高电平或悬空，
- 2.执行 AT 指令：AT+QSCLK=1，
- 3.断开 USB_VBUS 供电。模块则进入休眠模式。

主机可通过 GPIO 口控制 USB_VBUS 供电开关,重新提供 USB_VBUS 供电来唤醒模块。

3.11 USIM 接口

CLM920_MV9 模块提供两个兼容 ISO 7816-3 标准的 USIM 卡接口, USIM 卡电源由模块内部电源管理器提供,支持 1.8V/3.0V 的电压。

表3-17 SIM卡信号定义

管脚号	信号名称	属性	描述
11	USIM1_DATA	IO	USIM 卡 1 数据信号线
12	USIM1_RST	DO	USIM 卡 1 复位信号线
13	USIM1_CLK	DO	USIM 卡 1 时钟信号线
14	USIM1_VDD	PO	USIM 卡 1 供电电源
25	USIM1_DET	DI	USIM 卡 1 热插拔检测
2	USIM2_VDD	PO	USIM 卡 2 供电电源
60	USIM2_CLK	DO	USIM 卡 2 时钟信号线
61	USIM2_DATA	IO	USIM 卡 2 数据信号线
63	USIM2_RST	DO	USIM 卡 2 复位信号线

3.11.1 USIM 卡参考电路

CLM920_MV9 模块不自带 USIM 卡槽,用户使用时需在自己的接口板上设计 USIM 卡槽。USIM 卡接口参考电路如下:

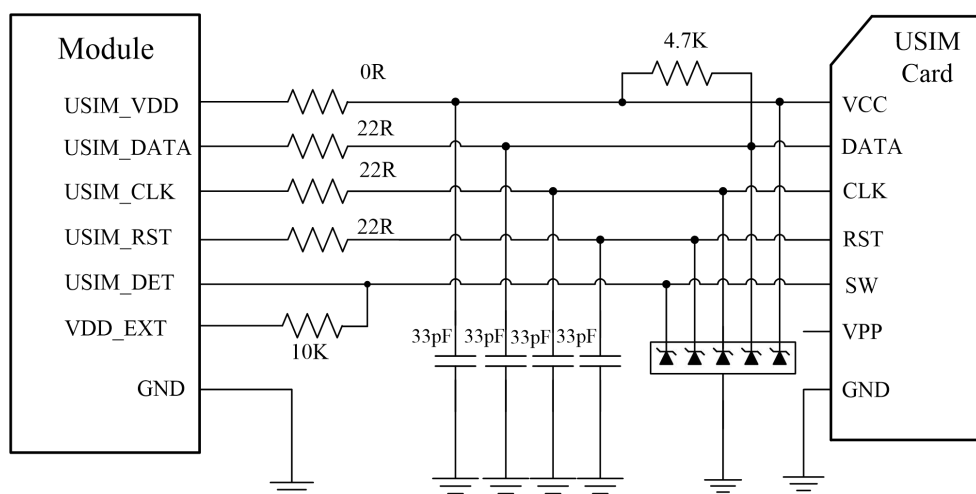


图 3-16 USIM 设计电路图



NOTE

- ✧ USIM 接口外围电路器件应该靠近卡座放置，USIM 卡座靠近模块布局。
- ✧ USIM 卡电路容易受到射频干扰引起不识卡或掉卡，因此卡槽应尽量放置在远离天线射频辐射的地方，卡走线尽量远离射频，电源和高速信号线。
- ✧ USIM 接口为避免瞬间电压过载，建议在信号线通路上各串联一个 22R 的电阻。
- ✧ USIM 卡座的地和模块的地要保持良好的连通性。
- ✧ USIM_DET 管脚可以根据不同的卡座，通过 AT 命令设置检测功能，如使用常闭式 USIM 卡座时，设置 AT+HOSCFG=1,1 USIM 卡在位时状态为高；使用常开式 USIM 卡座时，设置 AT+HOSCFG=1,0 USIM 卡在位时状态为低，设置 AT+HOSCFG=0,0 SIM 卡热插拔功能关闭。
- ✧ 热插拔功能仅 USIM1 支持，USIM2 不支持。

3.12 状态指示接口

CLM920_MV9 模块提供两路 GPIO 管脚来指示模块状态。

表3-18 状态指示管脚定义

管脚	信号名称	I/O 属性	描述
16	NET_STATUS	DO	模块网络状态指示
19	STATUS	DO	模块运行状态指示

表3-19 模块运行状态指示

模块运行状态指示	管脚电平
开机状态	高电平
其他	低电平

表3-20 模块网络状态指示

网络运行状态指示	管脚电平
通话中	高电平
数据传输状态	快闪（125ms 高/125ms 低）
待机状态	慢闪（1800ms 高/200ms 低）
找网状态	慢闪（200ms 高/1800ms 低）

模块网络状态指示灯参考设计图如下：

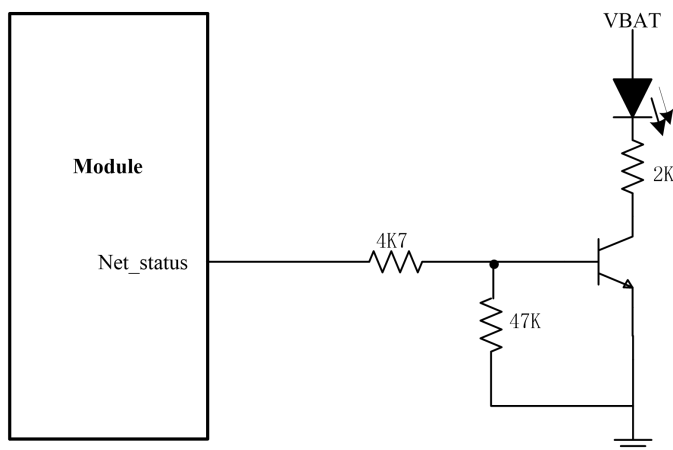


图 3-17 网络状态指示灯电路图

NOTE

- ◇ 网络指示灯的亮度可通过调节限流电阻来调节。

3.13 PCM 数字语音接口

CLM920_MV9 模块提供一组 PCM 数字音频接口，实现和外部 CODE 音频器件间的通信。该组 PCM 支持 8 位 A 率、U 率和 16 位线性短帧编码格式。接口信号 PCM_SYNC 为 8kHz，PCM_CLK 为 2048kHz。

表3-21 PCM管脚定义

管脚	信号名称	I/O 属性	描述
30	PCM_CLK	DO	PCM 时钟脉冲
31	PCM_SYNC	DO	PCM 帧同步信号
32	PCM_IN	DI	PCM 接收数据
33	PCM_OUT	DO	PCM 发送数据

表3-22 PCM具体参数

特性	描述
编码格式	线性
数据位	16bits
PCM 时钟	2048kHz
PCM 帧同步	短帧
数据格式	MSB

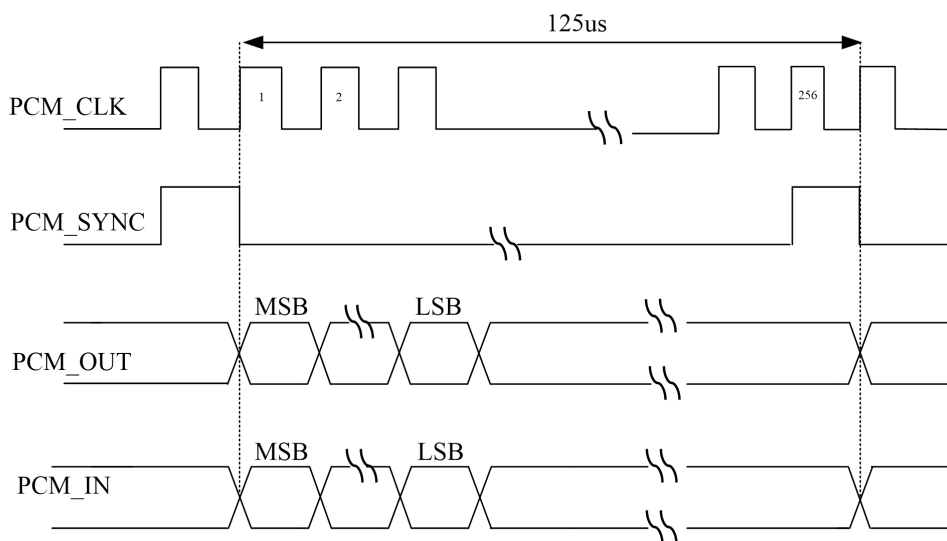


图 3-18 PCM 短帧模式时序图

PCM 转模拟语音推荐电路如下：

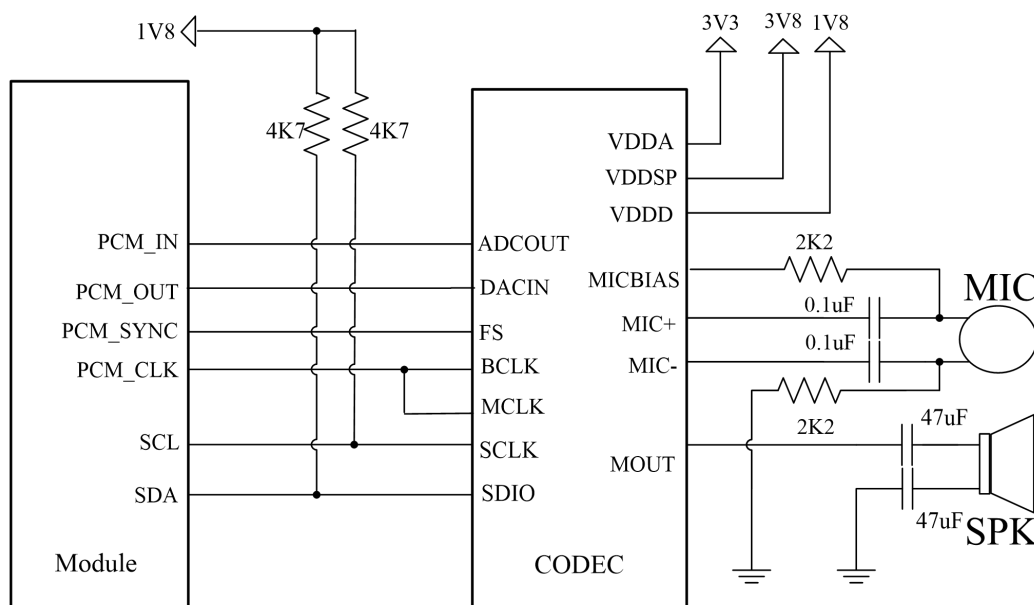


图 3-19 PCM 转模拟语音图

NOTE

- ✧ 默认配置为短帧模式。
- ✧ 模块只可作为主设备。

3.14 模拟语音接口

CLM920_MV9模块支持一组模拟语音输入和输出。接口定义如下：

表3-23 AUDIO管脚定义

管脚号	信号名称	I/O	描述
5	SPK_P	AO	差分音频输出+
6	SPK_N	AO	差分音频输出-
55	MIC_P	AI	差分音频输入+
68	MIC_N	AI	差分音频输入-
56	MIC_BIAS	PO	MIC 偏置电压

模拟音频推荐电路如下：

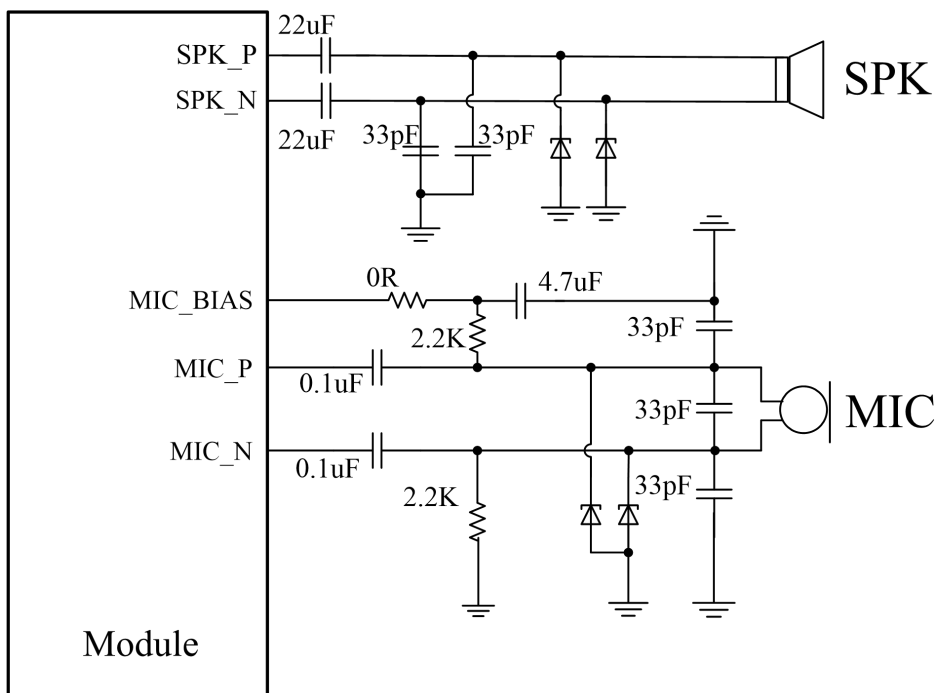


图 3-20 模拟语音电路图

NOTE

- ◇ SPK_N/SPK_P 差分音频输出通道，用于听筒接口。最大输出功率 37mW@THD=1%，R=32Ω。若输出功率无法满足需求，可接外部音频功放器件。

3.15 I2C 总线

CLM920_MV9 模块提供两组硬件双向串行总线，I2C 接口为 1.8V 电平值，5.0 协议接口，时钟速率为 400KHz。

表3-24 I2C管脚定义

管脚	信号名称	I/O 属性	描述
66	I2C4_SCL	DO	I2C 总线时钟
49	I2C4_SDA	IO	I2C 总线数据
48	I2C2_SCL	DO	I2C 总线时钟
65	I2C2_SDA	IO	I2C 总线数据

I2C 参考电路接法如下：

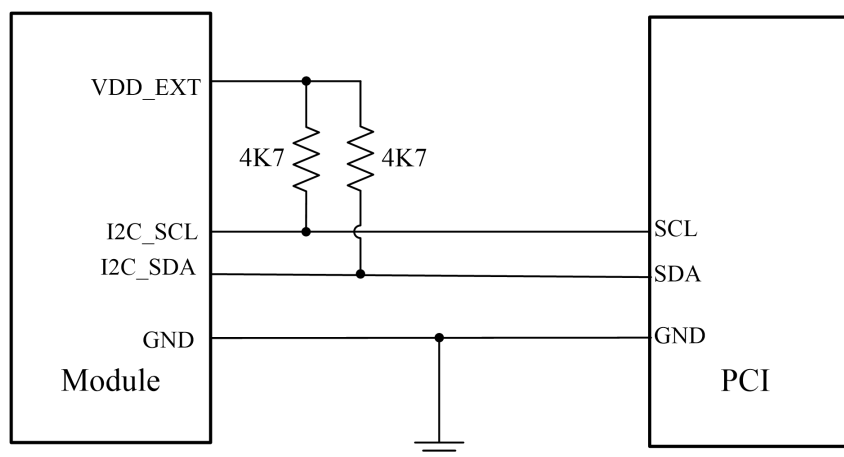


图 3-21 I2C 接口参考电路图

3.16 ADC 接口

CLM920_MV9 模块提供一路模数转换器接口来读取电压值，ADC 接口输入电压不能超过 1.2V，建议 ADC 管脚用分压电路输入。

表3-25 ADC管脚定义

管脚号	信号名称	描述	电平值(V)			备注
			最小值	典型值	最大值	
9	ADC	模数转换器接口	0		1.2V	12bits 精度

3.17 射频接口

CLM920_MV9 模块提供一路主天线接口，负责模块射频信号的接收和发送。天线

接口特性阻抗均为 50 欧姆。

表3-26 天线接口管脚定义

管脚号	信号名称	I/O 属性	描述	备注
35	ANT_MAIN	AIO	主集天线接口	50 欧姆特性阻抗

3.17.1 天线匹配电路

为方便天线调试需要在主板上增加 π 型匹配电路，走 50 欧阻抗线。

电路如下图：

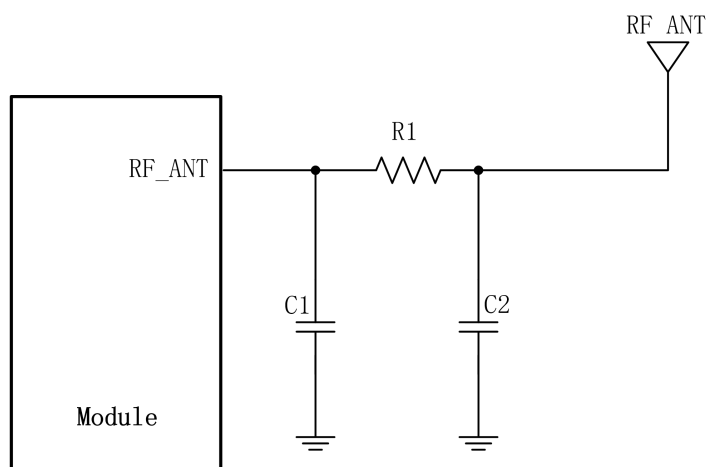


图 3-22 天线匹配电路

NOTE

- ✧ CLM920_MV9 模块的天线接口为焊盘引出的方式，故设计时需采用与之匹配的射频连接线。
- ✧ 实际设计时用户可根据电路板走线由天线厂调试匹配器件参数值，主板 R1 默认贴 0 欧姆，C1/C2 默认空贴。
- ✧ 天线是一个敏感器件，易受外部周围环境的影响，故需要远离数字时钟线，DC 电源等干扰信号，建议使用完整的地层作为参考地。
- ✧ 天线 LAYOUT 走线尽量短，尽可能走直线，避免过孔和翻层，立体包地，并在走线两边多加地孔做隔离。

3.17.2 射频走线参考

CLM920_MV9 模块的天线采用焊盘方式引出，天线焊盘到天线馈点必须使用微带



线或其他类型的 RF 走线，信号线的特性阻抗应控制在 50Ω 。

射频 RF 信号线的阻抗，由材料的介电常数、走线宽度(W)、对地间隙(S)、以及参考地平面的高度(H)决定。因此射频走线需要使用阻抗模拟工具来计算 RF 走线的阻抗值。

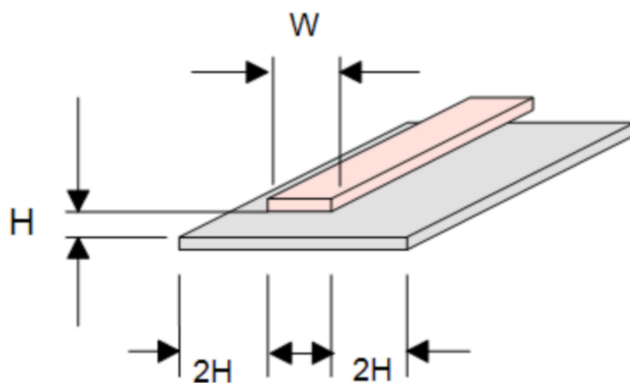


图 3-23 微带线的完整结构

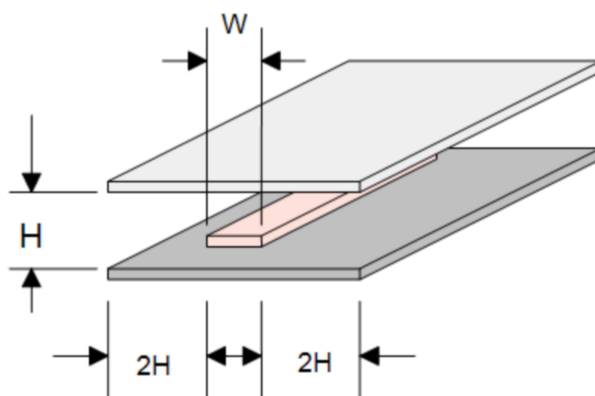


图 3-24 带状线的完整结构

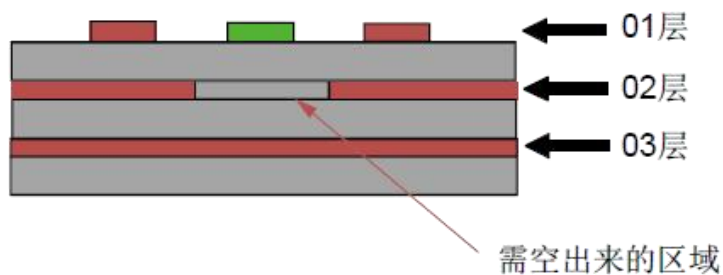


图 3-25 参考地为第三层 PCB 微带传输线结构



第 4 章 总体技术指标

4.1 本章概述

CLM920_MV9 模块射频总体技术指标包含以下部分：

- ◇ 工作频率
- ◇ 射频传导测量
- ◇ 传导接收灵敏度和发射功率
- ◇ 天线要求
- ◇ 模块功耗特性

4.2 工作频率

表4-1 4G频率表

频段	上行频率	下行频率	双工模式
LTE B1	1920MHz - 1980MHz	2110MHz - 2170MHz	FDD
LTE B3	1710MHz - 1785MHz	1805MHz - 1880MHz	FDD
LTE B5	824MHz - 849MHz	869MHz - 894MHz	FDD
LTE B8	880MHz - 915MHz	925MHz - 960MHz	FDD
LTE B34	2010MHz - 2025MHz	2010MHz - 2025MHz	TDD
LTE B38	2570MHz - 2620MHz	2570MHz - 2620MHz	TDD
LTE B39	1880MHz - 1920MHz	1880MHz - 1920MHz	TDD
LTE B40	2300MHz - 2400MHz	2300MHz - 2400MHz	TDD
LTE B41	2535MHz - 2675MHz	2535MHz - 2675MHz	TDD

4.3 射频传导测量

4.3.1 测试环境

表4-2 测试仪器

测试仪器	电源	村田同轴射频线
R&S CMW500	Agilent 66319	MXHP32HP1000



4.3.2 测试标准

CLM920_MV9 模块通过 3GPP TS 51.010-1, 3GPP TS 34.121-1, 3GPP TS 36.521-1, 测试标准。每个模块在工厂均通过严格测试，保证质量可靠。

4.4 传导接收灵敏度和发射功率

CLM920_MV9 模块 4G 接收灵敏度和发射功率测试指标如下：

表4-3 4G射频灵敏度指标

名录(灵敏度)	3GPP 协议要求	最小	典型	最大
LTE B1(FDD QPSK 通过>95%)	< - 96.3(10MHz)		-99	-98
LTE B3(FDD QPSK 通过>95%)	< - 93.3(10MHz)		-98	-97
LTE B5(FDD QPSK 通过>95%)	< - 94.3(10MHz)		-99	-98
LTE B8(FDD QPSK 通过>95%)	< - 93.3(10MHz)		-99.5	-98.5
LTE B34(TDD QPSK 通过>95%)	< - 96.3(10MHz)		-99.5	-98.5
LTE B38(TDD QPSK 通过>95%)	< - 96.3(10MHz)		-99.5	-98.5
LTE B39(TDD QPSK 通过>95%)	< - 96.3(10MHz)		-99.5	-98.5
LTE B40(TDD QPSK 通过>95%)	< - 96.3(10MHz)		-99.5	-98.5
LTE B41(TDD QPSK 通过>95%)	< - 94.3(10MHz)		-99	-98

表4-4 4G射频发射功率指标

名录	3GPP 协议要求 (dBm)	最小	典型	最大
LTE B1	21 to 25	21	23	24
LTE B3	21 to 25	21	23	24
LTE B5	21 to 25	21	23	24
LTE B8	21 to 25	21	23	24
LTE B34	21 to 25	21	23	24
LTE B38	21 to 25	21	23	24
LTE B39	21 to 25	21	23	24
LTE B40	21 to 25	21	23	24
LTE B41	21 to 25	21	23	24



4.5 天线要求

CLM920_MV9 模块天线设计要求:

表4-5 天线指标要求

频段	驻波比	增益	效率	TRP	TIS
B1 FDD	<2:1	≤2.5dbi	>40%	>16.5	<-88
B3 FDD	<2:1	≤2.5dbi	>40%	>16.5	<-88
B5 FDD	<2:1	≤2.5dbi	>40%	>16.5	<-88
B8 FDD	<2:1	≤2.5dbi	>40%	>16.5	<-88
B34 TDD	<2:1	≤2.5dbi	>40%	>16.5	<-88
B38 TDD	<2:1	≤2.5dbi	>40%	>16.5	<-88
B39 TDD	<2:1	≤2.5dbi	>40%	>16.5	<-88
B40 TDD	<2:1	≤2.5dbi	>40%	>16.5	<-88
B41 TDD	<2:1	≤2.5dbi	>40%	>16.5	<-88

4.6 功耗特性

表4-6 三大运营商实网休眠与空闲功耗

运营商	制式	条件	模式	电流功耗 mA
CMCC	LTE	不带 USB 连接	休眠模式	1.7
			空闲模式	14.80
CUCC	LTE	不带 USB 连接	休眠模式	2.4
			空闲模式	15.5
CTCC	LTE	不带 USB 连接	休眠模式	2.2
			空闲模式	15.70

表4-7 LTE数据传输功耗

频段	信道	功率 dBm	电流功耗 mA
LTE-FDD B1 @10Mhz,FRB	18050	21.8	523
	18300	22	524
	18550	21.9	548
LTE-FDD B3 @10Mhz,FRB	19250	21.8	560
	19575	21.9	510



	19900	21.7	540
LTE-FDD B5 @10Mhz,FRB	20450	22	550
	20525	22.2	545
	20600	21.9	548
LTE-FDD B8 @10Mhz,FRB	21500	22	539
	21625	21.9	535
	21750	21.7	542
LTE-TDD B34 @10Mhz,FRB	36250	22	272
	36275	21.9	274
	36300	22	274
LTE-TDD B38 @10Mhz,FRB	37800	22	273
	38000	21.9	275
	38200	21.9	277
LTE-TDD B39 @10Mhz,FRB	38300	22.1	248
	38450	22.1	246
	38600	22.2	243
LTE-TDD B40 @10Mhz,FRB	38700	22.1	265
	39150	22	261
	39600	22.2	257
LTE-TDD B41 @10Mhz,FRB	40040	22.1	276
	40740	22	277
	41440	21.9	289



第 5 章 接口电气特性

5.1 本章概述

- ◇ 工作存储温度
- ◇ 模块 IO 电平
- ◇ 电源电压
- ◇ 静电特性
- ◇ 可靠性指标

5.2 工作存储温度

表5-1 CLM920_MV9模块工作存储温度

参数	最小值	最大值
正常工作温度	-30℃	75℃
极限工作温度	-40℃	85℃
存储温度	-40℃	90℃

5.3 模块 IO 电平

CLM920_MV9 模块 IO 电平如下：

表5-2 CLM920_MV9模块电气特性

参数	参数描述	最小值	最大值
VIH	输入逻辑高电平电压	$0.65 * VDD_EXT$	$VDD_EXT + 0.3V$
VIL	输入逻辑低电平电压	-	$0.35 * VDD_EXT$
VOH	输出逻辑高电平电压	$VDD_EXT - 0.45V$	VDD_EXT
VOL	输出逻辑低电平电压	0	0.45V

5.4 电源特性

CLM920_MV9 模块输入供电电源要求如下：

表5-3 CLM920_MV9模块工作电压

参数	最小值	典型值	最大值
VBAT	3.3V	3.7V	4.2V



NOTE

- ◇ 模块任何接口的上电时间不得早于模块的开机时间，否则可能导致模块异常或损坏。

5.5 静电特性

CLM920_MV9 模块内部设计时已经考虑并做了相应的 ESD 防护，但在模块的生产组装和实验测试中也有可能发生 ESD 问题，所以应用开发者需考虑最终产品的 ESD 防护。

客户设计时除了参考文档接口设计的推荐电路外，也需要注意以下几点：

- ◇ 防护器件 PCB 布线应尽量走“V”形线，避免走“T”形线。
- ◇ 模块周边地平面保证完整性，不要进行分割。
- ◇ 在模块的生产、组装和实验室测试过程中需要关注周边环境和操作人员的 ESD 管控。

表5-4 CLM920_MV9 ESD特性

测试端口	接触放电	空气放电	单位
VBAT 电源	±4	±8	KV
天线接口	±4	±8	KV
其他接口	±0.5	±1	KV

5.6 可靠性指标

表5-5 CLM920_MV9可靠性测试

测试项目	测试条件	参考标准	测试结果
低温工作	温度：-40℃ 工作模式：正常工作 测试持续时间：24h	IEC60068-2-1	外观检查：正常 功能检查：正常
高温工作	温度：85℃ 工作模式：正常工作 测试持续时间：24h	JESD22-A108-C	外观检查：正常 功能检查：正常
温度循环	高温温度：85℃ 低温温度：-40℃ 工作模式：正常工作	JESD22-A105-B	外观检查：正常 功能检查：正常



	测试持续时间: 30cycles; 1h+1h/cycle		
交变湿热	高温温度: 55℃ 低温温度: 25℃ 湿度: 95%±3% 工作模式: 正常工作 测试持续时间: 6 cycles; 12h+12h/cycle	JESD22-A101-B	外观检查: 正常 功能检查: 正常 射频指标检查: 正常
温度冲击	高温温度: 85℃ 低温温度: -40℃ 温度变更时间: <30s 工作模式: 无包装, 无上电, 不开机 测试持续时间: 100 cycles; 15min+15min/cycle	JESD22-A106-B	外观检查: 正常 功能检查: 正常
跌落测试	高度 0.8m, 6 面各一次, 跌 落到水平大理石平台 工作模式: 无包装, 无上电, 不开机	IEC60068-2-32	外观检查: 正常 功能检查: 正常 射频指标检查: 正常
低温存储	温度: -40℃ 工作模式: 无包装, 无上电, 不开机 测试持续时间: 24 h	JESD22-A119-C	外观检查: 正常 功能检查: 正常
高温存储	温度: 85℃ 工作模式: 无包装, 无上电, 不开机 测试持续时间: 24h	JESD22-A103-C	外观检查: 正常 功能检查: 正常

第 6 章 结构及机械特性

6.1 本章概述

- ◇ 外观
- ◇ 模块机械尺寸

6.2 外观

CLM920_MV9 模块为单面布局的 PCBA，其有三种型号，外观图如下所示：



图 6-1 CLM920_MV9 外观图

备注：三种型号具体区别，见下表：

型号名	区别描述
CLM920_MV9 S	采用主芯片 ASR1606S 其内置 8 MB pSRAM +8 MB QSPI flash
CLM920_MV9 C	采用主芯片 ASR1606C,其内置 4 MB pSRAM +4 MB QSPI flash
CLM920_MV9 L	采用主芯片 ASR1606L,其内置 4 MB pSRAM +2 MB QSPI flash



6.3 机械尺寸

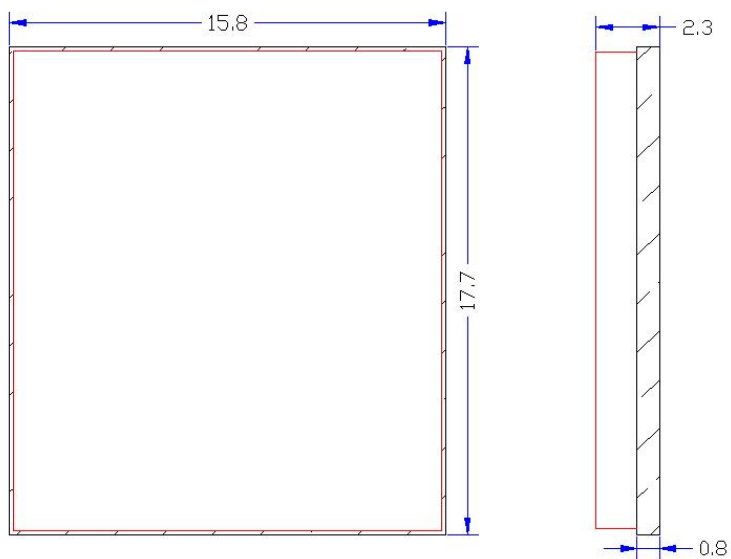


图 6-2 模块正视图与侧视图(单位：毫米)

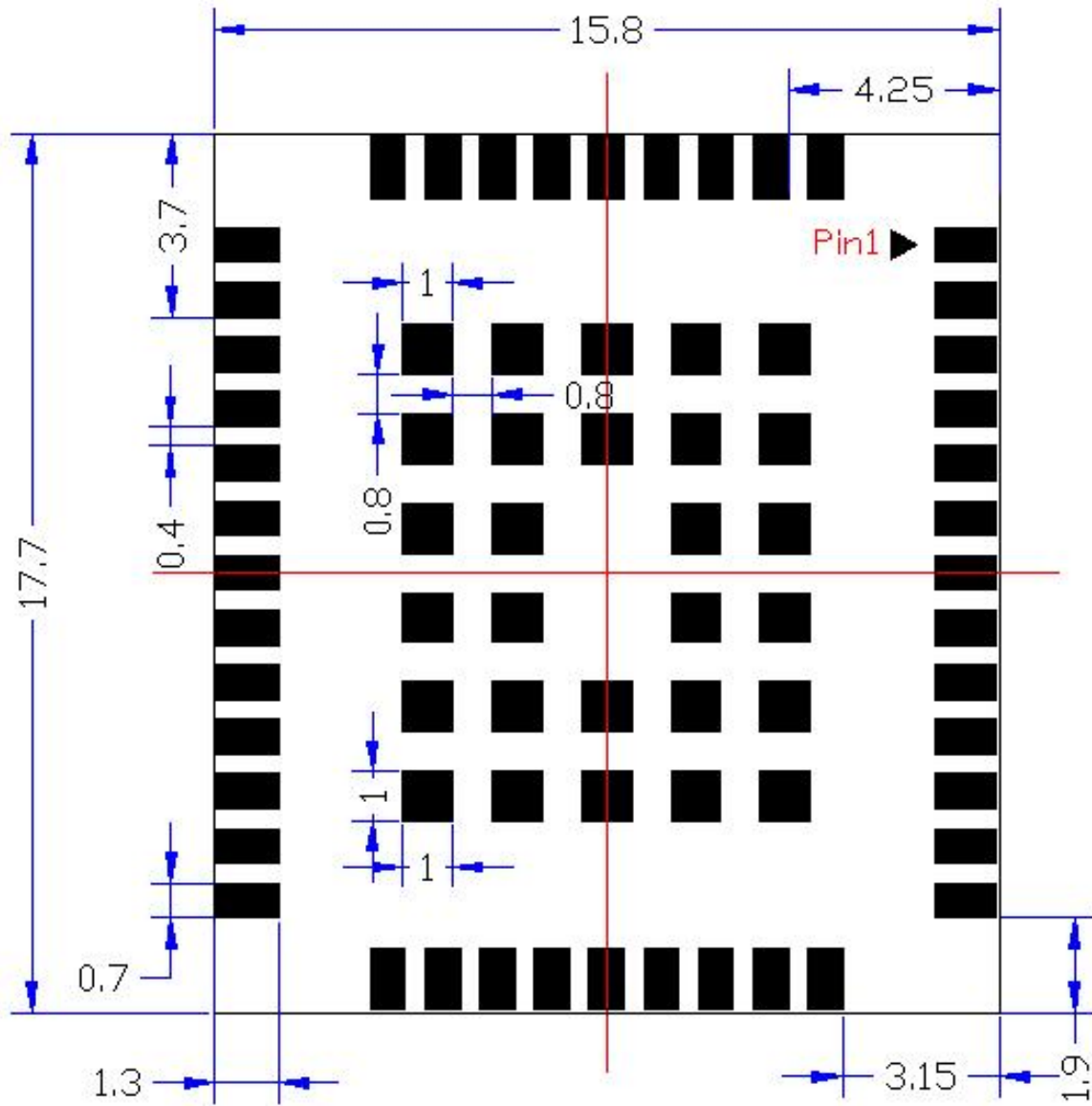


图 6-3 模块底视图（单位：毫米）



第 7 章 包装与生产

7.1 本章概述

- ◇ 模块包装与存储
- ◇ 生产焊接

7.2 模块包装与存储

CLM920_MV9 模块用编带包装，以 1000PCS 为一盘，每盘以真空密封袋的形式出货。

CLM920_MV9 模块的存储需遵循如下条件：

- ◇ 模块的潮湿敏感等级为 3 级。
- ◇ 环境温度小于 40 摄氏度，空气湿度小于 90%情况下，模块可在真空密封袋中存放 12 个月。
- ◇ 当真空密封袋打开后，若满足模块环境温度低于 30 摄氏度，空气湿度小于 60%，工厂在 72 小时以内完成贴片,模块可直接进行回流焊或其它高温流程。
- ◇ 若模块处于其他条件，需要在贴片前进行烘烤。
- ◇ 如果模块需要烘烤，移除模块包装后请在 125 摄氏度下(允许上下 5 摄氏度的波动)烘烤 8 小时。

7.3 生产焊接

CLM920_MV9 模块使用编带包装，SMT 线体需配置 32mm 载料器；

- ◇ 为保证模块印膏质量，CLM920_MV9 模块焊盘部分对应的钢网厚度推荐为 0.18mm。
- ◇ 推荐回流焊的温度为 238~248° C，不能超过 248° C。
- ◇ PCB 双面布局时，LGA 模块布局必须在第 2 面加工。避免因模块重力导致翻转回流时造成模块掉件、焊接开焊及模块内部焊接不良等。

推荐的炉温曲线图如下图所示：

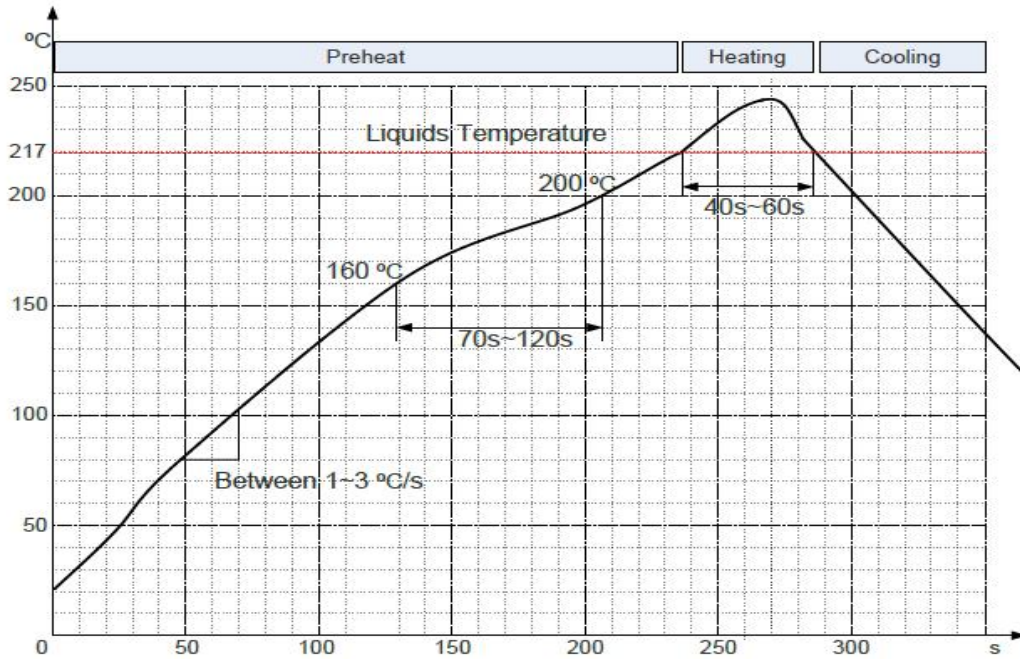


图 7-1 回流焊温度曲线图

表7-1 回流工艺参数表

温区	时间	关键参数
预热区(40°C~165°C)		升温速率: 1°C/s~3°C/s
均温区(160°C~210°C)	(t1~t2): 70s~120s	
回流区(>217°C)	(t3~t4): 40s~60s	峰值温度: 238°C~248°C
冷却区	降温速率: 2°C/s ≤ Slope ≤ 5°C/s	



第 8 章 附录

8.1 本章概述

- ◇ 缩略语
- ◇ 编码方式
- ◇ 使用安全与注意事项

8.2 缩略语

表8-1 术语缩写

缩略语	全称
3GPP	Third Generation Partnership Project
AP	Access Point
AMR	Adaptive Multi-rate
BER	Bit Error Rate
CCC	China Compulsory Certification
CDMA	Code Division Multiple Access
CE	European Conformity
CSD	Circuit Switched Data
CTS	Clear to Send
DC	Direct Current
DTR	Data Terminal Ready
DL	Down Link
DTE	Data Terminal Equipment
EU	European Union
EMC	Electromagnetic Compatibility
ESD	Electrostatic Discharge
HSDPA	High-Speed Downlink Packet Access
HSPA	Enhanced High Speed Packet Access
HSUPA	High Speed Up-link Packet Access
IMEI	International Mobile Equipment Identity
LED	Light-Emitting Diode



LTE	Long Term Evolution
NC	Not Connected
PCB	Printed Circuit Board
PCM	Pulse Code Modulation
PDU	Protocol Data Unit
PMU	Power Management Unit
PPP	Point-to-point protocol
QPSK	Quadrature Phase Shift Keying
RF	Radio Frequency
RoHS	Restriction of the Use of Certain Hazardous Substances
SMS	Short Message Service
TIS	Total Isotropic Sensitivity
TVS	Transient Voltage Suppressor
TX	Transmitting Direction
UART	Universal Asynchronous Receiver-Transmitter
UMTS	Universal Mobile Telecommunications System
USIM	Universal Subscriber Identity Module
USSD	Unstructured Supplementary Service Data
VSWR	Voltage Standing Wave Ratio
WCDMA	Wideband Code Division Multiple Access
WWAN	Wireless Wide Area Network

8.3 编码方式

表8-2 GPRS/EDGE不同等级的时隙分配表

Slot class	DL slot number	UL slot number	Active slot number
1	1	1	2
2	2	1	3
3	2	2	3
4	3	1	4
5	2	2	4
6	3	2	4



7	3	3	4
8	4	1	5
9	3	2	5
10	4	2	5
11	4	3	5
12	4	4	5

表8-3 GPRS最大速率

GPRS coding scheme	Max data rata (4 slots)	Modulation type
CS 1 = 9.05 kb/s / time slot	36.2 kb/s	GMSK
CS 2 = 13.4 kb/s / time slot	53.6 kb/s	GMSK
CS 3 = 15.6 kb/s / time slot	62.4 kb/s	GMSK
CS 4 = 21.4 kb/s / time slot	85.6 kb/s	GMSK

表8-4 EDGE最大速率

GPRS coding scheme	Max data rata (4 slots)	Modulation type
MCS 1 = 8.8 kb/s/ time slot	35.2 kb/s	GMSK
MCS 2 = 11.2 kb/s/ time slot	44.8 kb/s	GMSK
MCS 3 = 14.8 kb/s/ time slot	59.2 kb/s	GMSK
MCS 4 = 17.6 kb/s/ time slot	70.4 kb/s	GMSK
MCS 5 = 22.4 kb/s/ time slot	89.6 kb/s	8PSK
MCS 6 = 29.6 kb/s/ time slot	118.4 kb/s	8PSK
MCS 7 = 44.8 kb/s/ time slot	179.2 kb/s	8PSK
MCS 8 = 54.4 kb/s/ time slot	217.6 kb/s	8PSK
MCS 9 = 59.2 kb/s/ time slot	236.8 kb/s	8PSK

表8-5 LTE-FDD DL最大速率

LTE-FDD device category	Max data rate(peak)	Modulation type
Category 1	10Mbps	QPSK/16QAM/64QAM
Category 2	50Mbps	QPSK/16QAM/64QAM
Category 3	100Mbps	QPSK/16QAM/64QAM
Category 4	150Mbps	QPSK/16QAM/64QAM



表8-6 LTE-FDD UL最大速率

LTE-FDD device category	Max data rate(peak)	Modulation type
Category 1	5Mbps	QPSK/16QAM
Category 2	25Mbps	QPSK/16QAM
Category 3	50Mbps	QPSK/16QAM
Category 4	50Mbps	QPSK/16QAM



8.4 使用安全与注意事项

为了安全的使用无线设备，请终端设备告知用户相关安全信息：

- ◇ 干扰：当禁止使用无线设备或设备的使用会引起电子设备的干扰与安全时，请关闭无线设备。因为终端在开机的状态时会收发射频信号。当靠近电视、收音机、电脑或者其它电器设备时会对其产生干扰。
- ◇ 医疗设备：在明文规定禁止使用无线设备的医疗和保健场所，请遵循该场所的规定，并关闭本设备。某些无线设备可能会干扰医疗设备，导致医疗设备不能正常工作，或导致误差，如果发生干扰，请关闭无线设备，并咨询医生。
- ◇ 易燃易爆区域：在易燃易爆区域，请关闭您的无线设备，并遵守相关标识说明，以免引起爆炸或火灾。如：加油站、燃料区、化工制品区域以及化工运输及存储设施，有爆炸危险标志的区域，有“关掉无线电设备”标志的区域等。
- ◇ 交通安全：请遵守所在国家或地区的当地法律或法规关于在驾驶车辆时对无线设备使用的相关规定。
- ◇ 航空安全：乘坐飞机时，请遵守航空公司关于无线设备使用的相关规定和条例。在起飞前，请关闭无线设备，以免无线信号干扰飞机控制信号。
- ◇ 环境保护：请遵守有关设备包装材料、设备或其配件处理的本地法令，并支持回收行动。
- ◇ 紧急呼叫：本设备使用无线信号进行传播。因此不能保证所有情况下网络都能连接，故在紧急情况下，不能将本无线设备作为唯一的联系方式。