

产品名称	CLM920_JC5(JD5) Mini PCIE_LTE模块硬件使用指南
页数	45
版本	V1.3
日期	2024/7/25

CLM920_JC5(JD5) Mini PCIE LTE 模块硬件使用指南

V1.3



上海域格信息技术有限公司



历史记录

版本	日期	作者	描述
V1.0	20210906	David	初稿
V1.1	20211013	David	修改文档相关问题
V1.2	2022/6/15	David	更新内容
V1.3	2024/7/25	David	更新内容



目 录

第 1 章 引言	8
第 2 章 产品综述	10
2.1 产品简介	10
2.2 模块特性	10
2.3 模块功能	12
第 3 章 接口应用描述	14
3.1 本章概述	14
3.2 模块接口	14
3.2.1 52-pin 金手指	14
3.2.2 接口定义	15
3.3 电源接口	18
3.4 开关机复位模式	19
3.4.1 开机时序	20
3.4.2 掉电关机	20
3.4.3 复位控制	20
3.5 USB 接口	21
3.6 UART 接口	23
3.7 USIM 接口	24
3.7.1 USIM 卡参考电路	24
3.7.2 USIM_DET 热插拔参考设计 * (*表示在开发中, 暂不支持, 下同)	25
3.7.3 模块内置 3 个贴片 SIM 卡 (可选)	26
3.8 控制信号	26
3.9 网络指示接口	27
3.10 PCM 数字语音接口 *	27
3.11 模拟语音(可选)	28
3.12 射频天线接口	30
3.12.1 射频连接器位置	31
3.12.2 射频连接器尺寸	31
第 4 章 总体技术指标	34
4.1 本章概述	34
4.2 工作频率	34
4.3 传导射频测量	35



4.3.1 测试环境	35
4.3.2 测试标准	35
4.4 传导接收灵敏度和发射功率	35
4.5 天线设计要求	36
4.6 功耗特性	38
4.7 GNSS 接收器	40
第 5 章 接口电气特性	42
5.1 工作存储温度	42
5.2 模块 IO 电平	42
5.3 电源	42
5.4 静电特性	43
第 6 章 结构及机械特性	44
6.1 外观	44
6.2 Mini PCI Express 连接器	44
6.3 模块固定方式	45



图目录

图 2-1 CLM920_JC5(JD5) Mini PCIE 模块功能框图	13
图 3-1 金手指 TOP 面和 BOTTOM 面	14
图 3-2 金手指 TOP 和 BOTTOM AB 处细节尺寸	15
图 3-3 LDO 电源参考电路	18
图 3-4 DCDC 电源参考电路	19
图 3-5 MOS 管控制电源开关参考电路	19
图 3-6 开机时序图	20
图 3-7 复位参考电路	21
图 3-8 复位时序图	21
图 3-9 USB 连接设计电路图	22
图 3-10 UART 串口设计图	23
图 3-11 电平转换电路	23
图 3-12 USIM 设计电路图	24
图 3-13 SIM 卡热插拔检测	25
图 3-14 网络指示灯电路图	27
图 3-15 PCM 短帧模式时序图	28
图 3-16 麦克风语音输入参考电路	29
图 3-17 音频输出参考电路	29
图 3-18 音频放大输出参考电路	30
图 3-19 RF 连接器分布位置图	31
图 3-20 RF 连接器尺寸图	31
图 3-21 匹配的同轴射频线尺寸图	32
图 3-22 天线匹配电路	32
图 3-23 带分集和不带分集天线接收信号强度比较	33
图 6-1 CLM920_JC5(JD5) 外观图	44
图 6-2 连接器尺寸	44



表目录

表 2-1 模块规格说明	10
表 2-2 模块频段列表	10
表 2-3 关键特性	11
表 3-1 IO 参数定义	15
表 3-2 接口定义	15
表 3-3 电源管脚定义	18
表 3-4 开关机复位管脚定义	19
表 3-5 开机时序参数	20
表 3-6 RESET 引脚参数	21
表 3-7 USB 接口管脚定义	22
表 3-8 UART 串口信号定义	23
表 3-9 SIM 卡信号定义	24
表 3-10 WAKEUP_IN 与 WAKEUP_OUT 工作状态	26
表 3-11 飞行模式控制	26
表 3-12 网络指示灯管脚定义	27
表 3-13 网络指示状态	27
表 3-14 PCM 管脚定义	27
表 3-15 PCM 具体参数	28
表 3-16 模拟音频接口定义	28
表 3-17 RF 连接器主要参数	32
表 4-1 射频频率表	34
表 4-2 测试仪器	35
表 4-3 3G 射频指标	35
表 4-4 4G 射频灵敏度指标	35
表 4-5 4G 射频发射功率指标	36
表 4-6 主集天线指标要求	37
表 4-7 三大运营商实网休眠与空闲功耗	38
表 4-8 WCDMA 通话功耗	38
表 4-9 LTE 功耗	39
表 4-10 GNSS 性能参数	41
表 5-1 CLM920_JC5(JD5) Mini PCIE 4G 模块工作温度	42
表 5-2 CLM920_JC5(JD5) Mini PCIE 模块电气特性	42



表 5-3 CLM920_JC5(JD5) Mini PCIE 模块工作电压	42
表 5-4 CLM920_JC5(JD5) Mini PCIE ESD 特性	43



第 1 章 引言

本文档是无线解决方案产品 CLM920_JC5(JD5) Mini PCIE 模块硬件接口手册，旨在描述该模块方案产品的硬件组成及功能特点、应用接口定义及使用说明，电气和机械特性等，为用户基于该产品的应用开发提供硬件说明。

术语缩写：

ADC	Analog-Digital Converter	模数转换
AFC	Automatic Frequency Control	自动频率控制
AGC	Automatic Gain Control	自动增益控制
ARFCN	Absolute Radio Frequency Channel Number	绝对射频信道号
B2B	Board to Board Connector	板对板连接器
BER	Bit Error Rate	比特误码率
CDMA	Code Division Multiple Access	码分多址
DAI	Digital Audio interface	数字音频接口
DAC	Digital-to-Analog Converter	数模转换
DSP	Digital Signal Processor	数字信号处理
DTR	Data Terminal Ready	数据终端准备好
EFR	Enhanced Full Rate	增强型全速率
EMC	Electromagnetic Compatibility	电磁兼容
EMI	Electro Magnetic Interference	电磁干扰
ESD	Electronic Static Discharge	静电放电
EVDO	Evolution Data Only	演进数据优化或者进化的数据
FR	Full Rate	全速率
GPRS	General Packet Radio Service	通用分组无线业务
HR	Half Rate	半速率
IMEI	International Mobile Equipment Identity	国际移动设备标识
ISO	International Standards Organization	国际标准化组织
PLL	Phase Locked Loop	锁相环
PPP	Point-to-point protocol	点到点协议
RAM	Random Access Memory	随机访问存储器
ROM	Read-only Memory	只读存储器



RTC	Real Time Clock	实时时钟
SMS	Short Message Service	短消息服务
UART	Universal asynchronous receiver-transmitter	通用异步接收/发送器
UIM	User Identifier Management	用户身份管理
USB	Universal Serial Bus	通用串行总线
VSWR	Voltage Standing Wave Ratio	电压驻波比



第 2 章 产品综述

2.1 产品简介

CLM920_JC5(JD5) Mini PCIE 模块是一款 PCI Express Mini Card 1.2 标准的模块, 是一款集成 FDD-LTE/TDD-LTE/WCDMA/等多种网络制式的无线终端产品。支持 OS: Windows 系列/Linux/Android 等嵌入式操作系统。CLM920_JC5(JD5) 模块可以应用在以下场合:

- ◇ 车载设备
- ◇ 无线 POS 机
- ◇ 无线广告、媒体
- ◇ 远程监控
- ◇ 智能抄表
- ◇ 移动宽带
- ◇ 工业自动化
- ◇ 其他无线终端等

2.2 模块特性

表2-1模块规格说明

产品名称	描述
CLM920_JC5 Mini PCIE	LTE for CN
CLM920_JD5 AU Mini PCIE	LTE for AU
CLM920_JD5 NA Mini PCIE	LTE for NA

表2-2模块频段列表

模块系列	网络类型	支持频段
CLM920_JC5	WCDMA	B1/B5/B8
	LTE	B1/B3/B5/B8/B34/B38/B39/B40/B41
CLM920_JD5 AU	WCDMA	B1/B5/B8
	LTE	B1/B3/B5/B7/B8/B20/B28/B38/B40/B41
CLM920_JD5 NA	WCDMA	B1/B2/B4/B5/B8



	LTE	B1/B2/B3/B4/B5/B7/B8/B12/B17/B28/B38/B40/B41/B6 6
--	-----	--

NOTE

- ◇ 模块芯片默认支持 Category 4
- ◇ 分集功能可选
- ◇ 频段可选
- ◇ GNSS 可选

表2-3关键特性

特性	描述
物理特性	51mmx30mmx3.6mm
固定方式	接地螺丝孔 (2)
应用处理器	单核 ARM Cortex-A7 处理器, 主频 1.2GHZ, 256kB 2 级缓存
工作电压	3.3V~4.2V 典型电压 3.7V
节能电流	待机电流 < 5mA
应用接口	标准 SIM 接口, 支持 3.0V/1.8V 支持热插拔功能, 自动识别 USB2.0 (High-Speed) 硬件复位接口 UART 串口接口 PCM 接口 电源接口 网络状态指示接口
模拟语音	支持 1 路 MIC 差分输入 支持 1 路 EAR 差分输出
天线接口	主集 x1, 分集 x1, GNSS x1
发射功率	LTE: Class 3 (23dBm ± 2dB) UMTS: Class 3 (24dBm +1/-3dB)
数据业务	WCDMA: UMTS R99: DL 384 kbps/UL 384 kbps DC-HSPA+: DL 42 Mbps/UL 5.76 Mbps LTE FDD: DL 150Mbps/UL 50Mbps@20M BW cat4 LTE TDD: DL 130Mbps/UL 35Mbps@20M BW cat4
AT 指令	支持标准 AT 指令集 (Hayes 3GPP TS 27.007 和 27.005)



SMS 业务	支持 Text 和 PDU 模式 支持点对点 MO 和 MT 支持小区广播短信 SMS 存储: USIM 卡/ME (默认)
虚拟网卡	支持 USB 虚拟网卡
温度范围	正常工作温度: -35°C to +75°C 极限工作温度: -40°C to +85°C 存储温度: -40°C to +85°C

2.3 模块功能

CLM920_JC5(JD5) Mini PCIE 模块主要包含以下电路单元:

- ◇ 基带处理单元
- ◇ 电源管理单元
- ◇ 存储器单元
- ◇ 射频收发单元
- ◇ 射频前端单元
- ◇ GNSS 单元



CLM920_JC5(JD5) Mini PCIE 模块功能框图如下所示:

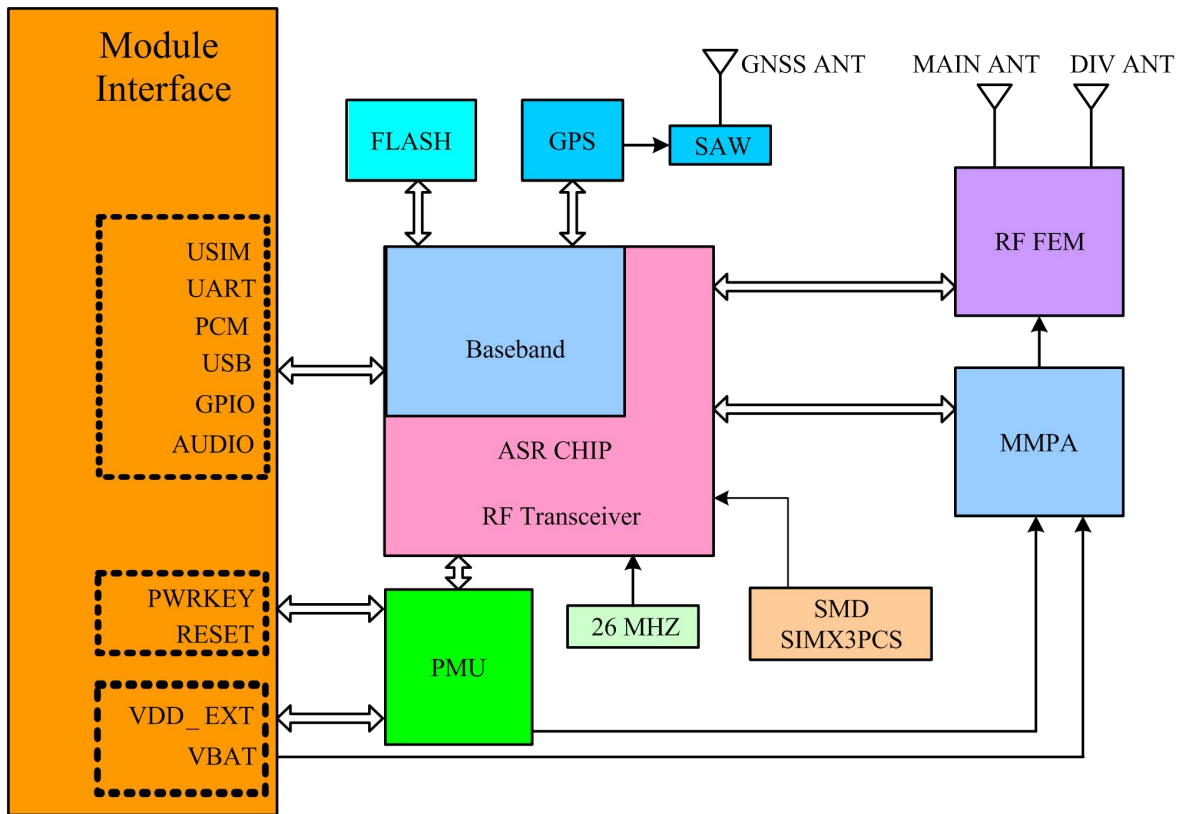


图 2-1 CLM920_JC5(JD5) Mini PCIE 模块功能框图

第 3 章 接口应用描述

3.1 本章概述

本章主要描述该模块的接口定义和应用，包含以下几部分：

- ◇ 52-pin 金手指
- ◇ 接口定义
- ◇ 电源接口
- ◇ USB 接口
- ◇ USIM 接口
- ◇ UART 接口
- ◇ WWAN 控制接口
- ◇ 模拟语音接口
- ◇ 射频天线接口

3.2 模块接口

3.2.1 52-pin 金手指

CLM920_JC5(JD5) Mini PCIE 模块使用 52-pin Mini PCIE 金手指作为外部交互接口。

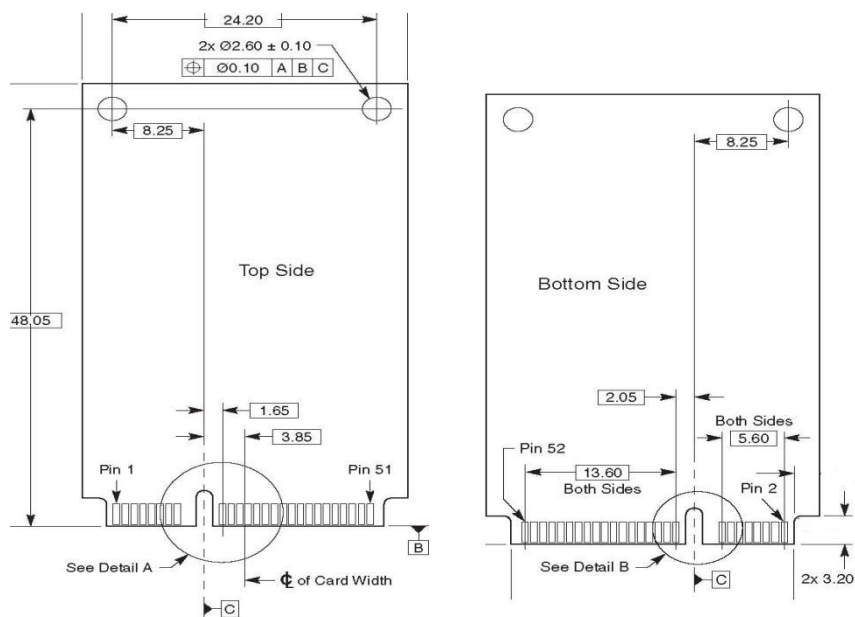


图 3-1 金手指 TOP 面和 BOTTOM 面

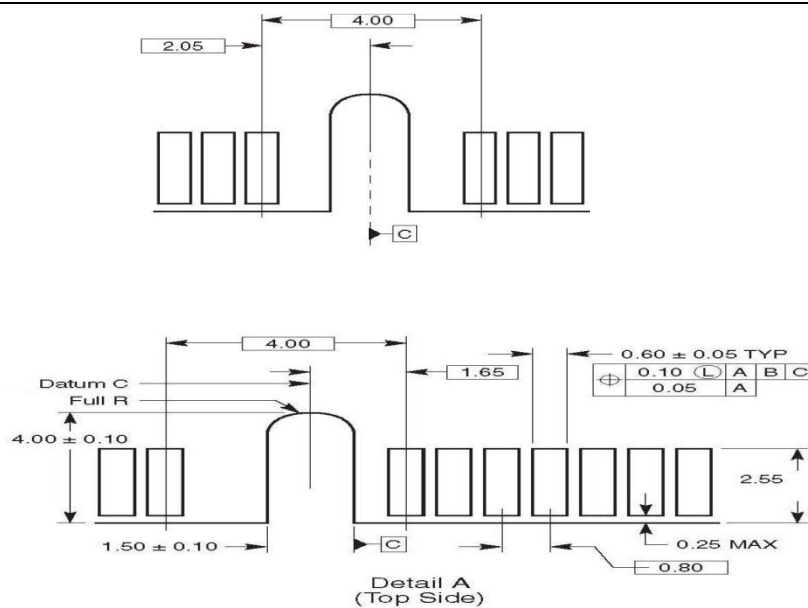


图 3-2 金手指 TOP 和 BOTTOM AB 处细节尺寸

3.2.2 接口定义

CLM920_JC5(JD5) Mini PCIE 模块接口是标准 Mini PCIE Express 接口.模块接口定义如下表所示:

表3-1 IO参数定义

符号标志	描述
IO	双向输入输出
PI	电源输入
PO	电源输出
AI	模拟输入
AO	模拟输出
DI	数字输入
DO	数字输出

表3-2 接口定义

管脚	标准定义	模块定义	IO	功能描述	备注
1	WAKE#	MIC_P	AI	模拟音频差分正输入	
2	3.3Vaux	VBAT	PI	电源输入	
3	COEX1	MIC_N	AI	模拟音频差分负输入	



4	GND	GND	-	地	
5	COEX2	EAR_P	AO	模拟音频差分正输出	
6	1.5V	USIM_DET	DI	SIM 卡热插拔检测*	
7	CLKREQ#	EAR_N	AO	模拟音频差分负输出	
8	UIM_PWR	UIM_VDD	PO	SIM 电源输出	
9	GND	GND	-	地	
10	UIM_DATA	USIM_DATA	IO	SIM 数据信号	
11	REFCLK-	NC	-	-	
12	UIM_CLK	UIM_CLK	DO	SIM 时钟信号	
13	REFCLK+	NC	-	-	
14	UIM_RESET	USIM_RESET	DO	SIM 复位信号	
15	GND	GND		地	
16	UIM_VPP	NC	-	-	
17	RESERVED	VDD_EXT	PO	1.8V 数字电源输出	MAX 50mA
18	GND	GND	-	地	
19	WAKEUP_IN	WAKEUP_IN	DI	模块睡眠控制	
20	W_DISABLE#	W_DISABLE#	DI	飞行模式控制	低电平有效
21	GND	GND	-	地	
22	PERST#	RESET	DI	复位控制	低电平有效
23	PERn0	UART_RXD	DO	串口接收信号	
24	3.3Vaux	VBAT	PI	电源输入	
25	PERp0	NC	-	-	
26	GND	GND	-	地	
27	GND	GND	-	地	
28	1.5V	NC	-	-	
29	GND	GND	-	地	
30	SMB_CLK	NC	-	-	
31	PETn0	UART_TXD	DI	串口发送信号	



32	SMB_DATA	WAKEUP_OUT	DO	模块睡眠指示	
33	PETp0	NC	-	-	
34	GND	GND	-	地	
35	GND	GND	-	地	
36	USB_D-	USB_DM	IO	USB 差分信号负	
37	GND	GND	-	地	
38	USB_D+	USB_DP	IO	USB 差分信号正	
39	3.3Vaux	VBAT	PI	电源输入	
40	GND	GND	-	地	
41	3.3Vaux	VBAT	PI	电源输入	
42	LED_WWAN#	LED_WWAN#	OC	状态灯指示	
43	GND	GND	-	地	
44	LED_WLAN#	NC	-	-	
45	RESERVED	PCM_CLK	DO	PCM 时钟脉冲	
46	LED_WPAN#	NC	-	-	预留状态灯指示
47	RESERVED	PCM_DOUT	DO	PCM 发送数据	
48	1.5V	NC	-	-	
49	RESERVED	PCM_DIN	DI	PCM 接收数据	
50	GND	GND	-	地	
51	RESERVED	PCM_SYNC	DO	帧同步信号	
52	3.3Vaux	VBAT	PI	电源输入	

NOTE

- ✧ 该模块一般 IO 端口电平为 1.8V（除 SIM 外，SIM 卡端口电平支持 1.8V 和 3.0V）。
- ✧ 该模块定义 RESERVED 和 NC 的管脚悬空，不得使用。

3.3 电源接口

CLM920_JC5(JD5) Mini PCIE 模块电源:

- ◇ VBAT 为模块工作供电电源;
- ◇ VDD_EXT 为模块对外输出 1.8V, 数字电源, 最大电流为 50mA。

CLM920_JC5(JD5) Mini PCIE 模块电源接口如下:

表3-3 电源管脚定义

管脚号	管脚名	I/O	描述
2,24,39,41,52	VBAT	PI	模块供电, 3.3~4.3V, 标称值 3.8V
4,9,15,18,21,26,27,29, 34,35,37,40,43,50	GND	-	地
17	VDD_EXT	PO	电压输出, 1.8, 50mA

CLM920_JC5(JD5) Mini PCIE 模块采用单电源供电模式, 模块提供 5 路供电管脚, 14 路地管脚。为保证模块正常工作, 所有电源和地管脚都要连接使用。模块供电范围为 3.3~4.2V, 建议采用 3.7V/2A 电源供电。模块在传输数据或通话瞬间会产生峰值 2A 以上的电流, 导致电源上会有一个比较大的纹波, 因此客户设计电路时, 电源走线保持尽量短足够宽。建议靠近电源输入处预留 1 颗 220uF 电容。建议客户使用能提供足够电流的 DCDC 或 LDO, 并通过 MOS 管控制 VBAT 供电, 以便能将模块完全断电。实际使用可参考以下电路设计:

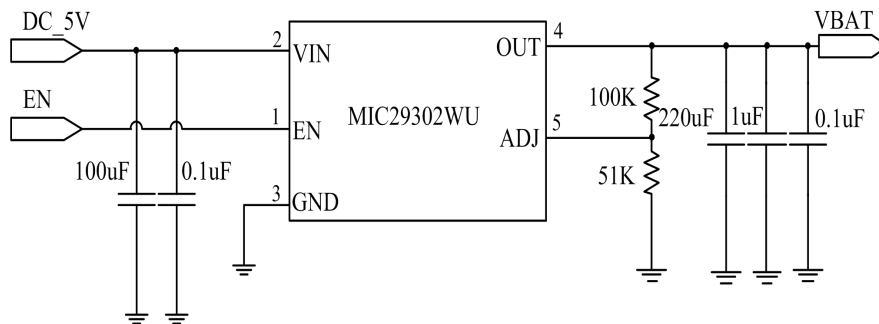


图 3-3 LDO 电源参考电路

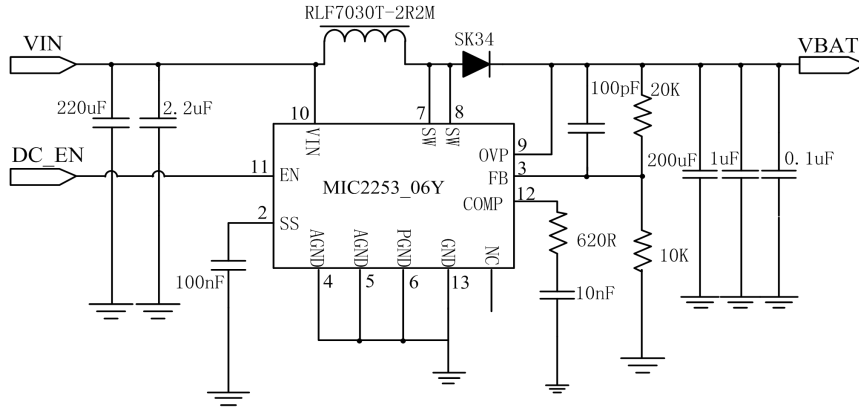


图 3-4 DCDC 电源参考电路

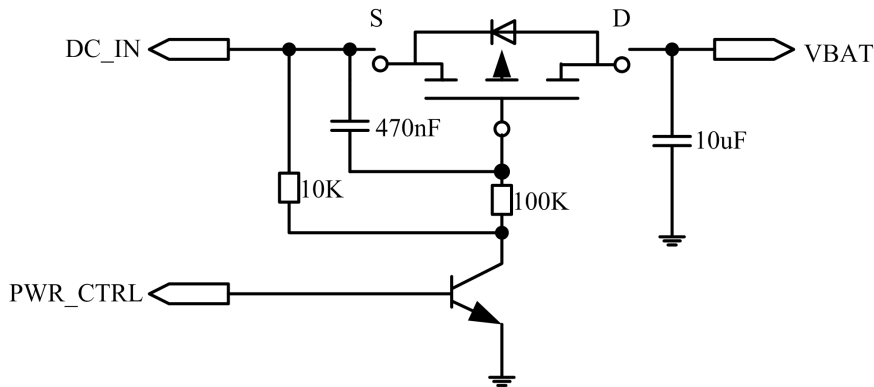


图 3-5 MOS 管控制电源开关参考电路

NOTE

- 为防止浪涌及过压对模块的损坏，建议在模块 VBAT 引脚上并联一个 5.1V/500mW 的齐纳二极管。
- 建议在 VBAT 管脚处增加大小容值的滤波电容（10pF,33pF,100nF,10uF,220uF 等），且滤波电容靠近模块 VBAT 管脚放置，用于减少电压跌落和减少电源纹波。

3.4 开关机复位模式

CLM920_JC5(JD5) Mini PCIE 模块只支持上电开机一种开机方式，用户可通过查询 VDD_EXT 管脚的高低电平来判断模块是否开机。

表3-4 开关机复位管脚定义

管脚	信号名称	I/O 属性	高电平值	描述
22	RESET	DI	1.8V	模块复位控制脚，低有效



3.4.1 开机时序

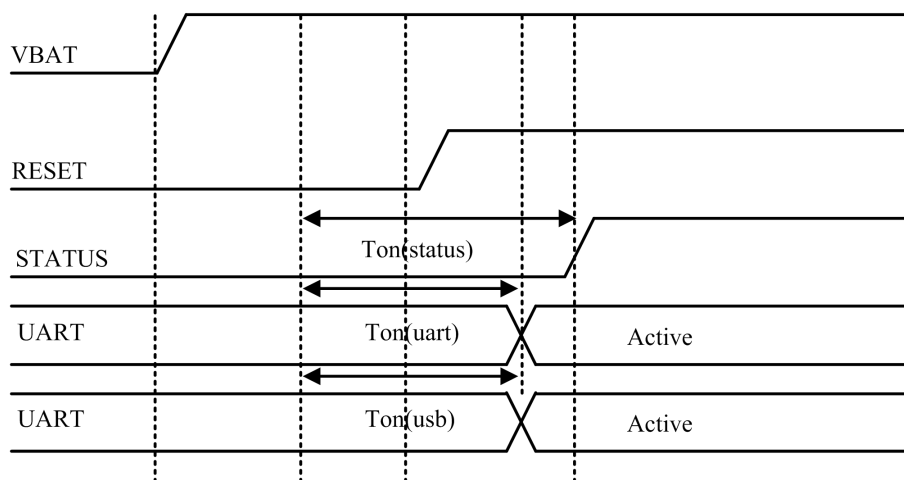


图 3-6 开机时序图

表3-5 开机时序参数

符号	描述	最小值	典型值	最大值	单位
Ton	开机低电平宽度	100	500	-	ms
Ton(status)	开机时间(据 status 状态判断)	22	-	-	s
Ton(usb)	开机时间 (据 usb 状态判断)	-	20	-	s
Ton(uart)	开机时间 (据 uart 状态判断)	-	20	-	s
VIH	PWRKEY 输入高电平	0.6	0.8	1.8	V
VIL	PWRKEY 输入低电平	-0.3	0	0.5	V

3.4.2 掉电关机

CLM920_JC5(JD5) Mini PCIE 模块要关机的话，可以切断 VBAT 供电电源，此时模块没有进行正常的关机流程。只有当模块异常工作无法重启时才建议掉电重启模块，建议两次重启的时间间隔大于 30S。

3.4.3 复位控制

CLM920_JC5(JD5)Mini PCIE 模块 PIN22 信号为 RESET 复位管脚。应用端需要模块复位时，可将此管脚拉低 150-450ms 即可复位模块。RESET 管脚对干扰比较敏感，走线时远离射频干扰信号。

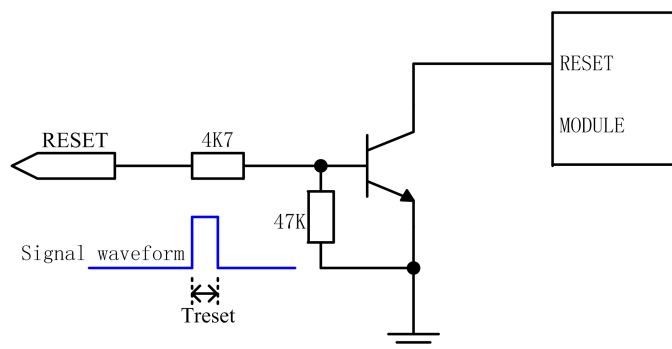


图 3-7 复位参考电路

表3-6 RESET引脚参数

符号	描述	最小值	典型值	最大值	单位
Treset	低电平脉冲宽度	150	200	450	ms
VIH	RESET 输入高电平电压	1.17	1.8	2.1	V
VIL	RESET 输入低电平电压	-0.3	0	0.8	V

复位 RESET 时序如下：

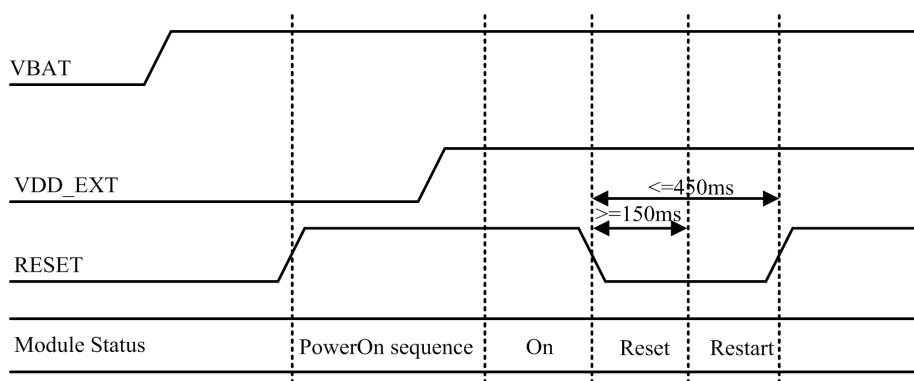


图 3-8 复位时序图

CLM920_JC5(JD5) Mini PCIE 模块支持 AT 命令复位，AT 指令为 `at+cfun=1,1` 即可重启模块。详细指令可查看 CLM920_JC5(JD5) AT 指令集手册。

3.5 USB 接口

CLM920_JC5(JD5) Mini PCIE 模块 USB 接口支持 USB2.0 高速协议，支持从设备模式，不支持 USB 充电模式。USB 输入输出走线需遵从 USB2.0 特性，USB 接口定义如下：

表3-7 USB接口管脚定义

管脚号	信号名称	IO	描述
36	USB_DM	IO	USB 差分信号负
38	USB_DP	IO	USB 差分信号正
4,9,15,18,21,26,27,29,3 4,35,37,40,43,50	GND	-	地

模块作为 USB 从设备,支持 USB 休眠及唤醒机制。参考设计电路如下:

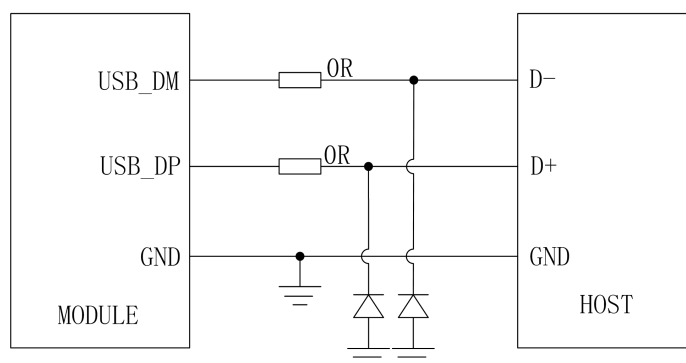


图 3-9 USB 连接设计电路图

NOTE

- ✧ USB 接口支持高速（480Mbps）和全速（12Mbps）模式，因此设计需要严格遵循 USB2.0 协议要求。
- ✧ 为提高 USB 接口的抗静电性能，建议数据线上增加 ESD 保护器件，保护器件的等效电容值小于 1pF，TVS 管靠近 USB 座子放置。
- ✧ USB 接口总线供电电压由模块内部提供，不需外部提供。同时由于模块的 USB 接口对外不提供 USB 总线电源，模块只能作为 USB 总线设备的从设备。
- ✧ 建议在 USB 差分线上各串 0R 电阻。电阻靠近外放置。
- ✧ PCB LAYOUT 需要严格遵守以下规则：
 - 1) USB_DP 和 USB_DM 信号线控制差分阻抗 90Ω；
 - 2) USB_DP 和 USB_DM 信号线要去等长、平行、避免直角和锐角走线；
 - 3) USB_DP 和 USB_DM 信号线布线在离地层最近的信号层，走线上下层，左右包地屏蔽保护。

USB 接口可支持以下功能：

- ✧ 软件下载升级
- ✧ 数据通讯
- ✧ AT Command



◇ GNSS NMEA 输出等

3.6 UART 接口

CLM920_JC5(JD5) Mini PCIE 模块提供一组 UART 接口，串口电平为 1.8V。该模块串口支持 9600，19200，38400，57600，115200，230400bps 波特率，默认为 115200bps。

表3-8 UART串口信号定义

管脚号	信号名称	I/O 属性	描述
23	UART_RXD	DI	串口接收数据
31	UART_TXD	DO	串口发送数据

若需要使用串口，需参考以下串口设计。

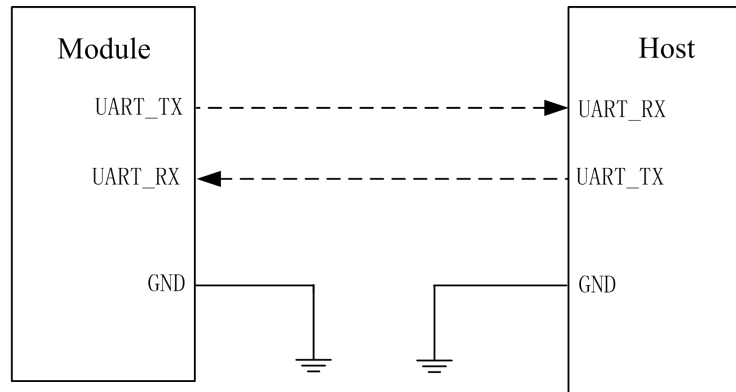


图 3-10 UART 串口设计图

模块串口电平为 1.8V，如果串口需要跟 3.3V 电平的 MCU 相连，需要外部增加一颗电平转换芯片来实现电平匹配，芯片连接方式可参考以下电路：

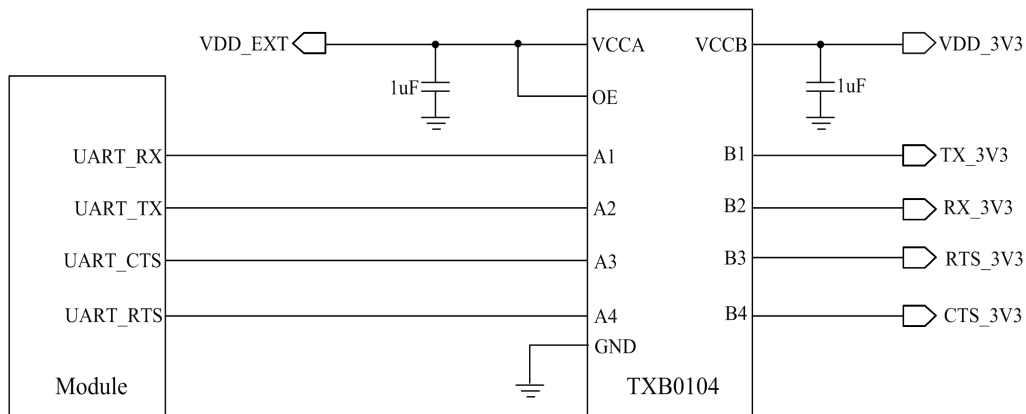


图 3-11 电平转换电路



NOTE

✧ UART 接口可用于 AT 指令操作控制和数据传输

3.7 USIM 接口

CLM920_JC5(JD5)Mini PCIE 模块提供一个兼容 ISO 7816-3 标准的 USIM 卡接口，USIM 卡电源由模块内部电源稳压器提供，支持 1.8V/3.0V 的电压。

表3-9 SIM卡信号定义

管脚号	信号名称	IO 属性	高电平值	描述
6	USIM_DET	DI	1.8V	SIM 卡热插拔检测*
8	USIM_VDD	PO	1.8V/2.85V	SIM 卡供电电源
10	USIM_DATA	IO	1.8V/2.85V	SIM 卡数据信号
12	USIM_CLK	DO	1.8V/2.85V	SIM 卡时钟信号
14	USIM_RESET	DO	1.8V/2.85V	SIM 卡复位信号

3.7.1 USIM 卡参考电路

CLM920_JC5(JD5)Mini PCIE 模块不自带 USIM 卡槽，用户使用时需在自己的接口板上设计 USIM 卡槽。

USIM 卡接口参考设计图如下：

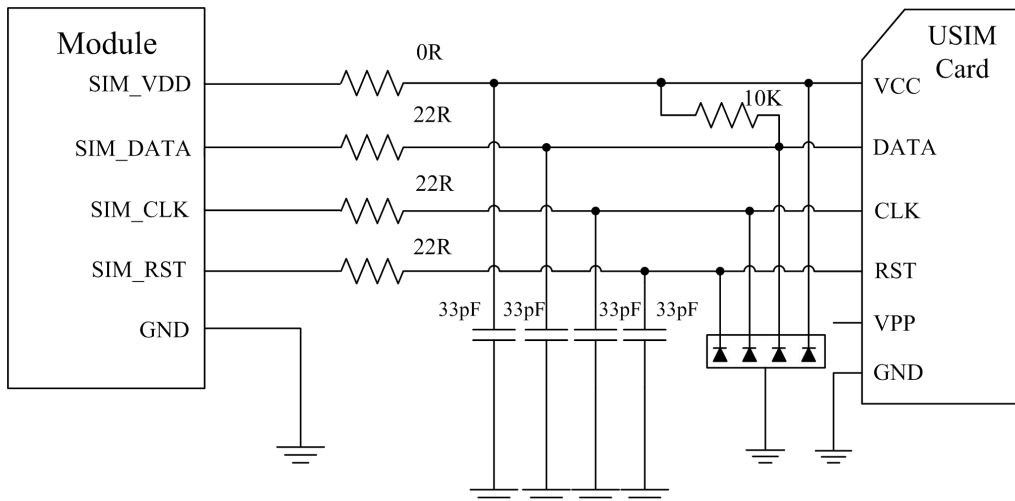


图 3-12 USIM 设计电路图

NOTE



USIM 卡电路设计需要满足 EMC 标准及 ESD 要求，同时需要提高抗干扰能力，确保 USIM 卡能够稳定的工作。在设计种需要严格遵守以下几点：

- ✧ USIM 卡座靠近模块摆放，尽量保证 USIM 卡信号线布线长度不得超过 100mm，过长会影响信号质量。
- ✧ USIM 卡电路容易受到射频干扰引起不识卡或掉卡,因此卡槽应尽量放置在远离天线射频辐射的地方，卡走线尽量远离 RF 射频，DC/DC 电源，VBAT，时钟信号等高速信号线。
- ✧ 为了防止 USIM_CLK 和 USIM_DATA 信号相互串扰，两者布线不能太靠近，并且在两条线段之间增加地屏蔽；此外，USIM_RST 信号也需要做包地保护。若难以做到，则至少需要将 SIM 信号作为一组包地保护。
- ✧ 为确保良好的 ESD 防护性能，建议 USIM 卡的引脚增加 TVS 管；建议选择的 TVS 管寄生电容不大于 15pF，TVS 管靠近 USIM 卡座放置。
- ✧ 建议信号走线尽量短，若因避免不了，USIM 卡走线过长，或者有比较近的干扰源的情况下，建议 USIM_DATA 信号靠近卡座处接一个 10K 上拉电阻到 USIM_VDD。
- ✧ USIM_CLK、USIM_DATA、USIM_RST 需在信号线通路上各串联一个 22R 的电阻位，便于调试；同时，并联 33PF 电容可有效滤除高频干扰；阻容器件尽量靠近 USIM 卡座放置。
- ✧ USIM 卡座尽量选用金属外壳的，增加抗干扰能力。

3.7.2 USIM_DET 热插拔参考设计 * (*表示在开发中，暂不支持，下同)

CLM920_JC5(JD5) Mini PCIE 模块支持 SIM 卡热插拔功能，此功能默认关闭。

USIM_DET 管脚作为一个输入检测脚来判断 SIM 卡插入与否。

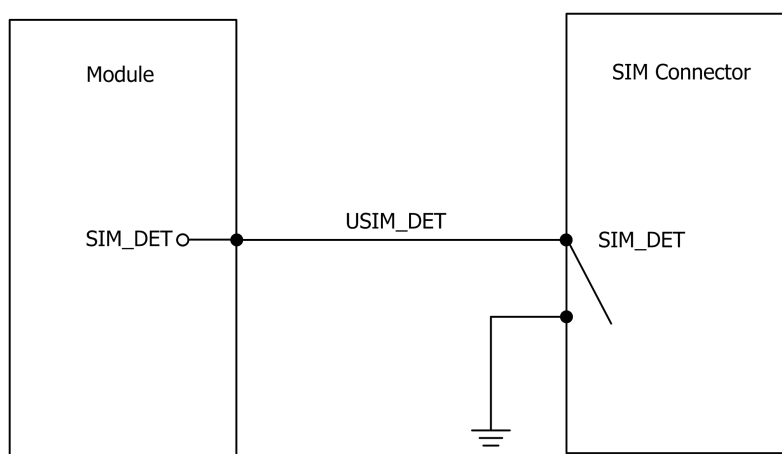


图 3-13 SIM 卡热插拔检测





✧ 使用常闭式 SIM 或常开式 SIM 卡时，可通过 AT 命令设置检测功能。

如设置 AT+HOSCFG=1,1 SIM 卡在位时状态为高，设置 AT+HOSCFG=1,0 SIM 卡在位时状态为低，设置 AT+HOSCFG=0,0 SIM 卡热插拔功能关闭。

3.7.3 模块内置 3 个贴片 SIM 卡（可选）

模块上预留有 3 个贴片 SIM 卡位置，用户可根据需要选配，移动，电信，联通贴片 SIM 卡皆可选配。

3.8 控制信号

3.8.1 WAKEUP_IN 与 WAKEUP_OUT *

CLM920_JC5(JD5) Mini PCIE 模块支持休眠唤醒功能。WAKEUP_IN 为主机控制模块休眠唤醒。WAKEUP_OUT 为模块告知主机是否处于睡眠状态。控制逻辑见下列表：

表3-10 WAKEUP_IN与WAKEUP_OUT工作状态

管脚	信号名称	I/O 属性	模块操作	
19	WAKEUP_IN	DI	低电平	唤醒模块
			高电平	模块进入睡眠模式
32	WAKEUP_OUT	DO	高电平	模块处于唤醒模式，USB，串口可使用
			低电平	模块处于睡眠模式，USB，串口不可使用

3.8.2 W_DISABLE#信号 *

为方便开发测试人员操作，本模块提供两种方式控制模块进入或退出飞行模式，具体见下列表：

表3-11 飞行模式控制

控制方式			模块操作	
I/O 控制	I/O 输入	高电平	正常模式	打开 RF
	I/O 输入	低电平	飞行模式	关闭 RF
AT 控制	AT+CFUN=0		最小功能模式	RF，USIM 卡被关闭
	AT+CFUN=1		正常模式	打开 RF
	AT+CFUN=4		飞行模式	关闭 RF



3.9 网络指示接口

CLM920_JC5(JD5) Mini PCIE 模块提供一路开漏 GPIO 信号来指示射频通信状态。

表3-12 网络指示灯管脚定义

管脚名称	管脚	I/O 属性	描述
LED_WWAN#	42	OC	网络状态指示灯

表3-13 网络指示状态

状态	LED 显示状态
找网状态	慢闪 (200ms 亮 /1800ms 灭)
待机状态	慢闪 (1800ms 亮 /200ms 灭)
数据传输模式	快闪 (125ms 亮 /125ms 灭)

LED 网络指示灯参考设计图如下：

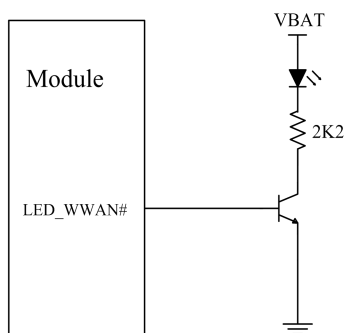


图 3-14 网络指示灯电路图

NOTE

◇ LED 灯的亮度可通过调节限流电阻值来调节，电流最大可调节为 40mA。

3.10 PCM 数字语音接口 *

CLM920_JC5(JD5) Mini PCIE 模块提供一组 PCM 音频接口，支持 8 位 A 率，U 率和 16 位线性短帧编码格式，PCM_SYNC 为 8kHz，PCM_CLK 为 2048kHz。

表3-14 PCM管脚定义

管脚号	信号名称	I/O 属性	描述
45	PCM_CLK	I/O	PCM 时钟脉冲

47	PCM_DOUT	DO	PCM 数据输出
49	PCM_DIN	DI	PCM 数据输入
51	PCM_SYNC	I/O	PCM 帧同步信号

表3-15 PCM具体参数

特性	描述
编码格式	线性
数据位	16bits
主从模式	主/从模式
PCM 时钟	2048kHz
PCM 帧同步	短帧
数据格式	MSB

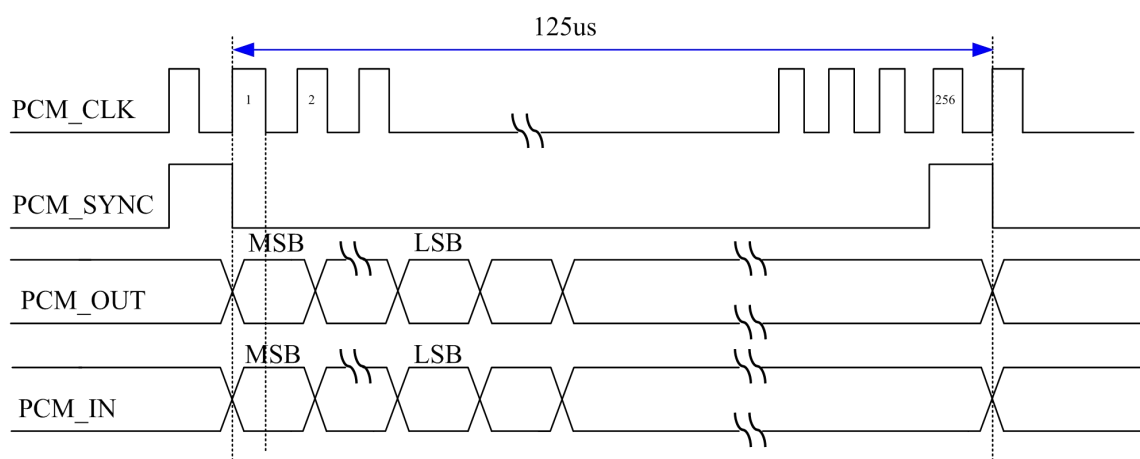


图 3-15 PCM 短帧模式时序图

3.11 模拟语音(可选)

CLM920_JC5(JD5) Mini PCIE 模块支持模拟音频输入输出。模块包含一路差分 MIC 输入，一路差分 EAR 输出。用户可直接在将 Microphone 或 Speaker 接在模块外围，也可以选择增加音频放大器。模拟音频信号可选，不用时信号引脚则悬空。

表3-16 模拟音频接口定义

管脚号	信号名称	I/O 属性	描述
1	MIC_P	AI	MIC 差分输入正



3	MIC_N	AI	MIC 差分输入负
5	EAR_P	AO	音频差分输出正
7	EAR_N	AO	音频差分输出负

NOTE

- ✧ MIC_P 和 MIC_N 通道用于麦克风语音差分输入。麦克风通常选用驻极体麦克风。
- ✧ EAR_P 和 EAR_N 通道用于听筒或者扬声器差分输出。若外置音频功放，则可接喇叭 SPK_P 和 SPK_N。

3.11.1 麦克风接口电路

MIC_P/MIC_N 通道在内部已提供驻极体麦克风偏置电压，不需外面增加偏置电路。麦克风通道参考电路如下图所示：

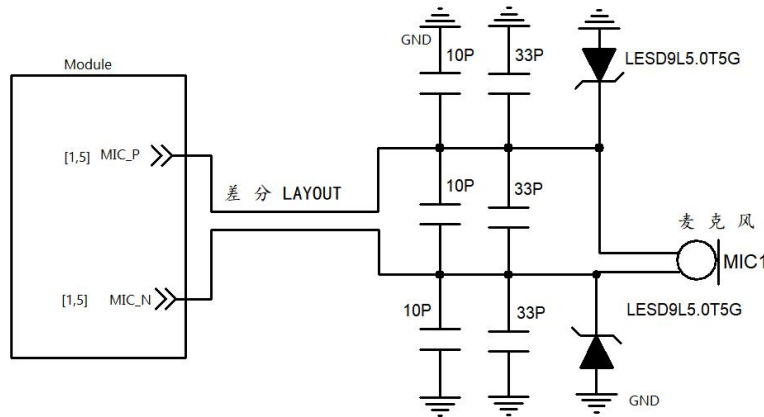


图 3-16 麦克风语音输入参考电路

3.11.2 听筒接口电路

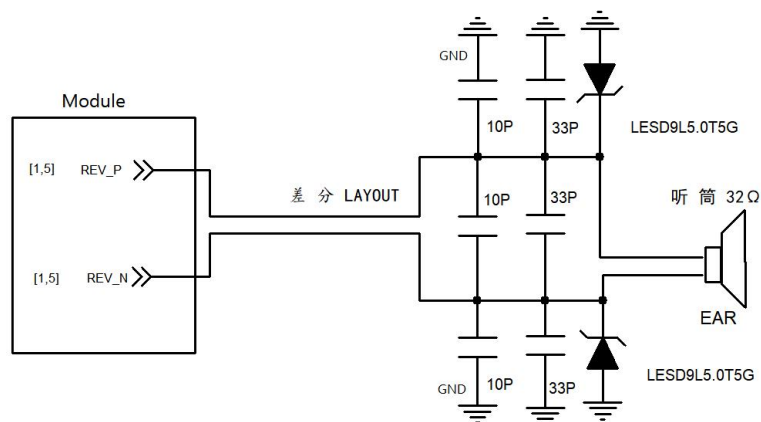


图 3-17 音频输出参考电路

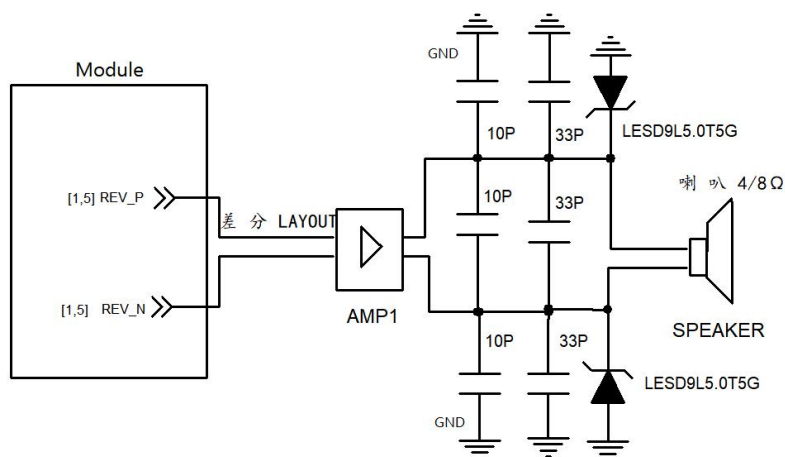


图 3-18 音频放大输出参考电路

NOTE

- 模拟语音输入输出信号走线需要遵守差分走线规则，等长等距，包地屏蔽保护，提高线路抗干扰能力，保证音频质量。

3.12 射频天线接口

CLM920_JC5(JD5) Mini PCIE 模块设计有三个天线接口，一个主集天线，一个分集天线，一个 GNSS。4G 建议连接分集天线，用于限制高速移动和多路径造成的信号下降。



3.12.1 射频连接器位置

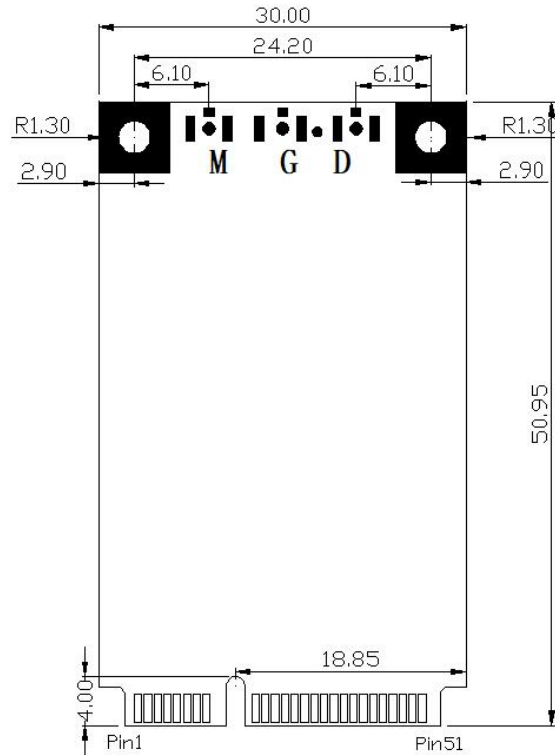


图 3-19 RF 连接器分布位置图

3.12.2 射频连接器尺寸

建议客户使用 RF Connector 连接方式。

- ✧ 天线连接器必须使用 50 欧姆特性阻抗的同轴连接器，并且选用尽可能插损小的 RF 连接线。
- ✧ 推荐使用 Murata 公司的 MM9329-2700 连接器。

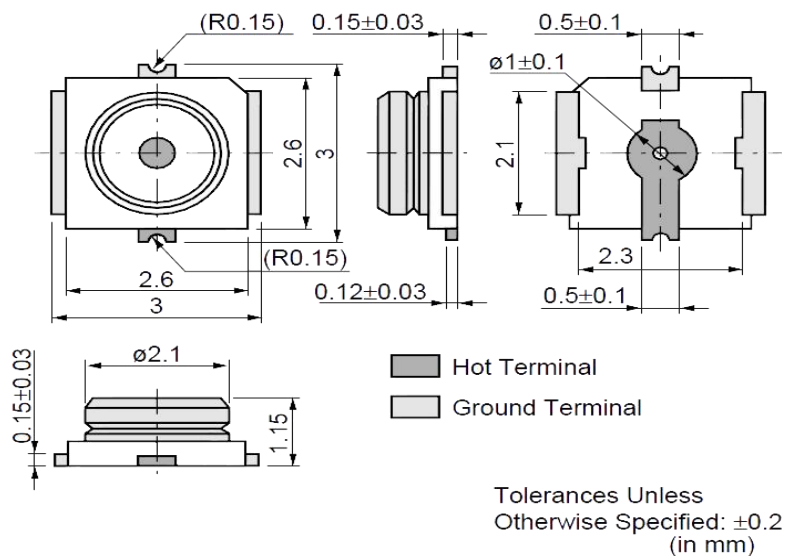


图 3-20 RF 连接器尺寸图

表3-17 RF连接器主要参数

额定条件		环境条件
频率范围	DC to 6GHZ	- 40° C to +85° C
特性阻抗	50 Ω	- 40° C to +85° C

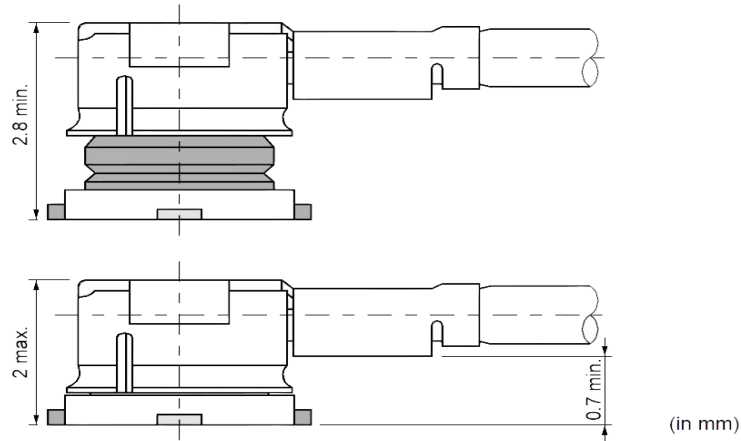


图 3-21 匹配的同轴射频线尺寸图

NOTE

- CLM920_JC5(JD5) Mini PCIE 模块提供三路射频天线接口，分别为主集天线，分集天线，GNSS 天线。与天线相连的必须是 50 欧姆特征阻抗的走线。
- 实际使用时可根据用户的电路板走线由天线厂调试优化匹配器件参数值，主板 R1/R2/R/R4/R5/R6 默认贴 100PF，C1/C2/C3/C4/C5/C6 默认空贴，为防范静电损坏模块内部期间，建议在天线连接处 D1/D2/D3 处选贴一颗双向 TVS 管。

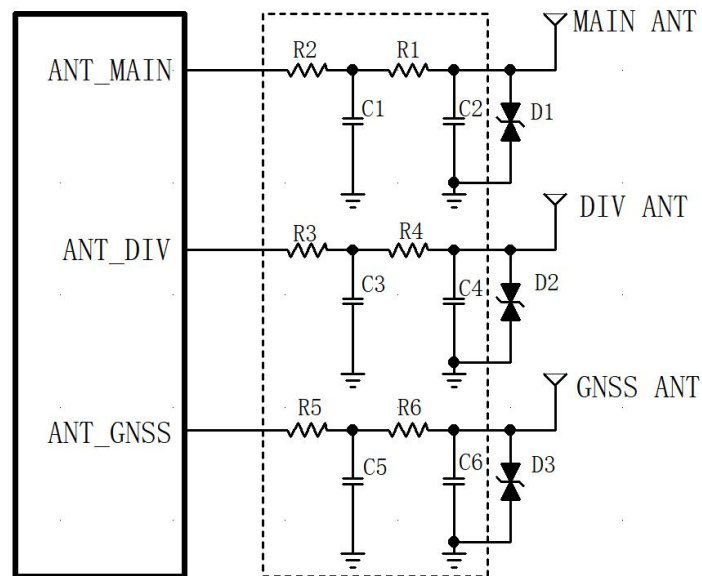


图 3-22 天线匹配电路

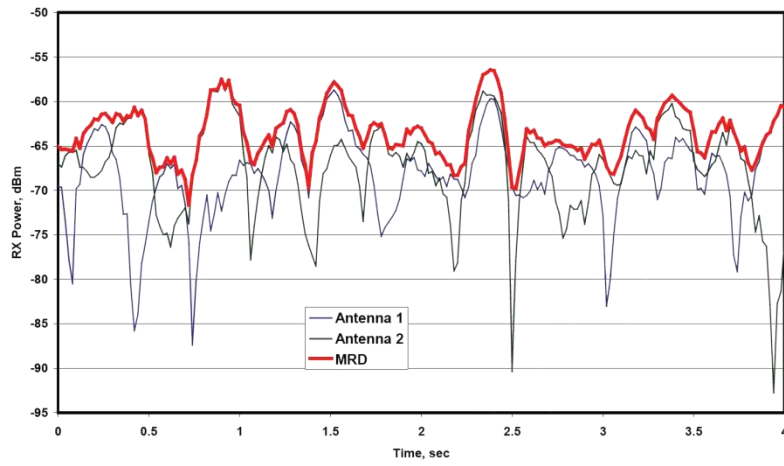


图 3-23 带分集和不带分集天线接收信号强度比较



第 4 章 总体技术指标

4.1 本章概述

CLM920_JC5(JD5) Mini PCIE 模块射频总体技术指标包含以下部分：

- ◇ 工作频率
- ◇ 传导射频测量
- ◇ 传导接收灵敏度和发射功率

4.2 工作频率

表4-1 射频频率表

频段	上行频率	下行频率	双工模式
LTE B1	1920MHz - 1980MHz	2110MHz - 2170MHz	FDD
LTE B2	1850MHz - 1910MHz	1930MHz - 1990MHz	FDD
LTE B3	1710MHz - 1785MHz	1805MHz - 1880MHz	FDD
LTE B4	1710MHz - 1755MHz	2110MHz - 2155MHz	FDD
LTE B5	824MHz - 849MHz	869MHz - 894MHz	FDD
LTE B7	2500MHz - 2570MHz	2620MHz - 2690MHz	FDD
LTE B8	880MHz - 915MHz	925MHz - 960MHz	FDD
LTE B20	832MHz - 862MHz	791MHz - 821MHz	FDD
LTE B28	703MHz - 748MHz	758MHz - 803MHz	FDD
LTE B34	2010MHz - 2025MHz	2010MHz - 2025MHz	TDD
LTE B38	2570MHz - 2620MHz	2570MHz - 2620MHz	TDD
LTE B39	1880MHz - 1920MHz	1880MHz - 1920MHz	TDD
LTE B40	2300MHz - 2400MHz	2300MHz - 2400MHz	TDD
LTE B41	2555MHz - 2655MHz	2555MHz - 2655MHz	TDD
UMTS B1	1920MHz - 1980MHz	2110MHz - 2170MHz	WCDMA
UMTS B2	1850MHz - 1910MHz	1930MHz - 1990MHz	WCDMA
UMTS B4	1710MHz - 1755MHz	2110MHz - 2155MHz	WCDMA
UMTS B5	824MHz - 849MHz	869MHz - 894MHz	WCDMA
UMTS B8	880MHz - 915MHz	925MHz - 960MHz	WCDMA



4.3 传导射频测量

4.3.1 测试环境

表4-2 测试仪器

测试仪器	电源	村田同轴射频线
R&S CMW500	Agilent 66319	MXHP32HP1000

4.3.2 测试标准

CLM920_JC5(JD5) Mini PCIE 模块通过 3GPP TS 51.010-1, 3GPP TS 34.121-1, 3GPP TS 36.521-1, 3GPP2 C.S0011 和 3GPP2 C.S0033 测试标准。每个模块在工厂均通过严格测试，保证质量可靠。

4.4 传导接收灵敏度和发射功率

CLM920_JC5(JD5)Mini PCIE 模块 3G 接收灵敏度和发射功率测试指标如下：

表4-3 3G射频指标

模式	上行	下行	功率	接收灵敏度
WCDMA B1	1920MHz-1980MHz	2110MHz-2170MHz	24+1/-3dBm	<-110dBm
WCDMA B2	1850MHz-1910MHz	1930MHz-1990MHz	24+1/-3dBm	<-110dBm
WCDMA B4	1710MHz-1755MHz	2110MHz-2155MHz	24+1/-3dBm	<-110dBm
WCDMA B5	824MHz - 849MHz	869MHz - 894MHz	24+1/-3dBm	<-112dBm
WCDMA B8	880MHz - 915MHz	925MHz - 960MHz	24+1/-3dBm	<-112dBm

CLM920_JC5(JD5) Mini PCIE 模块 4G 接收灵敏度和发射功率测试指标如下：

表4-4 4G射频灵敏度指标

名录(灵敏度)	3GPP 协议要求	最小	典型	最大
LTE B1(FDD QPSK 通过>95%)	< - 96.3(10MHz)		-101	-100
LTE B2(FDD QPSK 通过>95%)	< - 94.3(10MHz)		-100	-99.5
LTE B3(FDD QPSK 通过>95%)	< - 93.3(10MHz)		-100	-99
LTE B4(FDD QPSK 通过>95%)	< - 96.3(10MHz)		-101	-100
LTE B5(FDD QPSK 通过>95%)	< - 94.3(10MHz)		-102	-101
LTE B7(FDD QPSK 通过>95%)	< - 94.3(10MHz)		-99	-98.5



LTE B8(TDD QPSK 通过>95%)	< - 93.3(10MHz)		-102	-101
LTE B20(FDD QPSK 通过>95%)	< - 93.3(10MHz)		-100	-99.5
LTE B28(FDD QPSK 通过>95%)	< - 94.8(10MHz)		-102	-101
LTE B34(TDD QPSK 通过>95%)	< - 93.3(10MHz)		-101	-100
LTE B38(TDD QPSK 通过>95%)	< - 96.3(10MHz)		-101	-100
LTE B39(TDD QPSK 通过>95%)	< - 96.3(10MHz)		-101	-100
LTE B40(TDD QPSK 通过>95%)	< - 96.3(10MHz)		-101	-100
LTE B41(TDD QPSK 通过>95%)	< - 94.3(10MHz)		-101	-100

表4-5 4G射频发射功率指标

名录	3GPP 协议要求 (dBm)	最小	典型	最大
LTE B1	21 to 25	22	23	24
LTE B2	21 to 25	22	23	24
LTE B3	21 to 25	22	23	24
LTE B4	21 to 25	22	23	24
LTE B5	21 to 25	22	23	24
LTE B7	21 to 25	22	23	24
LTE B8	21 to 25	22	23	24
LTE B20	21 to 25	22	23	24
LTE B28	21 to 25	22	23	24
LTE B34	21 to 25	22	23	24
LTE B38	21 to 25	22	23	24
LTE B39	21 to 25	22	23	24
LTE B40	21 to 25	22	23	24
LTE B41	21 to 25	22	23	24

4.5 天线设计要求

NOTE

◇ 天线效率



天线效率是天线输入功率与辐射率的比，由于天线回拨损耗，材料损耗，耦合损耗导致辐射功率总比输入功率低。但有一定的指标要求。

✧ S11 or VSWR

S11 表明了天线的 50 欧姆阻抗的匹配程度，一定程度上影响天线效率。可以用 VSWR 测试手段去衡量这个指标。

✧ 极化

极化是天线在辐射最大方向上的旋转方向。

✧ 辐射方向图

辐射方向图是指天线在远场各个方向上电磁场的强度，全向性天线辐射。半波振子天线是最合适终端天线。

✧ 增益和方向性

天线的方向性是指电磁波在各个方向上的电磁场强度。增益是天线效率与天线方向性的集合。

✧ 干扰

除天线性能意外，PCB 板上其它干扰也会影响到模块的天线性能。为了保证模块的高性能，必须对干扰做好控制。如 LCD,CPU,FPC 走线，音频电路，电源部分要尽可能远离天线，并做相应隔离和屏蔽，或路径上做滤波处理。

天线指标要求具体见下列表：

表4-6 主集天线指标要求

指标项	指标要求
阻抗	50 欧姆±10%
输入功率	>23dBm
驻波比	<2.1
增益	≤2.5dbi
效率	>40%
天线辐射方向性	全向性
总辐射功率	FDD TDD >17dBm
	WCDMA >17dBm
总全向灵敏度	FDD TDD <-87dB(10MHz Band Width)
	WCDMA <-102dB
S11	<-10dB



指标项	指标要求
阻抗	50 欧姆±10%
输入功率	>23dBm
驻波比	<2.1
增益	≤2.5dbi
效率	>40%
天线辐射方向性	全向性
总辐射功率	FDD TDD >17dBm
	WCDMA >17dBm
总全向灵敏度	FDD TDD <-87dB(10MHz Band Width)
	WCDMA <-102dB
S11	<-10dB

4.6 功耗特性

表4-7 三大运营商实网休眠与空闲功耗

运营商	制式	条件	模式	电流功耗 mA
CTCC	LTE	不带 USB 连接	休眠模式	1.5
			空闲模式	41.1
CMCC	LTE	不带 USB 连接	休眠模式	3.0
			空闲模式	41.5
CUCC	WCDMA	不带 USB 连接	休眠模式	2.3
			空闲模式	41.3
	LTE	不带 USB 连接	休眠模式	2.9
			空闲模式	40.3

表4-8 WCDMA通话功耗

频段	信道/功率 dBm	电流功耗 mA
WCDMA B1	9612/22.6	640
	9750/23.1	643



	9888/22.8	628
WCDMA B2	9626/23.4	600
	9400/23.2	628
	9538/23.1	632
WCDMA B4	1312/22.7	608
	1412/23.2	562
	1513/22.9	620
WCDMA B5	4132/23.4	530
	4182/23.5	500
	4233/23.7	506
WCDMA B8	2712/23.0	493
	2788/23.4	510
	2863/23.1	552

表4-9 LTE功耗

频段	信道/功率 dBm	电流功耗 mA
LTE-FDD B1 @10MbpsFRB	18050/22.36	632
	18300/22.19	634
	18550/22	653
LTE-FDD B2 @10MbpsFRB	18650/22	646
	18900/22	600
	19150/21.9	636
LTE-FDD B3 @10MbpsFRB	19250/21.97	578
	19575/21.87	561
	19900/21.8	584
LTE-FDD B4 @10MbpsFRB	20000/22.1	588
	20175/22.3	545
	20350/22.33	591
LTE-FDD B5 @10MbpsFRB	20450/21.84	522
	20525/21.92	526
	20600/22.1	540
LTE-FDD B7 @10MbpsFRB	20800/22.1	672



	21100/22	637
	21400/22.1	692
LTE-FDD B8 @10MbpsFRB	21500/22.2	532
	21625/22.16	526
	21750/22.2	535
LTE-FDD B20 @10MbpsFRB	24200/22.2	537
	24300/22.3	528
	24400/22.3	538
LTE-FDD B28 @10MbpsFRB	27260/22.07	537
	27360/22	528
	27460/21.98	538
LTE-FDD B34 @10MbpsFRB	36250/21.9	320
	36275/22	320
	36300/22	320
LTE-TDD B38 @10MbpsFRB	37800/22	373
	38000/22	376
	38200/22.1	375
LTE-TDD B39 @10MbpsFRB	38300/22	305
	38450/22.1	305
	38600/21.98	305
LTE-TDD B40 @10MbpsFRB	38700/22.1	343
	39150/22.1	345
	39600/22	342
LTE-TDD B41 @10MbpsFRB	40290/21.9	379
	40740/21.9	378
	41190/21.8	383

4.7 GNSS 接收器

本模块内置多星座高精度定位 GNSS(GPS/GLONASS/BeiDou/Galileo)接收机。可通过 AT 指令关闭与打关闭 GNSS 功能，具体见域格 AT 指令集。



表4-10 GNSS性能参数

测试项	描述	指标	
支持通道	--	64 通道同时跟踪	
单点定位	没有遮挡的开阔地	3M	
速度精度	--	0.1M/S	
速度更新速率	--	10Hz	
灵敏度	冷启动	-145dBm	
	热启动	-149dBm	
	重铺	-158dBm	
	追踪	-159dBm	
定位时间	冷启动	EPH Save Disabled	30 S
		EPH Save Enabled	6 S
	温启动	EPH Save Disabled	23 S
		EPH Save Enabled	3 S
	热启动	EPH Save Disabled	1 S
		EPH Save Enabled	1 S
总功率	--	TBD	
耗流	--	TBD	

NOTE

- ✧ GNSS 芯片通过 UART 口与 CPU 进行数据通讯；同时开发，测试人员通过 UART 口发送 AT 指令控制 GNSS 芯片。
- ✧ 串口支持 9600, 19200, 38400, 57600, 115200, 230400bps 波特率，默认为 115200bps。



第 5 章 接口电气特性

5.1 工作存储温度

表5-1 CLM920_JC5(JD5) Mini PCIE 4G模块工作温度

参数	最小值	最大值
正常工作温度	-35° C	75° C
极限工作温度	-40° C	85° C

5.2 模块 IO 电平

CLM920_JC5(JD5) Mini PCIE 模块 IO 电平如下：

其中对应于 1.8V USIM 应用, UIM_PWR 为 1.8V; 对应于 3V USIM 应用, UIM_PWR 为 2.85V。

其他数字 IO 电平统一为 1.8V。

表5-2 CLM920_JC5(JD5) Mini PCIE模块电气特性

参数	参数描述	最小值	最大值
VIH	高电平输入电压	0.65* VDD_EXT	VDD_EXT+0.3V
VIL	低电平输入电压	-	0.35*VDD_EXT
VOH	高电平输出电压	VDD_EXT-0.45V	VDD_EXT
VOL	低电平输出电压	0	0.45V

5.3 电源

CLM920_JC5(JD5) Mini PCIE 模块电源输出如下：

表5-3 CLM920_JC5(JD5) Mini PCIE模块工作电压

参数	最小值	典型值	最大值
VDD_EXT	1.7V	1.8V	1.9V
UIM_PWR	1.7V/2.75V	1.8V/2.85V	1.9V/2.95V

NOTE

✧ 模块任何接口的上电时间不得早于模块的开机时间, 否则可能导致模块异常或损坏。



5.4 静电特性

CLM920_JC5(JD5) Mini PCIE 模块使用时需要对 ESD 进行防护，保证产品质量。

表5-4 CLM920_JC5(JD5) Mini PCIE ESD特性

测试端口	接触放电	空气放电	单位
USB 接口	±4	±8	KV
USIM 接口	±4	±8	KV
模拟语音接口	±4	±8	KV
VBAT 电源	±4	±8	KV

第 6 章 结构及机械特性

6.1 外观

CLM920_JC5(JD5) Mini PCIE 模块为单面布局的 PCBA，模块外观图如下所示：



图 6-1 CLM920_JC5(JD5) 外观图

6.2 Mini PCI Express 连接器

CLM920_JC5(JD5) Mini PCIE 模块接口符合 PCI Express Mini Card 1.2 接口标准，符合此标准的 PCI Express Mini Card 连接器均可与之配套使用，比如 Molex 的 679100002。

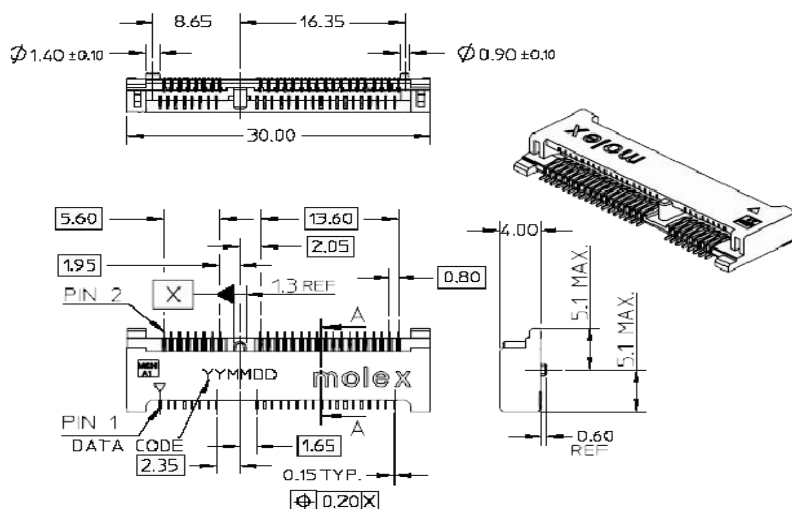


图 6-2 连接器尺寸



6.3 模块固定方式

CLM920_JC5(JD5) Mini PCIE 模块固定方式为两个螺丝孔接地。