

产品名称	NM28 BRA2 5G M.2 模块硬件使用指南
页数	51
版本	V1.1
日期	2024/11/12

NM28 BRA2 5G M.2 模块硬件使用指南

V1.1



5G RedCap 系列

Shanghai YUGE Information Technology co., LTD

All rights reserved



前言

上海域格信息技术有限公司提供该文档内容用以支持其客户的产品设计。客户须按照文档中提供的规范、参数来设计其产品。由于客户操作不当而造成的人身伤害或财产损失，本公司不承担任何责任。由于产品版本升级或其他原因，上海域格信息技术有限公司有权对该文档进行更新。

版权申明

本文档版权属于© 2024 上海域格信息技术有限公司，任何人未经我司允许而复制转载该文档将承担法律责任。

数据声明

客户产品使用本通讯模组需要将设备数据上传至客户指定服务或第三方服务器，本通讯模组可仅为客户实现产品功能为目的或在适用法规允许下保留、解析或以其他方式处理相关数据，客户与第三方数据交互时自行了解其数据安全信息。

免责声明

- 1、本公司不承担因文档中有错漏或应用文档信息中而产生的任何责任；
- 2、本公司对第三方资源的信息、网络安全性及合法性均不承担任何法律责任；



文档历史

修订记录

版本	日期	作者	变更描述
V1.0	2024-11-04	域格文档组	首版
V1.1	2024-11-12	域格文档组	修改开关机内容描述，增加开关机时序；修改其他接口静电数据



目录

文档历史	3
目录	4
表格索引	6
图片索引	7
1 引言	8
1.1. 相关文档	8
1.2. 特殊符号	8
2 产品综述	9
2.1. 频段及功能	9
2.2. 关键特性	10
2.3. 功能框图	12
3 应用接口	13
3.1. 引脚分配图	14
3.2. 引脚描述表	15
3.3. 工作模式	18
3.4. 休眠模式	19
3.5. 电源设计	20
3.5.1. 引脚介绍	20
3.5.2. 供电参考电路	20
3.6. 开、关机	21
3.7. 复位	22
3.8. WAKE_IN 接口	24
3.9. WOWWAN#接口	24
3.10. 串口	25
3.11. USB 接口	26
3.12. I2C 接口	27
3.12.1. USIM 引脚说明	28
3.12.2. USIM 热插拔	29
3.12.3. USIM 卡接口设计要求	29
3.13. PCM 接口	30
3.14. PCIe 接口	31
3.15. 控制和状态指示接口	33
3.15.1. 状态指示灯	33
3.16. 飞行模式	34
3.17. 授时接口	35
3.18. ANT_CTL 接口*	36
4 天线接口	37
4.1. 天线接口	37
4.2. 射频连接器尺寸	37
4.3. 射频发射功率	39



4.4.	射频接收灵敏度	40
4.5.	工作频率	41
4.6.	射频同轴线要求	41
4.7.	天线选型要求	42
5	电气性能和可靠性	43
5.1.	电源额定值	43
5.2.	绝对最大额定值	43
5.3.	工作和存储温度	43
5.4.	功耗	44
5.5.	静电防护	45
6	结构与规格	47
6.1.	机械尺寸	47
7	存储和包装	48
7.1.	存储	48
7.2.	包装	49
8	附录 参考文档及术语缩写	50



表格索引

表 1 : 特殊符号	8
表 2 : 模组支持的频段	9
表 3 : 模组关键特性	10
表 4 : I/O 参数定义	15
表 5 : 引脚描述	15
表 6 : 工作模式	19
表 7 : VBAT 引脚和地引脚定义	20
表 8 : 开关机引脚定义	21
表 9 : 复位引脚定义	22
表 10 : WAKE_IN 引脚定义	24
表 11 : WOWWAN#引脚定义	24
表 12 : 串口引脚定义	25
表 13 : USB 引脚定义	26
表 14 : I2C 引脚定义	27
表 15 : USIM 接口引脚定义	28
表 16 : USIM_DET0 控制电平说明	29
表 17 : PCM 接口引脚定义	30
表 18 : PCIe 接口引脚定义	31
表 19 : LED1# 引脚定义	33
表 20 : W_DISABLE#引脚说明	34
表 21 : 模组支持两种方式进入飞行模式	34
表 22 : 授时接口引脚定义	35
表 23 : 射频天线引脚定义	36
表 24 : 天线接口定义	37
表 25 : 射频连接器主要特性	38
表 26 : 传导发射功率	39
表 27 : 单传下的传导灵敏度 (吞吐量 $\geq 95\%$)	40
表 28 : LTE 工作频率	41
表 29 : 射频同轴线主要特性	41
表 30 : 天线主要特性	42
表 31 : 工作电压	43
表 32 : 绝对最大额定值	43
表 33 : 工作和存储温度范围	43
表 34 : 模组耗流	44
表 35 : ESD 性能参数 (温度: 25 °C, 湿度: 45 %)	45
表 36 : 术语缩写	50



图片索引

图 1: 功能框图	12
图 2: M.2 引脚分配图(俯视图)	14
图 3: 模组睡眠模式下 DRX 运行时间和功耗关系	19
图 4: 工作时的电源要求	20
图 5: VBAT 输入端参考电路	21
图 6: 开机时序图	21
图 7: 关机时序图	22
图 8: 开关机参考电路	22
图 9: 复位时序图	23
图 10: 开集驱动复位参考电路	23
图 11: 按键复位参考电路	23
图 12: WAKE_IN 参考电路	24
图 13: WOWWAN#参考电路	25
图 14: 电平芯片转换电路	25
图 15: 晶体管电平转换电路	26
图 16: USB 参考设计图	26
图 17: I2C 参考设计	27
图 18: 外部 USIM 卡座参考电路图	29
图 19: PCM 参考设计	31
图 20: PCIe 接口参考电路	32
图 21: 模组状态指示灯接口参考电路	33
图 22: W_DISABLE#接口参考电路	34
图 23: B 码授时接口参考电路	35
图 24: 1PPS 授时接口参考电路	35
图 25: 主板射频连接器尺寸图(单位:mm)	37
图 26: PCB 板上天线转接参考电路	38
图 27: 模组机械尺寸图(单位:mm)	47
图 28: 托盘尺寸图(单位:mm)	49



1 引言

本文档定义了 NM28 BRA2 M.2 模组的硬件接口规范、RF 性能、电气特性及机械规范等方面的信息，通过此文档的帮助，结合我们的模组产品资料，客户可以快速理解模组的硬件功能，掌握 5G 模组的使用方法并应用到无线产品设计。

1.1. 相关文档

《NM28 BRA2 系列 AT 命令手册》

《NM28 BRA2 M.2 参考设计》

《NM28 BRA2 参考设计》

注：

如需技术支持或详细资料技术文档，请随时与我司 FAE 联系。

1.2. 特殊符号

表 1：特殊符号

符号	定义
*	若无特别说明，模组功能、特性、接口、引脚名称、AT 命令或参数后所标记的星号 (*) 表示该功能、特性、接口、引脚、AT 命令或参数正在开发中，因此暂不支持；模组子型号后所标记的星号 (*) 表示该子型号暂无样品。



2 产品综述

NM28 BRA2 M.2模组基于 3GPP Release 17 技术，支持 5G SA 组网，向下兼容 4G。支持 5G 及行业特色功能：SUL、5G LAN、网络切片、高精度授时、NR 定位、uRLLC以及行业定制等。上下行理论峰值速率分别可达220Mbps(DL)和110Mbps(UL)，可满足行业应用中高速要求。

NM28 BRA2 M.2模组采用高可靠性器件以及工业独特设计，超低功耗、超高灵敏度且尺寸紧凑，内置丰富的网络协议，集成多个工业标准接口，如USB、UART、I2C、PCM等，采用 1T2R 天线设计，同时兼容 1T1R 天线方案，支持多种驱动和软件功能，提供语音功能满足多种应用场景。模组具有小尺寸、低功耗、低时延等优点，适合多种应用范围，如工业路由及网关、数据终端、视频监控、能源电力、车联网等等。

NM28 BRA2 M.2模组采用 M.2 Key-B接口，尺寸为 30mm*52mm*3.2mm。

2.1. 频段及功能

表 2：模组支持的频段

无线功能	频段
LTE-FDD	B1/B3/B5/B8
LTE-TDD	B34/B38/B39/B40/B41（全频段）
5G NR	n1/3/5/8/28/41/78/79

2.2. 关键特性

表 3：模组关键特性

参数	说明
封装类型	<ul style="list-style-type: none"> ● M.2 Key-B 接口
供电	<ul style="list-style-type: none"> ● VBAT 供电电压范围：3.3 ~ 4.4 V ● 典型供电电压：3.8 V
发射功率	<ul style="list-style-type: none"> ● LTE B1/3/5/8/34/38/39/40/41: Class 3 (23dBm ±2.7dB) ● LTE B41: Class 2 (26dBm +2.7/-3.7dB) ● 5G NR n1/n3/n5/n8/n28/n41: Class 3(23dBm ±2.7dB) ● 5G NR n78/n79: Class 3(23dBm +2.7/-3.7dB) ● 5G NR n41/n78/n79 HPUE: Class 2 (26dBm +2.7/-3.7dB)
温度/湿度范围	<ul style="list-style-type: none"> ● 正常工作温度：-30 ~ +75 ° C ● 扩展工作温度：-40 ~ +85 ° C ● 存储温度：-40 ~ +90 ° C ● 湿度：5% ~ 95%
USIM 接口	<ul style="list-style-type: none"> ● 支持 1.8/3.0 V USIM 卡，支持双卡单待
I2C 接口	<ul style="list-style-type: none"> ● 支持 1 路 I2C 接口，支持标准和快速模式
USB 接口	<ul style="list-style-type: none"> ● 支持 1 路 USB 接口，符合 USB2.0 规范，支持 USB2.0 高速（480Mbps）和全速（12Mbps）模式 ● 用于 AT 命令、数据传输、软件调试及固件升级
PCM 接口	<ul style="list-style-type: none"> ● 支持 1 路 PCM 接口，支持语音，支持扩展 Codec
PCIe 接口	<ul style="list-style-type: none"> ● 符合 PCIE1.1 规范，传输速率可达 2.5Gbps
授时接口	<ul style="list-style-type: none"> ● 支持 1 路 IRIG_B ● 支持 1 路 1PPS_OUT
串口	<ul style="list-style-type: none"> ● AT 串口： -用于 AT 命令通信和数据传输 -默认波特率为 115200 bps
网络协议特性	<ul style="list-style-type: none"> ● 支持 IPV4/IPV6/TCP/UDP/HTTP/DHCP/PPP/ECM/NTP/NITZ/ICMP/RNDIS 协议 ● 支持 IP/MQTT/FTP 协议 ● 支持 3GPP R13 版本协议 ● 支持 LTE FDD/TDD
LTE 特性 (受网络侧影响)	<ul style="list-style-type: none"> ● 支持 CAT4 ● 支持 1.4/3/5/10/15/20 MHz 射频带宽 ● 支持上行 QPSK、16QAM、64QAM、256QAM 调制方式 ● 支持下行 QPSK、16QAM、64QAM、256QAM 调制方式



	<ul style="list-style-type: none"> ● 支持下行 2×2MIMO ● 最大传输速率（理论值）： ● LTE-FDD: 192Mbps（下行速率）/98 Mbps（上行速率）
5G NR 特性	<ul style="list-style-type: none"> ● 支持 3GPP R17 版本协议 ● 支持上行 256QAM 调制方式和下行 256QAM 调制方式 ● n1/n3/n5/n8/n28/n41/n78/n79 支持下行 2×2MIMO ● 支持 SCS 的 15kHz 和 30kHz ● 支持 SA 工作模式 ● 支持 Option 3x、3a、3 和 Option 2 ● 最大传输速率（理论值，跟网络配置，及散热环境有关）： ● SA: 220Mbps（下行平均速率）/110Mbps（上行平均速率）
AT 命令	<ul style="list-style-type: none"> ● 3GPP TS 27.005 ● 3GPP TS 27.007 ● 参考 AT 指令详细文档
物理特征	<ul style="list-style-type: none"> ● 尺寸：52(L)x30(W)±0.20mm 厚：3.2(H)±0.2mm ● 重量：TBD ● 器件均符合EU RoHS标准
固件升级	<ul style="list-style-type: none"> ● 可通过 USB2.0 接口或者 FOTA 升级
天线接口	<ul style="list-style-type: none"> ● 主天线（ANT_MAIN） 50 Ω RF 特性阻抗 ● 分集天线（ANT_DIV） 50 Ω RF 特性阻抗

注：

模组工作温度范围尽可能在（-30℃~75℃），在此范围值各通讯指标均符合 3GPP 标准要求。若在扩展工作温度（-40℃~85℃）范围时，模组能够保持工作状态，仅个别指标如输出功率等参数可能会超出 3GPP 标准的范围，当温度回归到正常温度范围后，指标均能符合 3GPP 标准要求。

2.3. 功能框图

下图为模组功能框图，阐述了如下主要功能：

- 射频部分
- 基带部分
- 电源管理
- 外围接口

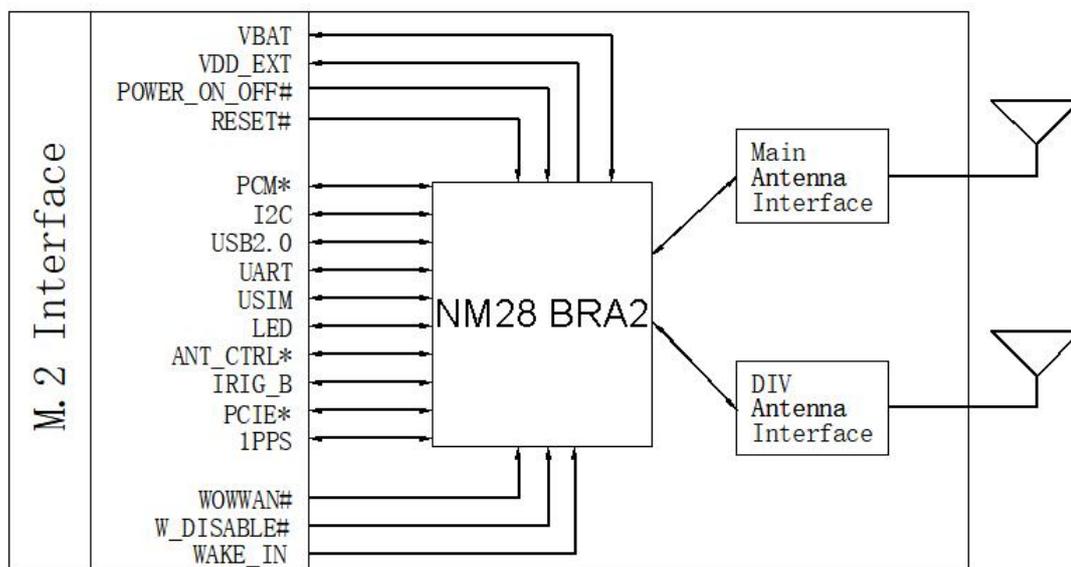


图 1：功能框图

注：

*部分接口在开发中。



3 应用接口

NM28 BRA2 M.2 模组对外接口为 M.2 Key-B 接口。本章主要介绍接口引脚定义及其相关应用：

- ◇ ANT_CTL 接口*
- ◇ I2C 接口
- ◇ LED 接口
- ◇ PCM 接口*
- ◇ 控制信号接口
- ◇ UART 接口
- ◇ USB 接口
- ◇ USIM 卡接口
- ◇ PCIE 接口*
- ◇ 授时接口
- ◇ 电源接口
- ◇ 天线接口

注：

*部分接口在开发中。



3.1. 引脚分配图

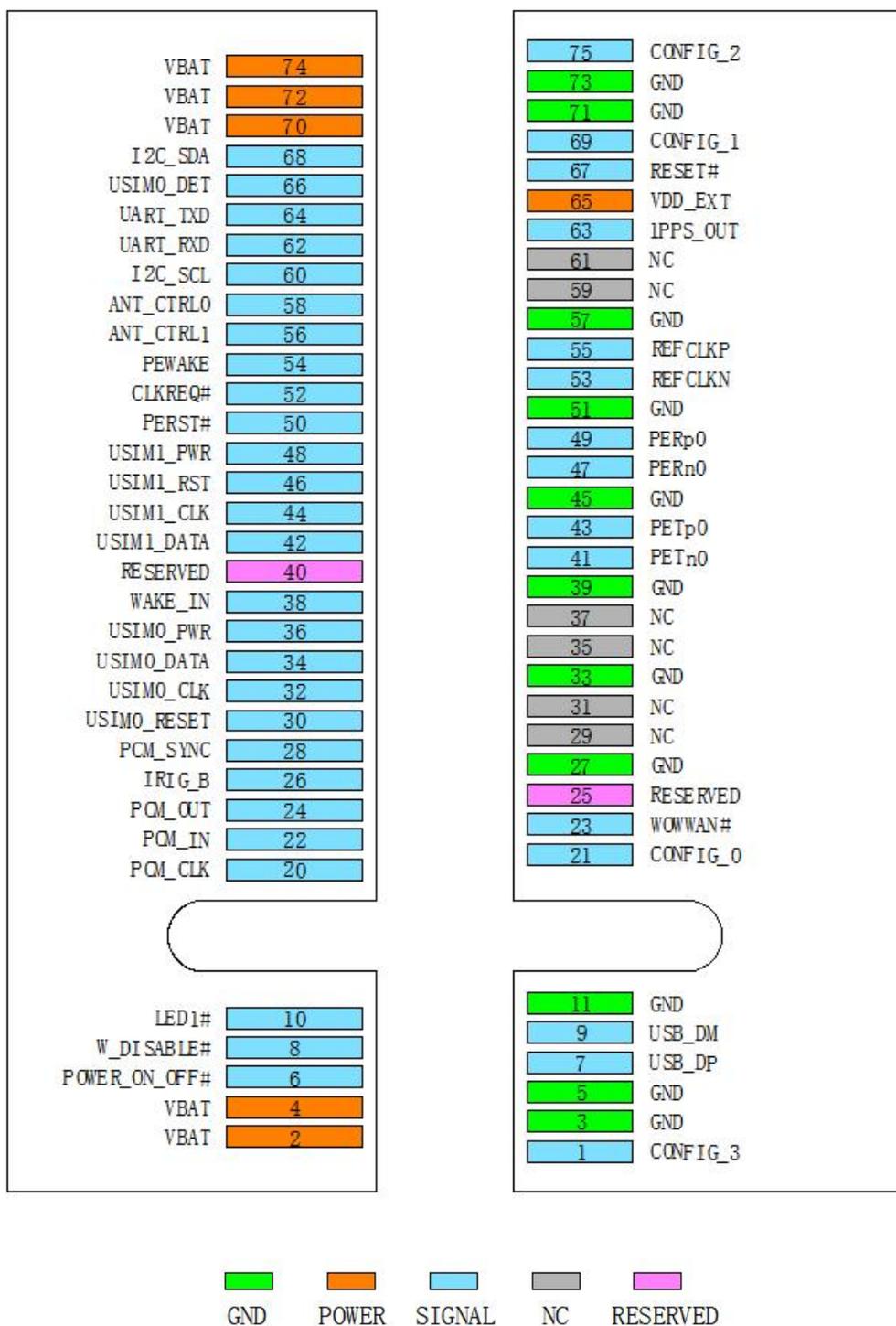


图 2: M.2 引脚分配图(俯视图)



3.2. 引脚描述表

下表详细描述了模组的引脚定义。

表 4：I/O 参数定义

类型	描述
AI	模拟输入
AO	模拟输出
AIO	模拟输入/输出
DI	数字输入
DIO	数字输入/输出
DO	数字输出
OD	漏极开路
PI	电源输入
PO	电源输出
VIL	低电平输入电压
VIH	高电平输入电压
VOL	低电平输出电压
VOH	高电平输出电压

表 5：引脚描述

电源、地					
引脚名	引脚号	I/O	描述	典型值	备注
VBAT	2、4、70、72、74	PI	模组供电	3.8V	供电的电流能力峰值要求不低于 3A
VDD_EXT	65	PO	对外输出 1.8V 电源	1.8V	用于外部电平转换或上拉, $I_{out} \leq 50\text{mA}$, 不用则悬空



GND	3、5、11、27、33、 39、45、51、57、71、 73	/	供电负极	/	地
-----	----------------------------------------	---	------	---	---

控制信号引脚

引脚名	引脚号	I/O	描述	典型值	备注
POWER_ON_OF F#	6	DI	模组开关机控制	1.8V/3.3V/VBAT	高电平有效，支持1.8V/3.3V/VBAT，不用则悬空
W_DISABLE##*	8	OD	模组飞行模式控制	1.8V/3.3V	需外部上拉，支持1.8V/3.3V，低电平有效，不用则悬空
WOWWAN#	23	OD	模组状态输出，用以唤醒主机	1.8V/3.3V	需外部上拉，支持1.8V/3.3V，不用则悬空
WAKE_IN	38	DI	模组休眠控制信号，内部上拉至1.8V	1.8V	低电平有效，不用则悬空
RESET#	67	DI	模组复位信号，内部上拉至1.8V	1.8V	低电平有效，不用则悬空

UART 串口

引脚名	引脚号	I/O	描述	典型值	备注
UART_RXD	62	DI	主串口接收	1.8V	默认115200bps，不用则悬空
UART_TXD	64	DO	主串口发送	1.8V	

USIM 接口

引脚名	引脚号	I/O	描述	典型值	备注
USIMO_CLK	32	DO	(U)SIM0 卡时钟信号		(U)SIM 卡接口建议采用TVS保护，卡座到模组的走线不能超过20cm，模组自动识别1.8V/3.0V 1.8V/3V 电压自适应
USIMO_DATA	34	DIO	(U)SIM0 卡数据信号	1.8V (U)SIM 卡： 1.8V	
USIMO_RESET	30	DI	(U)SIM0 卡复位信号	3.0V (U)SIM 卡： 3V	
USIMO_PWR	36	PO	(U)SIM0 卡电源信号		
USIMO_DET	66	DI	(U)SIM0 卡检测	1.8V	
USIM1_CLK	44	DO	(U)SIM1 卡时钟信号	1.8V (U)SIM 卡：	



USIM1_DATA	42	DIO	(U)SIM1 卡数据信号	1.8V	议采用 TVS 保护， 卡座到模组的走线不能超过 20cm， 模组自动识别 1.8V/3.0V
USIM1_RESET	46	DI	(U)SIM1 卡复位信号	3.0V (U)SIM 卡： 3V	
USIM1_PWR	48	PO	(U)SIM1 卡电源信号	1.8V/3V 电压自 适应	

PCIE 接口*

PETn0	41	A0	PCIE 发送数据 (-)	/	不用则悬空
PETp0	43	A0	PCIE 发送数据 (+)	/	
PERn0	47	AI	PCIE 接收数据 (-)	/	
PERp0	49	AI	PCIE 接收数据 (+)	/	
REFCLKN	53	A0	PCIE 参考时钟 (-)	/	
REFCLKP	55	A0	PCIE 参考时钟 (+)	/	
PERST#	50	OD	PCIE 复位信号, 低有效	需外接上拉至 1.8V/3.3V	
CLKREQ#	52	OD	PCIE 时钟请求	需外接上拉至 1.8V/3.3V	
PEWAKE	54	OD	PCIE 唤醒	需外接上拉至 1.8V/3.3V	

PCM*/I2C 接口

引脚名	引脚号	IO	描述	典型值	备注
I2C_SDA	68	OD	I2C 数据信号	1.8V	不用则悬空
I2C_SCL	60	OD	I2C 时钟信号		
PCM_SYNC	28	DO	PCM 同步信号		用于 CODEC，不用 则悬空
PCM_IN	22	DI	PCM 数据输入	1.8V	
PCM_OUT	24	DO	PCM 数据输出		
PCM_CLK	20	DO	PCM 时钟信号		

USB 接口

引脚名	引脚号	IO	描述	典型值	备注
-----	-----	----	----	-----	----



USB_DP	7	AIO	差分 USB 数据(正)	符合 USB2.0 协议	走线要求 90 Ω 差分阻抗, 不用则悬空
USB_DM	9	AIO	差分 USB 数据(负)		

状态指示

引脚名	引脚号	I/O	描述	典型值	备注
LED1#	10	OD	模组状态指示灯	/	Sink, 需外接电源

授时接口

IRIG_B	26	D0	B 码输出	1.8V	不用则悬空
1PPS_OUT	63	D0	1PPS 码输出	1.8V	不用则悬空

其他接口

引脚名	引脚号	I/O	描述	典型值	备注
CONFIG_0	21	/	配置引脚, 用于 M.2 端口识别	根据实际情况配置	外部接上拉或下拉, 详情可咨询 FAE, 不用则悬空
CONFIG_1	69	/	配置引脚, 用于 M.2 端口识别		
CONFIG_2	75	/	配置引脚, 用于 M.2 端口识别		
CONFIG_3	1	/	配置引脚, 用于 M.2 端口识别		
ANT_CTL1*	56	D0	射频天线开关控制	1.8V	默认关闭, 不用则悬空
ANT_CTL0*	58	D0	射频天线开关控制	1.8V	默认关闭, 不用则悬空

预留接口

引脚名	引脚号	I/O	描述	备注
RESERVED	25、40	I/O	预留引脚	保持悬空
NC	29、31、35、37、59、61	/	/	保持悬空

注:

*部分接口在开发中。

3.3. 工作模式

本章节简要叙述了模组的工作模式。

表 6：工作模式

工作模式	功能
Talk/DATA 模式	数据传输中； 模组功耗取决于当地网络状态和数据传输速率。
IDLE 模式	模组完成启动，且注册上网络，能够接收和发送数据。
睡眠模式	模组没有任务处理时，在符合休眠条件下，模组自动进入休眠模式，此时模组功耗较低，但模组仍可接收寻呼、短信、电话和 TCP/UDP 数据。
最少功能模式	不断电情况下，发送 AT+CFUN=0 命令，模组进入最少功能模式，此时模组射频和 USIM 卡都不工作，UART 可以通讯。
飞行模式	AT+CFUN=4 命令或拉低 W_DISABLE# 引脚可以将模组设置为飞行模式，此模式下射频不工作。

3.4. 休眠模式

当模组进入休眠模式时，模组的 DRX 功能能够降低模组功耗，DRX 休眠周期越长，功耗越低。

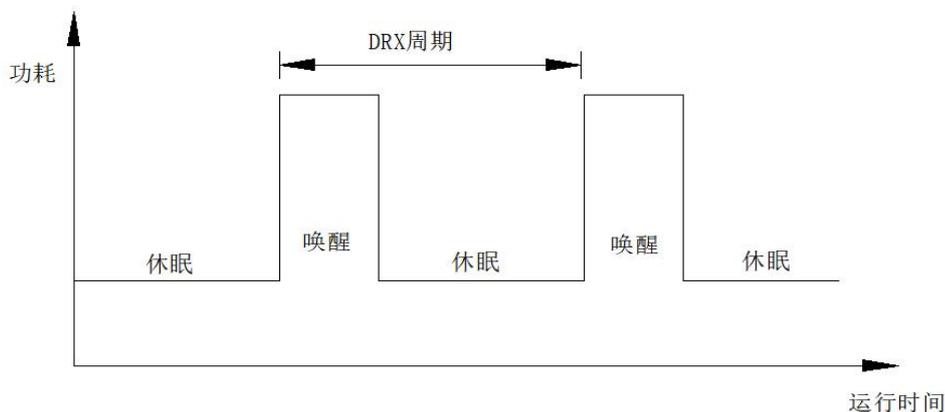


图 3：模组睡眠模式下 DRX 运行时间和功耗关系

当模组和上位机通过串口连接时，可以通过如下步骤使模组进入休眠模式：

- AT 指令使能休眠功能，详情咨询我司 FAE。
- 模组在唤醒状态下，上位机通过 GPIO 拉低 WAKE_IN 引脚

唤醒步骤如下：

- 模组在休眠状态下，上位机通过 GPIO 拉高 WAKE_IN 引脚，并一直保持高电平。

3.5. 电源设计

3.5.1. 引脚介绍

模组有 5 个 VBAT 引脚用于连接外部电源。

表 7：VBAT 引脚和地引脚定义

引脚名	引脚号	I/O	描述	最小值	典型值	最大值	单位
VBAT	2, 4, 70, 72, 74	PI	模组供电	3.3	3.8	4.4	V
GND	3、5、11、27、33、39、45、51、57、71、73						

3.5.2. 供电参考电路

为保证模组正常工作，系统电源 VBAT 需保持在 3.3V~4.4V（典型值 3.8V）范围内。电源设计是很重要的一部分，为确保模组正常工作，需保证 VBAT 电源电压保持在 3.3V 以上，否则模组将无法正常工作，同时建议 Ripple 纹波小于 0.1V。

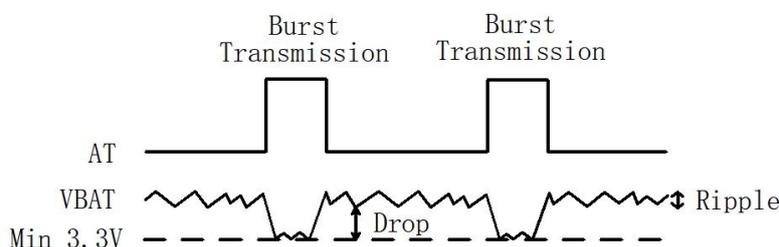


图 4：工作时的电源要求

使用外部 LDO 或者 DC-DC 供电时建议选型器件能提供 3A 以上的电流，为减小 PCB 走线对供电电压的影响，VBAT 走线越长，线宽越宽。

模组电源 VBAT 电压输入范围为 3.3V~4.4V，为保证 VBAT 电压不会跌落到 3.3V 以下，在 VBAT 输入端，建议并联低 ESR (ESR=0.7Ω) 的 100uF 的钽电容，以及 100nF、33pF、10pF 滤波电容 (0402 封装)，且电容靠近供电引脚放置，为提高电源的稳定性，建议在靠近 VBAT 端加 TVS 管。PCB 走线时建议 VBAT 走线尽量短且足够宽，减小 VBAT 走线的等效阻抗，确保在最大发射功率时大电流下不会产生太大的电压跌落，建议 VBAT 走线宽度不少于 2mm，换层需要考虑过孔载流能力，满足载流能力的过孔数量上多增加二个过孔以上。供电参考电路如下图：

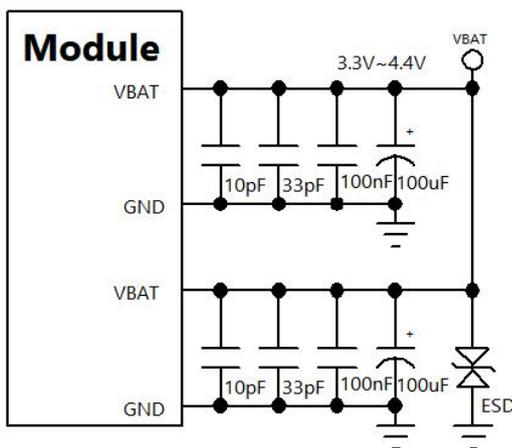


图 5: VBAT 输入端参考电路

3.6. 开、关机

模组的 POWER_ON_OFF# 引脚来控制对模组的开关机，定义如下表。

表 8 : 开关机引脚定义

引脚名	引脚号	I/O	描述	备注
POWER_ON_OFF#	6	DI	模组开关机控制	高电平有效，支持 1.8V/3.3V/VBAT，不用则悬空

上位机可通过 1.8V/3.3V GPIO 拉高引脚实现开机，若需要模组上电即开机，可在 VBAT 上电前拉高此引脚，上拉可选择 1.8V/3.3V/VBAT，当外部无输入时，模组默认不开机。

在拉高 POWER_ON_OFF# 引脚前，需保证 VBAT 电压稳定，建议 VBAT 上电到拉高 POWER_ON_OFF# 引脚之间的时间间隔不少于 200ms。模组开机需拉高 POWER_ON_OFF# 引脚后拉低，开机过程所需时间不少于 100ms。

开机时序如下图：

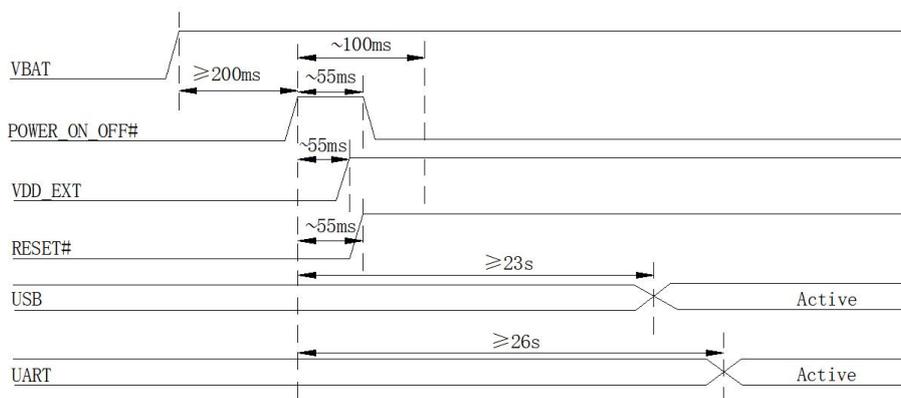


图 6: 开机时序图



当模组正常工作时，不要立即切断模组电源，以避免损坏模组内部的 Flash，建议通过关机指令或拉高 POWER_ON_OFF# 引脚 10s 后关机，再切断电源。

关机时序如下图：

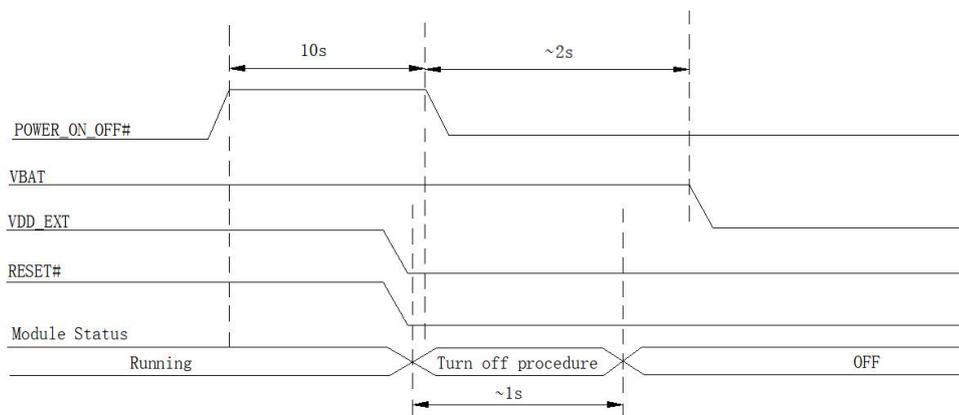


图 7：关机时序图

下图为开关机参考电路。

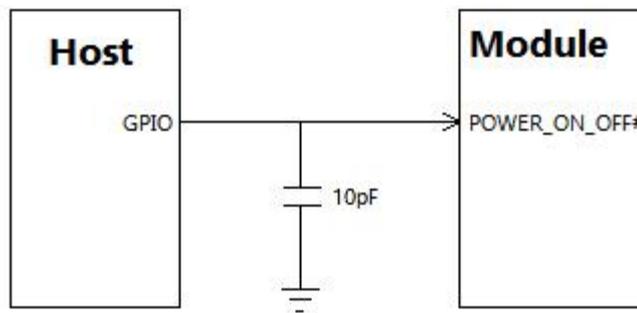


图 8：开关机参考电路

3.7. 复位

模组的 RESET# 引脚来控制对模组进行复位操作，定义如下表：

表 9：复位引脚定义

引脚名	引脚号	I/O	描述	备注
RESET#	67	DI	模组复位信号，内部上拉至 1.8V，低电平有效	VIL max=0.5V VIH min=1.5V

模组可以用以下方式进行复位操作：

- 硬件复位：拉低复位引脚 100 ms 以上即可使模组复位。
- 软件复位：发送 AT 命令复位，详情咨询我司 FAE。

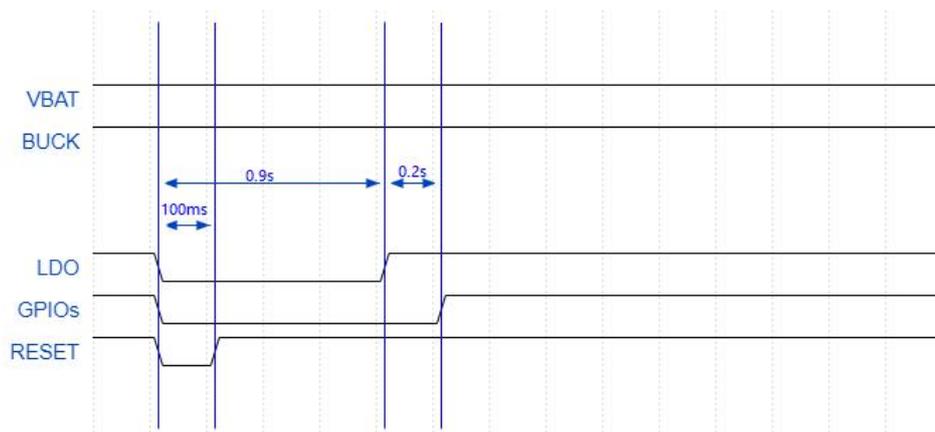


图 9：复位时序图

模组可以通过拉低 RESET#引脚大于 100ms 后释放（按键可松开），来实现模组复位重启。

推荐使用开集驱动电路来控制 RESET#引脚。下图为参考电路：

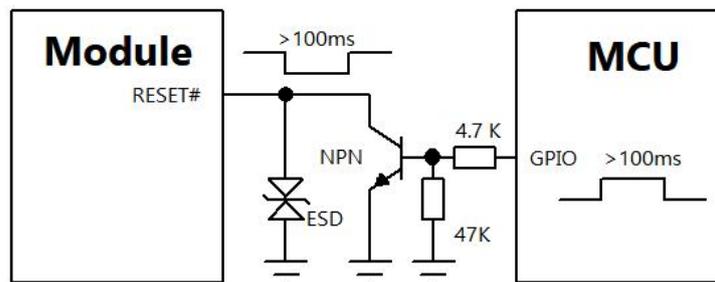


图 10：开集驱动复位参考电路

另一种控制 RESET#引脚是直接使用一个按钮开关。按钮附近需放置一个 TVS 器件用于防静电保护。下图为参考电路：

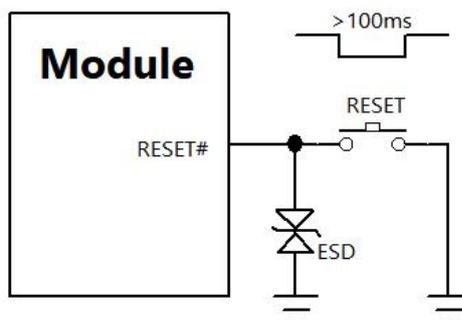


图 11：按键复位参考电路

3.8. WAKE_IN 接口

WAKE_IN 引脚为模组进入休眠状态的控制引脚，此引脚模组内部上拉至 1.8V。WAKE_IN 为高电平时：模组无法进入休眠，WAKE_IN 为低电平：模组在一定的条件下可以进入休眠状态。

表 10：WAKE_IN 引脚定义

引脚名	引脚号	I/O	描述	备注
WAKE_IN	38	DI	模组休眠控制信号，内部上拉至 1.8V	不用则悬空

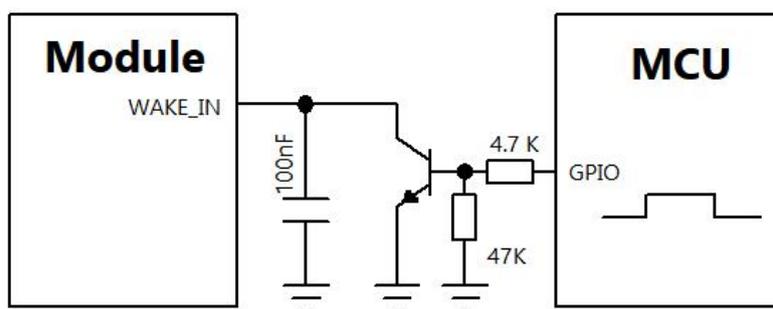


图 12: WAKE_IN 参考电路

3.9. WOWWAN#接口

WOWWAN# 引脚用于唤醒主机，默认为高电平，当有 URC 上报发生，输出低电平，此引脚为漏极开路形式的输出信号，需要外部连接电阻上拉到 1.8V/3.3V。

表 11：WOWWAN#引脚定义

引脚名	引脚号	I/O	描述	备注
WOWWAN#	23	OD	模组状态输出，用以唤醒主机	低电平有效，不用则悬空

WOWWAN# 接口的参考设计如下图所示，上拉电源 VCC_I0 可选 1.8V 或 3.3V

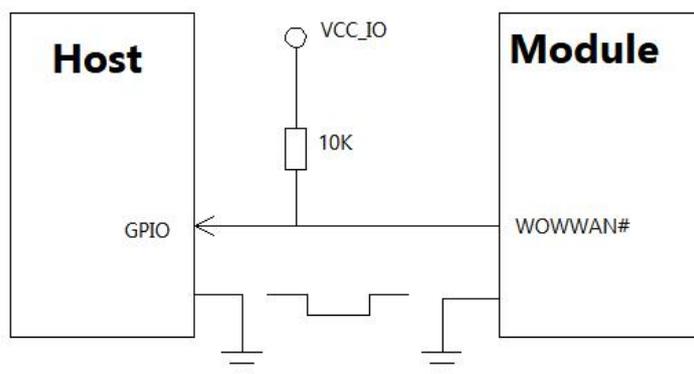


图 13: WOWWAN#参考电路

3.10. 串口

NM28 BRA2 M.2 模组有 1 路串口:可用于 AT 指令发送和数据传输,默认波特率为 115200bps。

表 12 : 串口引脚定义

引脚名	引脚号	I/O	描述	备注
UART_RXD	62	DI	主串口接收	1. 8V, 不用则悬空
UART_TXD	64	DO	主串口发送	

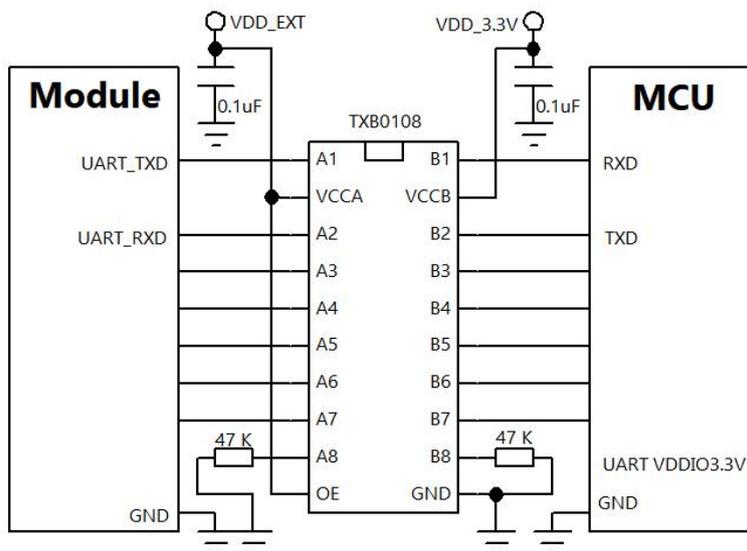


图 14: 电平芯片转换电路

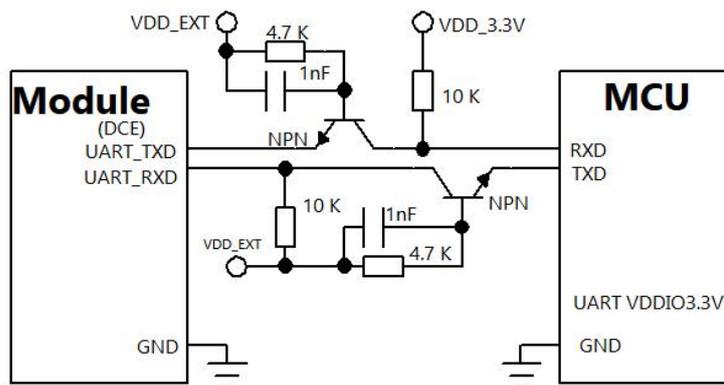


图 15: 晶体管电平转换电路

注:

UART 电平为 1.8V 电压域，使用时请注意电平匹配。

3.11. USB 接口

模组支持 1 路 USB 接口，接口符合 USB2.0 规范，支持 USB2.0 的高速(480Mbps)和全速(12Mbps)模式。接口用于软件调试、升级下载、AT 通讯、数据传输等，USB 接口的引脚定义如下表所示：

表 13 : USB 引脚定义

引脚名	引脚号	I/O	描述	备注
USB_DP	7	AIO	差分 USB 数据(正)	差分数据线按 90Ω 差分阻抗，符合 USB2.0；建议保留测试点。
USB_DM	9	AIO	差分 USB 数据(负)	

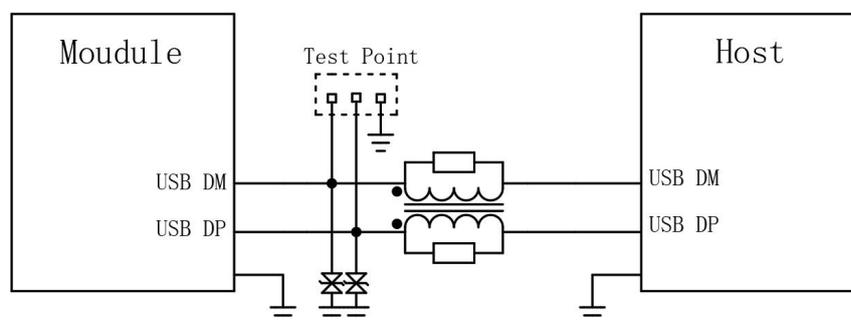


图 16: USB 参考设计图

在 USB 接口的电路设计中，为了确保 USB 的性能，在电路设计中建议遵循以下设计原则：

- USB 数据走线周围需要包地处理，走线要按 $90\ \Omega$ 的差分阻抗线；
- USB 数据线上 ESD 器件选寄生电容不要超过 1pF ，尽量靠近 USB 的接口放置，保证信号先过 ESD 防护器件；
- 不要在晶体、振荡器、磁性装置和 RF 信号下面走 USB 线，建议走内层且上下左右包地；
- 建议在模组与主机间串联一个共模电感防止 USB 信号产生 EMI 干扰，或串联 0R 电阻。用户可根据实际调试情况选择共模电感或者电阻，共模电感与电阻可做共用焊盘设计；
- 为满足 USB 数据线信号完整性要求，共模电感或电阻需要靠近模组放置，连接测试点的走线分叉尽量短。

3.12. I2C 接口

模组提供一组 I2C 接口，与 PCM 接口一起用于 CODEC。

表 14：I2C 引脚定义

引脚名	引脚号	I/O	描述	典型值(V)	备注
I2C_SCL	60	OD	I2C 时钟信号	1.8	需外部上拉至 VDD_EXT, 不用则悬空
I2C_SDA	68	OD	I2C 数据信号	1.8	需外部上拉至 VDD_EXT, 不用则悬空

I2C 接口示意图如下图所示，原理图设计时若主机 I/O 电压与模组不同，需注意电平匹配。

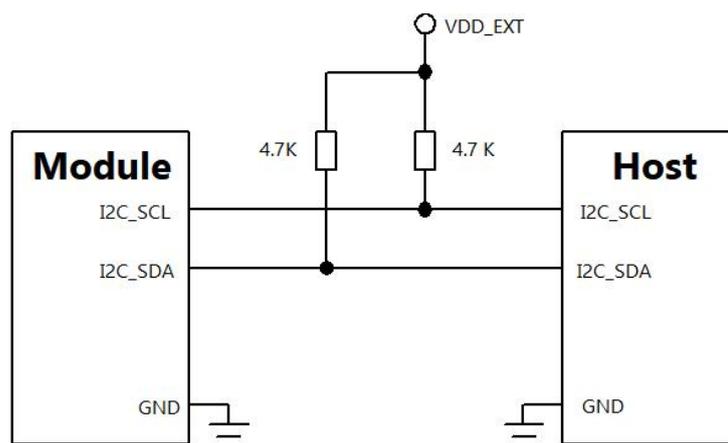


图 17：I2C 参考设计

注：

I2C 上拉电阻可以根据实际测试结果进行调整。



3.12.1. USIM 引脚说明

模组提供两组 USIM 卡接口，接口符合 ETSI 和 IMT-2000 卡规范，可通过 AT 指令切换，支持 1.8V 和 3V USIM 卡规格。接口引脚定义如下表：

表 15：USIM 接口引脚定义

引脚名	引脚号	I/O	描述	典型值(V)	备注
USIM0_RESET	30	DO	(U)SIM0 卡复位	1.8/3.0	不用则悬空
USIM0_CLK	32	DO	(U)SIM0 卡时钟	1.8/3.0	不用则悬空
USIM0_DATA	34	DIO	(U)SIM0 卡数据	1.8/3.0	不用则悬空
USIM0_PWR	36	PO	(U)SIM0 卡电源	1.8/3.0	不用则悬空
USIM0_DET	66	DI	(U)SIM0 卡检测	1.8	注意插入逻辑,不用则悬空
USIM1_RESET	46	DO	(U)SIM1 卡复位	1.8/3.0	不用则悬空
USIM1_CLK	44	DO	(U)SIM1 卡时钟	1.8/3.0	不用则悬空
USIM1_DATA	42	DIO	(U)SIM1 卡数据	1.8/3.0	不用则悬空
USIM1_PWR	48	PO	(U)SIM1 卡电源	1.8/3.0	不用则悬空

USIM 卡通过模组内部的电源供电(支持 1.8V/3.0V), USIM 卡接口支持 GSM Phase1 规范的功能，同时也支持 GSM Phase 2+规范的功能和 FAST 64 kbps USIM 卡（用于 USIM 应用工具包）。

3.12.2. USIM 热插拔

模组支持 USIM 卡热插拔功能, USIM0 支持热插拔, USIM1 不支持热插拔, 模组通过 USIM0_DET 引脚状态来判定 USIM 卡的插入和拔出。模组热插拔功能默认关闭, USIM 卡热插拔功能可通过 AT 命令配置。

表 16 : USIM_DET0 控制电平说明

AT 指令	SIM 卡热插拔检测	功能说明
	开启	(U)SIM 卡热插拔检测功能开启, 模组通过 (U)SIM_DET0 管脚状态检测 (U)SIM 卡是否插入, 低电平检测。
详情咨询我司 FAE	开启	(U)SIM 卡热插拔检测功能开启, 模组通过 (U)SIM_DET0 管脚状态检测 (U)SIM 卡是否插入, 高电平检测。
	关闭	(U)SIM 卡热插拔检测功能关闭, 开机时模组读取 (U)SIM 卡, 不检测 (U)SIM_DET0 状态。

3.12.3. USIM 卡接口设计要求

下图是外部 USIM 卡座的参考设计:

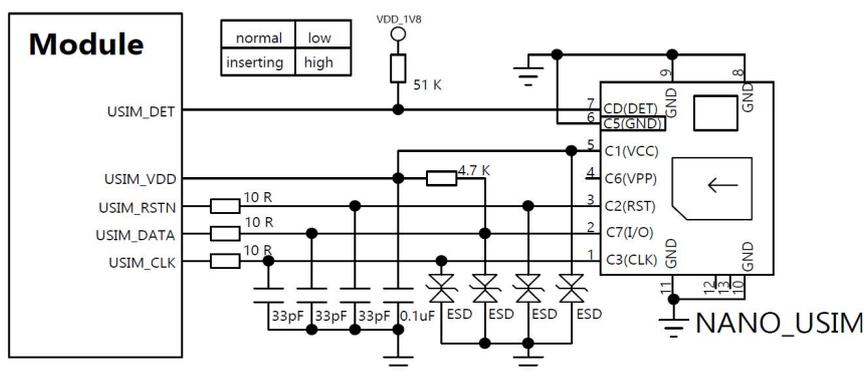


图 18: 外部 USIM 卡座参考电路图

在外部 USIM 接口的电路设计中, 为确保外部 USIM 卡的性能良好并防止外部 USIM 卡被损坏, 在电路设计中建议遵循以下设计原则:

- 外部 USIM 卡座靠近模组摆放, 尽量保证外部 USIM 卡信号线布线长度不超过 200 mm。
- 外部 USIM 卡信号线布线远离射频走线和 VBAT 电源线。
- 为保证相同的电势, 需确保 USIM_VDD 布线宽度不小于 0.5 mm。USIM_VDD 的去耦电容



不超过 $1\ \mu\text{F}$ ，且电容应靠近外部 USIM 卡座摆放。

- 为了防止 USIM_CLK 信号与 USIM_DATA 信号相互串扰，两者布线不可太靠近，并且在两条走线之间需增加地屏蔽。此外，USIM_RST 信号也需要地保护。
- USIM_DATA 信号设计需增加电阻上拉，有利于增加 USIM 卡抗干扰能力。
- 为确保良好的 ESD 防护性能，建议在外部 USIM 卡的引脚增加 TVS 管。选择的 TVS 管寄生电容应不大于 $50\ \text{pF}$ ，可以访问 <http://www.onsemi.com> 来选择合适的 TVS 器件。ESD 保护器件尽量靠近外部 USIM 卡座摆放，外部 USIM 卡信号走线应先从外部 USIM 卡座连到 ESD 保护器件再从 ESD 保护器件连到模组。在模组和外部 USIM 卡座之间需要串联 $10\ \Omega$ 的电阻用以抑制杂散 EMI，增强 ESD 防护。外部 USIM 卡的外围器件应尽量靠近外部 USIM 卡座摆放。
- 在 USIM_DATA、USIM_CLK 和 USIM_RST 线上并联 $33\ \text{pF}$ 电容用于滤除射频干扰。
- 若不使用 USIM 卡热插拔功能，USIMO_DET 引脚悬空。

3.13. PCM 接口

模组支持通过一组 PCM 接口外接 CODEC。

表 17：PCM 接口引脚定义

引脚名	引脚号	I/O	描述	参数	最小值(V)	典型值(V)	最大值(V)	备注
PCM_IN	22	DI	PCM 数据输入	V _{IH}	1.17	1.8	1.98	不用则悬空
				V _{IL}	-0.3	-	0.63	
PCM_OUT	24	DO	PCM 数据输出	V _{OH}	1.35	1.8	1.98	不用则悬空
				V _{OL}	-0.3	-	0.45	
PCM_SYNC	28	DO	PCM 同步输出	V _{OH}	1.35	1.8	1.98	不用则悬空
				V _{OL}	-0.3	-	0.45	
PCM_CLK	20	DO	PCM 时钟输出	V _{OH}	1.35	1.8	1.98	不用则悬空
				V _{OL}	-0.3	-	0.45	

PCM 外接 CODEC 芯片参考电路如下图：

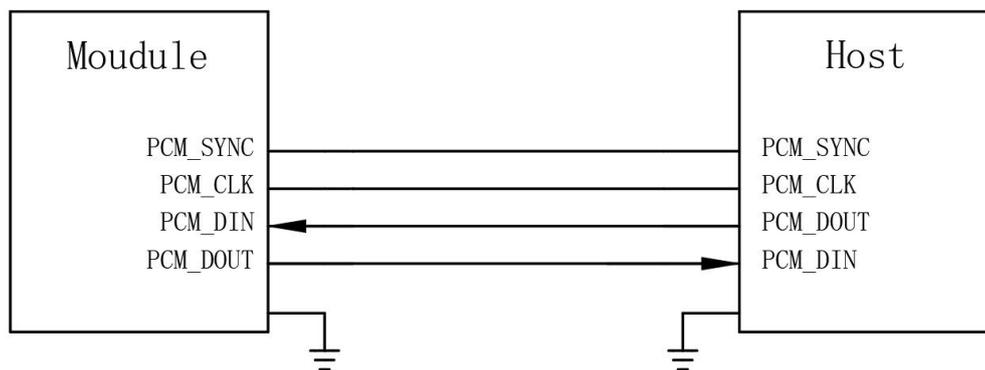


图 19: PCM 参考设计

3.14. PCIe 接口

模组支持一路 PCIe 接口，接口符合 PCIe 1.1 规范，仅支持 RC 模式。相关 AT 指令可参考 AT 命令手册。PCIe 接口的主要特点如下：

- 支持 PCIe 转以太网。
- 仅支持 RC 模式。

表 18 : PCIe 接口引脚定义

引脚名	引脚号	I/O	描述	备注
PETn0	41	A0	PCIE 发送数据 (-)	
PETp0	43	A0	PCIE 发送数据 (+)	
PERn0	47	AI	PCIE 接收数据 (-)	不用则悬空
PERp0	49	AI	PCIE 接收数据 (+)	
REFCLKN	53	A0	PCIE 参考时钟 (-)	
REFCLKP	55	A0	PCIE 参考时钟 (+)	
PERST#	50	OD	PCIE 复位信号，低有效	
CLKREQ#	52	OD	PCIE 时钟请求	需外接上拉至 1.8V/3.3V，不用则悬空
PEWAKE	54	OD	PCIE 唤醒	

模组 PCIe 接口工作于 RC 模式，接口参考设计电路如下：

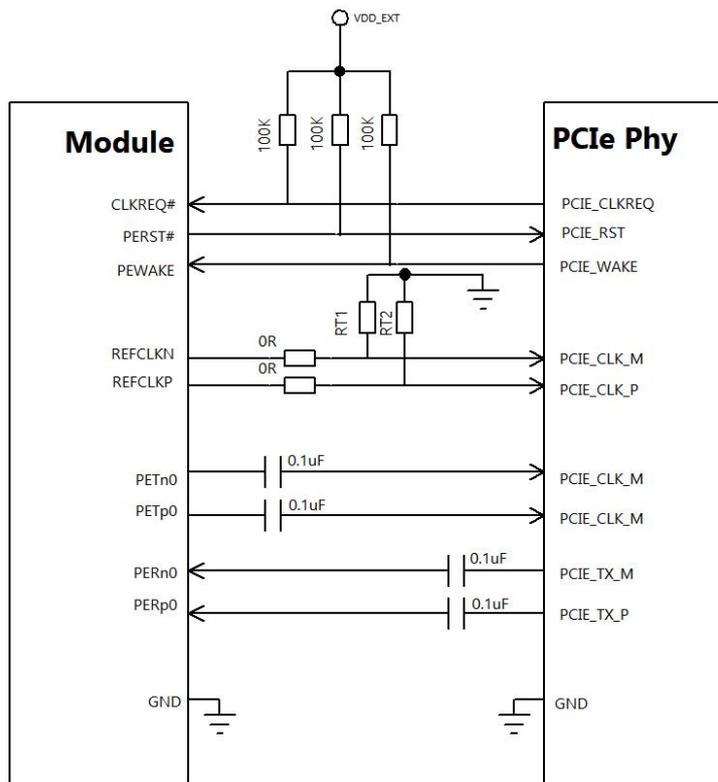


图 20: PCIe 接口参考电路

- 模组的 CLKREQ#、PERST#、PEWAKE 引脚需要外接上拉。
- 4 个隔直电容分别靠近 TX 端放置，推荐使用 $0.1\mu\text{F} \pm 10\%$ ，X5R 或 X7R。
- CLK, RX, TX 三对信号线走线要按 $100\Omega \pm 10\%$ 的差分阻抗线，三对差分信号线走线尽可能短，最好控制在 350mm 以内，且差分对之间、差分与其他信号之间保持 3W 线宽。
- 走线不可在元器件下方，且禁止与其他信号线交叉。走线时远离射频、音频和晶振等信号源。
- CLK, RX, TX 三对信号线走线时要做到上下左右立体包地。
- RT1、RT2 阻值选取可咨询 FAE。

3.15. 控制和状态指示接口

3.15.1. 状态指示灯

模组提供一路 LED 灯接口用于状态指示，该引脚允许最大输入电流 20mA。

表 19：LED1# 引脚定义

引脚名	引脚号	I/O	描述	参数	备注
LED1#	10	OD	模组状态指示灯	Sink 电流 $\leq 20\text{mA}$	不用则悬空

下图为模组网络状态指示引脚参考电路设计：

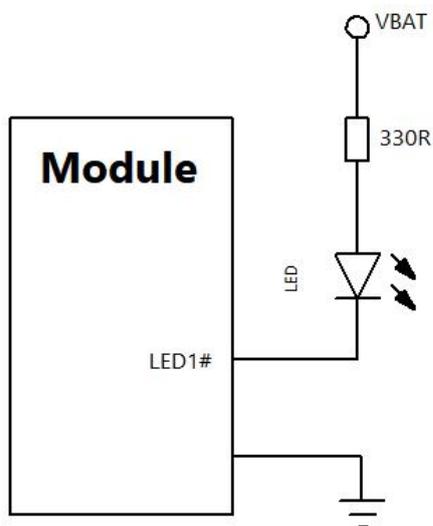


图 21：模组状态指示灯接口参考电路

3.16. 飞行模式

模组通过 W_DISABLE# 引脚来控制关闭或开启飞行模式。除了此种方式外，也可通过 AT 命令打开或关闭飞行模式：

表 20：W_DISABLE# 引脚说明

引脚名	引脚号	I/O	描述	参数	备注
W_DISABLE#	8	DI	模组飞行模式控制	1.8V/3.3V 电压域	不用则悬空

表 21：模组支持两种方式进入飞行模式

序号	控制方式	控制操作
1	硬件 I/O 接口控制	拉高 W_DISABLE# 为正常模式，拉低为飞行模式
2	AT 指令控制	AT+CFUN=4--进入飞行模式 AT+CFUN=0--最小功能模式（关闭 RF 和 SIM 卡） AT+CFUN=1--全功能模式

W_DISABLE# 接口的参考设计如下图所示，VCC_IO 典型值可以是 1.8V 或 3.3V。

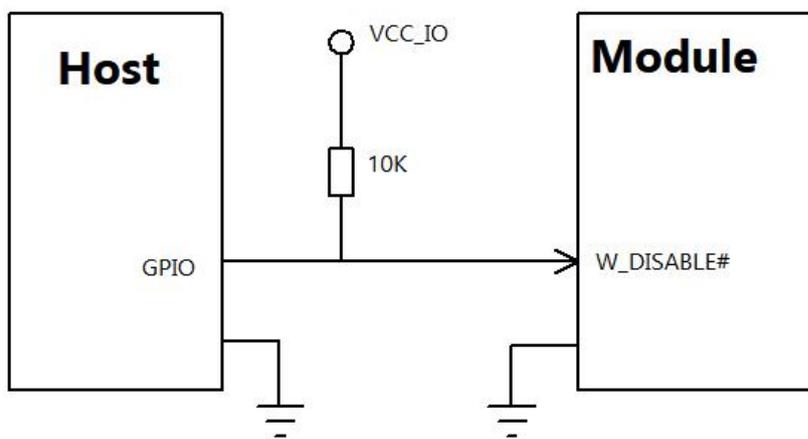


图 22：W_DISABLE# 接口参考电路

3.17. 授时接口

模组提供两种授时接口，用于外部设备授时。分别为 B 码输出和 1PPS 输出。

表 22：授时接口引脚定义

引脚名	引脚号	I/O	描述	参数	最小值(V)	典型值(V)	最大值(V)	备注
IRIG_B	26	DO	B 码输出	VOH	1.35	1.8	1.98	不用则悬空
				VOL	-0.3	-	0.45	
1PPS_OUT	63	DO	1PPS 输出	VOH	1.35	1.8	1.98	不用则悬空
				VOL	-0.3	-	0.45	

模组 B 码授时接口参考电路如下图：

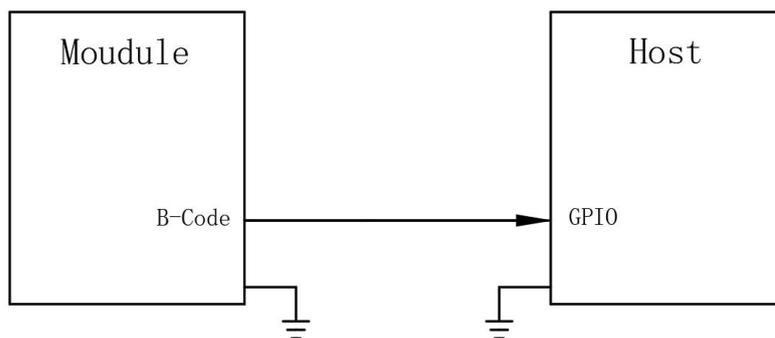


图 23：B 码授时接口参考电路

模组 1PPS 授时接口参考电路如下图：

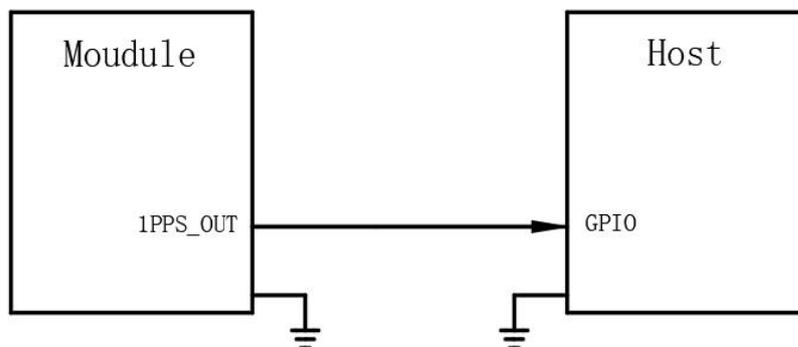


图 24：1PPS 授时接口参考电路



3.18. ANT_CTL 接口*

模组提供两个 ANT_CTL 接口，定义如下表

表 23：射频天线引脚定义

引脚名	引脚号	I/O	描述	参数	最小值(V)	典型值(V)	最大值(V)	备注
ANT_CTL1	56	DO	外部射频器件控制	VOH	1.35	1.8	1.98	默认关闭，不用则悬空
				VOL	-0.3	-	0.45	
ANT_CTL0	58	DO	外部射频器件控制	VOH	1.35	1.8	1.98	默认关闭，不用则悬空
				VOL	-0.3	-	0.45	

注：

*表示接口功能正在开发中，暂不支持，可先引出测试点。

4 天线接口

4.1. 天线接口

模组提供两路 IPEX 四代天线接口，接口定义如下：

表 24：天线接口定义

序号	控制方式	频段
M	TRx0	LTE: B1/3/5/8/34/38/39/40/41 NR: n1/3/5/8/28/41/78/79
D	Rx1	LTE: B1/3/5/8/34/38/39/40/41 NR: n1/3/5/8/28/41/78/79

4.2. 射频连接器尺寸

模组天线连接器尺寸如下图所示：

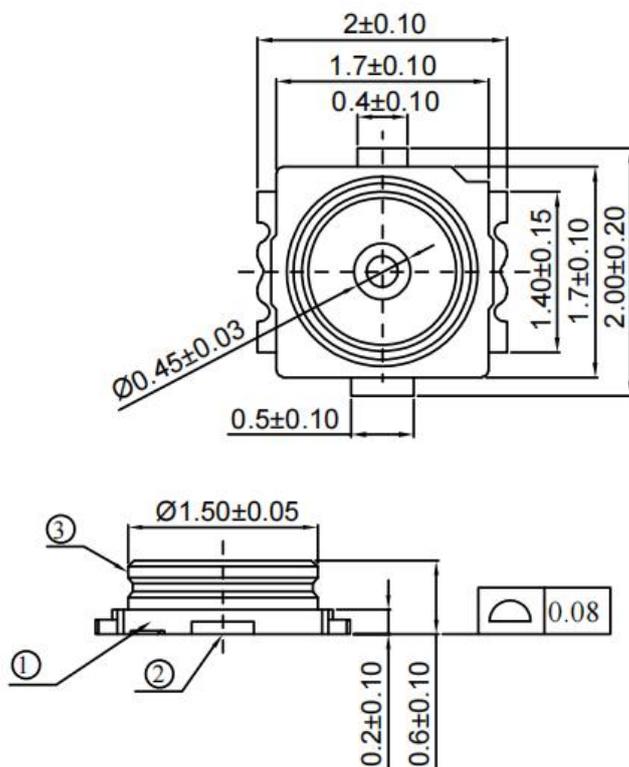


图 25：主板射频连接器尺寸图(单位:mm)

模组的 IPEX 接口可直接引出天线，如需在 PCB 板进行转接，PCB 上走线需尽量短，且确保

走线阻抗为 $50\ \Omega$ 。对于天线接口的外围电路设计，为了能够更好地调节射频性能，建议预留 π 型/L 型匹配电路，如果走线较长，建议预留两个 π 型匹配电路，其中一个 π 型电路靠近模组放置，另一个 π 型电路靠近天线接口，高速及敏感信号需远离射频走线。

下图为 PCB 板上天线转接参考电路：

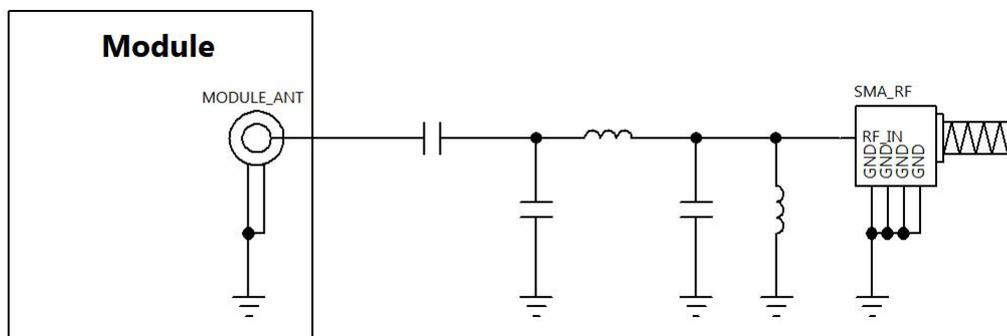


图 26：PCB 板上天线转接参考电路

表 25：射频连接器主要特性

参数	规范
标称频率范围	DC~6GHz
特征阻抗	$50\ \Omega$
温度范围	$-40\sim 85\ ^\circ\text{C}$
电压驻波比 (VSWR)	$0\sim 3\text{GHz}:\leq 1.3;$ $3\sim 6\text{GHz}:\leq 1.4;$



4.3. 射频发射功率

表 26 : 传导发射功率

频段	测量值	3GPP
LTE B1	TBD	23dBm \pm 2.7dB
LTE B3	TBD	23dBm \pm 2.7dB
LTE B5	TBD	23dBm \pm 2.7dB
LTE B8	TBD	23dBm \pm 2.7dB
LTE B34	TBD	23dBm \pm 2.7dB
LTE B38	TBD	23dBm \pm 2.7dB
LTE B39	TBD	23dBm \pm 2.7dB
LTE B40	TBD	23dBm \pm 2.7dB
LTE B41	TBD	23dBm \pm 2.7dB
LTE B41	TBD	26dBm +2.7/-3.7dB (Class2)
5G NR n1	TBD	23dBm \pm 2.7dB (Class3)
5G NR n3	TBD	23dBm \pm 2.7dB (Class3)
5G NR n5	TBD	23dBm \pm 2.7dB (Class3)
5G NR n8	TBD	23dBm \pm 2.7dB (Class3)
5G NR n28	TBD	23dBm +2.7/-3.2dB (Class3)
5G NR n41	TBD	23dBm +2.7/-3.2dB (Class3)
5G NR n78	TBD	23dBm +2.7/-3.7dB (Class3)
5G NR n79	TBD	23dBm +2.7/-3.7dB (Class3)
5G NR n41	TBD	26dBm +2.7/-3.7dB (Class2)
5G NR n78	TBD	26dBm +2.7/-3.7dB (Class2)
5G NR n79	TBD	26dBm +2.7/-3.7dB (Class2)



4.4. 射频接收灵敏度

表 27：单传下的传导灵敏度（吞吐量 $\geq 95\%$ ）

接收灵敏度 (dBm)			
频段	主集	分集	3GPP (SIMO)
LTE-FDD B1 (10MHz)	TBD	TBD	<-96.3
LTE-FDD B3 (10MHz)	TBD	TBD	<-90.3
LTE-FDD B5 (10MHz)	TBD	TBD	<-94.3
LTE-FDD B8 (10MHz)	TBD	TBD	<-93.3
LTE-TDD B34 (10MHz)	TBD	TBD	<-96.3
LTE-TDD B38 (10MHz)	TBD	TBD	<-96.3
LTE-TDD B39 (10MHz)	TBD	TBD	<-96.3
LTE-TDD B40 (10MHz)	TBD	TBD	<-96.3
LTE-TDD B41 (10MHz)	TBD	TBD	<-94.3
NR n1 (20 MHz)	TBD	TBD	<-93.1
NR n3 (20 MHz)	TBD	TBD	<-90.1
NR n5 (20 MHz)	TBD	TBD	<-86.1
NR n8 (20 MHz)	TBD	TBD	<-85.1
NR n28 (20 MHz)	TBD	TBD	<-90.1
NR n41 (20 MHz)	TBD	TBD	<-91.1
NR n78 (20 MHz)	TBD	TBD	<-91.8
NR n79 (20 MHz)	TBD	TBD	<-91.8

注:

测试结果受 LAYOUT 和环境影响，数据为实验室屏蔽房内传导测试结果，仅供参考



4.5. 工作频率

表 28 : LTE 工作频率

频段	接收频率 MHz	发射频率 MHz
LTE-FDD B1	2110-2170	1920-1980
LTE-FDD B3	1805-1880	1710-1785
LTE-FDD B5	869-894	824-849
LTE-FDD B8	925-960	880-915
LTE-TDD B34	2010-2025	2010-2025
LTE-TDD B38	2570-2620	2570-2620
LTE-TDD B39	1880-1920	1880-1920
LTE-TDD B40	2300-2400	2300-2400
LTE-TDD B41	2496-2690	2496-2690
NR n1	2110-2170	1920-1980
NR n3	1805-1880	1710-1785
NR n5	869-894	824-849
NR n8	925-960	880-915
NR n28	758-803	703-748
NR n41	2496-2690	2496-2690
NR n78	3300-3800	3300-3800
NR n79	4400-5000	4400-5000

4.6. 射频同轴线要求

与射频座匹配的同轴线可参考下表进行选型。

表 29 : 射频同轴线主要特性



参数	规范
标称频率范围	DC~6GHz
线损	0.1dBm/V@100MHz
特征阻抗	50 Ω
温度范围	-40~85°C
电压驻波比 (VSWR)	0.1~3GHz: ≤1.3; 3~6GHz: ≤1.4;

4.7. 天线选型要求

天线可参考下表进行选型。

表 30 : 天线主要特性

参数	规范
频率范围	700~5000MHz
特征阻抗	50 Ω
驻波比	≤2
效率	>30%
接头	SMA



5 电气性能和可靠性

5.1. 电源额定值

表 31：工作电压

参数	描述	最小值	典型值	最大值	单位
VBAT	供电电压	3.3	3.8	4.4	V

5.2. 绝对最大额定值

表 32：绝对最大额定值

符号	最小值	最大值	单位
VBAT	-0.3	5	V
数字接口电压	-0.3	1.98	V

5.3. 工作和存储温度

表 33：工作和存储温度范围

参数	最小值	典型值	最大值	单位
正常工作温度	-30	+25	+75	°C
扩展工作温度	-40	-	+85	°C
存储温度	-40	-	+90	°C

注：

模组工作温度范围尽可能在（-30°C~75°C），在此范围值各通讯指标均符合 3GPP 标准要求。若在扩展工作温度（-40°C~85°C）范围时，模组仍能保持正常工作状态，具备短信、数据传输等功能；不会出现不可恢复的故障；射频频谱、网络基本不受影响。仅个别指标如输出功率等参数的值可能会超出 3GPP 标准的范围。当温度返回至正常工作温度范围时，模组的各项指标仍符合 3GPP 标准。



5.4. 功耗

表 34：模组耗流

模式	状态条件	典型测量值 (mA@3.8V)
关机模式	模组从工作状态到关机	TBD
飞行睡眠模式	飞行&休眠	TBD
空闲模式	LTE-FDD @DRX=0.64s (USB 断开)	TBD
	LTE-TDD @DRX=0.64s (USB 断开)	TBD
	NR-FDD @DRX=1.28s (USB 断开)	TBD
	NR-TDD @DRX=1.28s (USB 断开)	TBD
LTE 最大发射功率	LTE-FDD B1	TBD
	LTE-FDD B3	TBD
	LTE-FDD B5	TBD
	LTE-FDD B8	TBD
	LTE-TDD B34	TBD
	LTE-TDD B38	TBD
	LTE-TDD B39	TBD
	LTE-TDD B40	TBD
	LTE-TDD B41 (PC2)	TBD
	LTE-TDD B41 (PC3)	TBD
5G NR 最大发射功率	5G NR-FDD n1	TBD
	5G NR-FDD n3	TBD
	5G NR-FDD n5	TBD
	5G NR-FDD n8	TBD
	5G NR-FDD n28	TBD
	5G NR-TDD n41 (PC2)	TBD



5G NR-TDD n41 (PC3)	TBD
5G NR-TDD n78 (PC2)	TBD
5G NR-TDD n78 (PC3)	TBD
5G NR-TDD n79 (PC2)	TBD
5G NR-TDD n79 (PC3)	TBD

注：

不同 BAND 的功耗测试结果有差异，数据仅供参考，如需详细信息，请联系 FAE。

5.5. 静电防护

由于人体静电、微电子间带电摩擦等产生的静电会通过各种途径放电给模组，并可能对模组造成一定的损坏，因此应重视静电防护并采取合理的静电防护措施。例如：在研发、生产、组装和测试等过程中，佩戴防静电手套；设计产品时，在电路接口处和其他易受静电放电影响的点位增加防静电保护器件。

下表为模组引脚的 ESD 耐受电压情况。

表 35：ESD 性能参数（温度：25 °C，湿度：45 %）

测试点	接触放电	空气放电	单位
VBAT、GND	±4	±8	kV
天线接口	±4	±8	kV
其他接口	±0.5	±2	kV

模组外接端口的 ESD 设计可以参考如下部分：

- 高速信号接口：如 USB 接口等建议采用瞬态抑制二极管。
- 其他低速信号接口：如 USIM、I2C、PCM 及 UART 数据接口等可采用瞬态抑制二极管或压敏电阻。器件的特性推荐：箝位电压为 5.5V~14V（DC）；结电容小于 10pF；可以承受 14KV 的瞬间电压。
- 电源接口：如：模组的供电电源、SIM 卡电源等可采用瞬态抑制二极管或压敏电阻。器件的特性推荐：箝位电压为 10V~14V（DC）；最大峰值电流为 20A；可以承受 14KV 的瞬



间电压。USB 插座的 5V 电源输入接口等容易引入浪涌、过冲, 建议采用防浪涌 TVS。器件的特性推荐: 反向关断电压:10V;击穿电压:13.5V typical;箝位电压<17V。

- 在 PCB 设计时, 可以在 PCB 的外框边沿铺 GND 铜来引导静电尽快释放至主地。



6 结构与规格

6.1. 机械尺寸

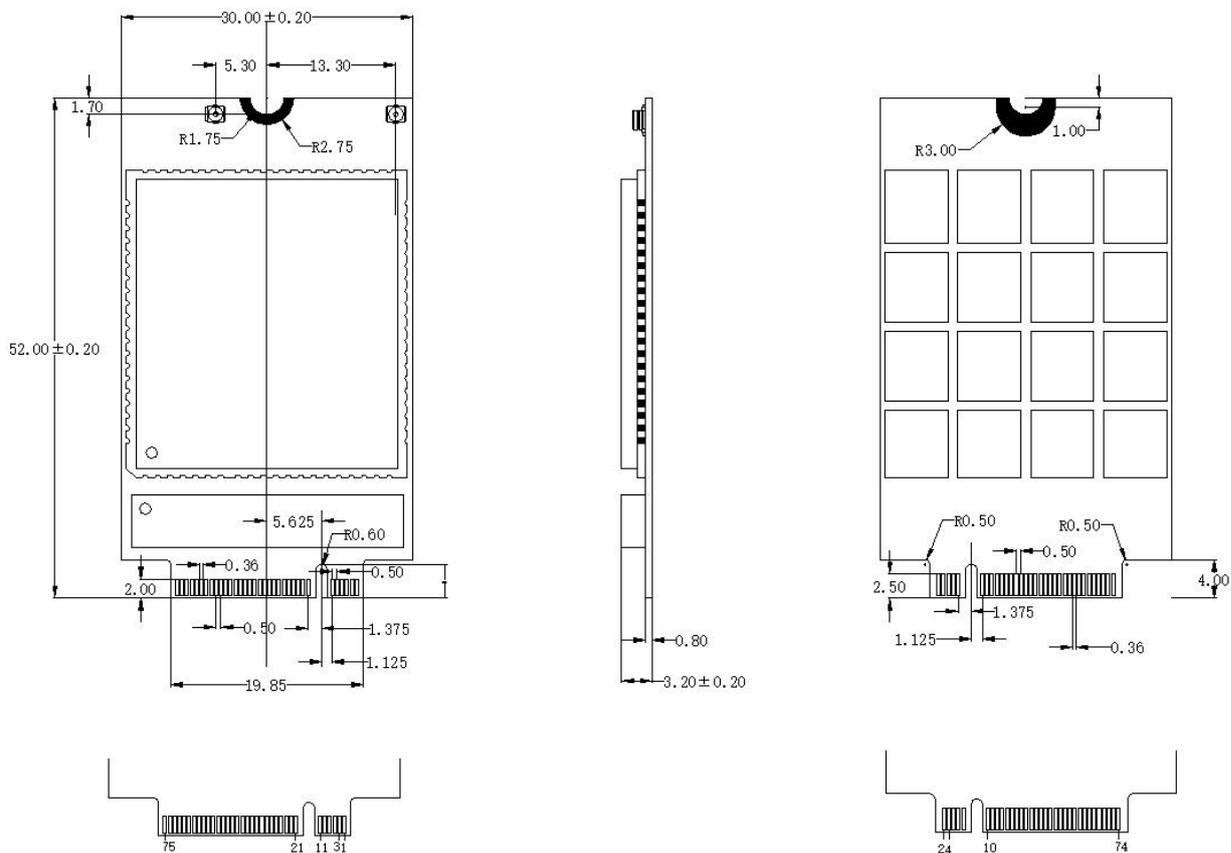


图 27: 模组机械尺寸图(单位: mm)



7 存储和包装

7.1. 存储

运输、存储和产品处理过程中，请参考 IPC/JEDECJ/STD-033 规范。客户在使用模组产品时，请参照 IPC-SM-782 规范。

NM28 BRA2 M.2 以真空密封袋的形式出货。模组的存储需遵循如下条件：

- 1、环境温度低于 40 摄氏度，空气湿度小于 90%情况下，模组可在真空密封袋中存放 12 个月；
- 2、当真空密封袋打开后，若满足以下条件，模组可直接进行回流焊或其他高温流程：
 - 模组存储空气湿度小于 10%；
 - 模组环境温度低于 30 摄氏度，空气湿度小于 60%，工厂在 72 小时内完成贴片。
- 3、若模组处于如下条件，需要在贴片前进行烘烤：
 - 当环境温度为 23 摄氏度（允许上下 5 摄氏度的波动）时，湿度指示卡显示的湿度大于 10%；
 - 当真空密封袋打开后，模组环境温度低于 30 摄氏度，空气湿度小于 60%，但工厂未能在 168 小时以内完成贴片；
 - 当真空密封袋打开后，模组存储空气湿度大于 10%。
- 4、如果模组需要烘烤，请在 125 摄氏度下（允许上下 5 摄氏度的波动）烘烤 8 个小时。

注：

模组的包装无法承受高温烘烤，模组烘烤前，请移除模组包装或使用耐高温托盘承载模组。

7.2. 包装

1、托盘包装方式：

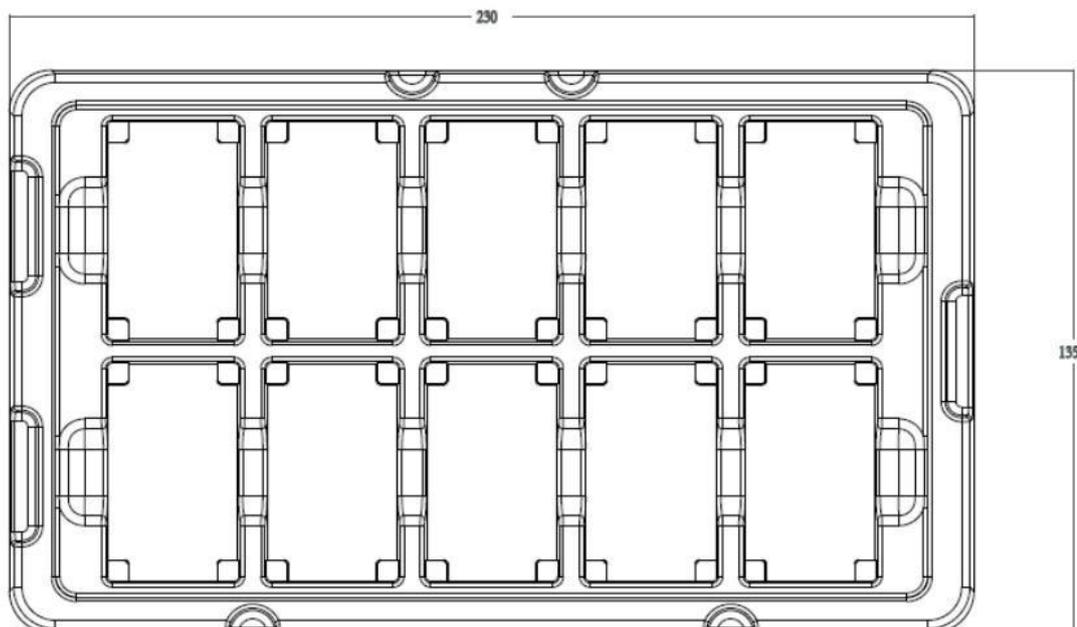


图 28：托盘尺寸图(单位:mm)

2、包装方式，应遵循如下原则：

- 每卡格边缘预留扣手位，便于拿取产品；
- 产品与卡格的预留长、宽、高均 $\leq 3\text{mm}$ 间隙。避免产品置入卡格内松动，增加运输过程中摩擦系数，从而影响产品质量；
- 在进行材质选择时，标准包装（不抽真空）选用防静电吸塑托盘，真空包装（抽真空）选用防静电耐高温托盘。



8 附录 参考文档及术语缩写

表 36 : 术语缩写

缩写	全称	中文释义
3GPP	3rd Generation Partnership Project	第三代合作伙伴计划
ADC	Analog to Digital Converter	模拟数字转换器
AT	Attention	AT 指令，终端设备与 PC 通信指令
BPS	Bits Per Second	比特每秒
CTS	Clear To Send	清除发射
DAC	Digital to Analog Converter	数字模拟转换器
DCE	Data Communications Equipment (typically module)	数据通信设备 (典型)
DSR	Data Set Ready	数据准备
DTE	Data Transportation Equipment (typically module)	数据终端设备 (典型)
DTR	Data Terminal Ready	数据终端就绪
ESD	Electrostatic Discharge	静电放电
FDD	Frequency Division Duplexing	频分双工
I/O	Input/Output	输入/输出数据或电平
LED	Light Emitting Diode	发光二极管
Mbps	Mega Btis Per Second	兆比特每秒
MIMO	Multiple-Input Multiple-Output	多入多出
IMEI	International Mobile Equipment Identity	国际移动设备识别码
NR	New Radio	新空口
PCB	Printed Circuit Board	印刷线路板
PCIe	Peripheral Component Interconnect Express	高速串行设备扩展总线标准
PCM	Pulse Code Modulation	脉冲编码调制



PPP	Point-to-Point Protoco	点对点协议
PIFA	Planar Inverted-F Antennas	平面倒 F 型天线
QAM	Quadrature Amplitude Modulation	正交振幅调制
QPSK	Quadrature Phase Shift Keying	正交相移键控
RC	Root Complex	根复合体
RI	Ring Indicator	接收中断标志位，振铃提示
RF	Radio Frequency	无线电
RX	Receive Direction	接收端
RTS	Require To Send	请求发送
SIM	Subscriber Identification Module	移动通信用户识别组件
TDD	Time Division Duplexing	时分双工
TX	Transmitting Direction	发送端
UART	Universal Asynchronous Receiver &Transmitter	通用异步收发传输
URC	Unsolicited Result Code	非请求结果码